ԴԱՅԱՍՏԱՆԻ ԴԱՆՐԱՊԵՏՈԻ ԹՅԱՆ ԿՐԹՈԻ ԹՅԱՆ ԵՎ ԳԻՏՈԻ ԹՅԱՆ ՆԱԽԱՐԱՐՈԻ ԹՅՈԻ Ն

Վարությունյան Աշոտ Գևորգի

ԵՆԹԱՄԻԿՐՈՆԱՅԻՆ ԹՎԱՅԻՆ ԻՆՏԵԳՐԱԼ ՍԽԵՄԱՆԵՐՈԻՄ ՏԱՐՐԵՐԻ ՆԱԽՆԱԿԱՆ ՏԵՂԱԲԱՇԽՄԱՆ ՏԵՍԱԿԱՆ ԴԻՄՈԻՆՔՆԵՐԻ ԵՎ ԳՈՐԾԻՔԱՄԻՋՈՅՆԵՐԻ ՄՇԱԿՈԻՄԸ

ՍԵՂՄԱԳԻՐ

Ե.27.01 «Ել եկտրոնիկա, միկրոև նանոԵլ եկտրոնիկա» մասնագիտությամբ տեխնիկական գիտությունների դոկտորի գիտական աստիճանի հայցման ատենախոսության

Երևան 2018

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РЕСПУБЛИКИ АРМЕНИЯ

НАЦИОНАЛЬНЫЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ АРМЕНИИ

Арутюнян Ашот Геворкович

РАЗРАБОТКА ТЕОРЕТИЧЕСКИХ ОСНОВ И ИНСТРУМЕНТАЛЬНЫХ СРЕДСТВ НАЧАЛЬНОГО РАЗМЕЩЕНИЯ ЭЛЕМЕНТОВ В СУБМИКРОННЫХ ЦИФРОВЫХ ИНТЕГРАЛЬНЫХ СХЕМАХ

АВТОРЕФЕРАТ

диссертации на соискание ученой степени доктора технических наук по специальности 05.27.01– "Электроника, микро- и наноэлектроника"

Ереван 2018

թեմաս Ատենախոսության Յայաստանի ի աս տատվ ել F ազգային ար իտեխնիկանանիամալսարանում

Գիտակա և խորհրդատու՝

Պաշտոնական ընդդիմախոսներ՝

տ.գ.դ. Վ. Շ. Մել իքյան

ֆ-մ.գ.դ. 국.Ս. Կարայան տ.զ.ո. Ռ.Ռ. Վարդակյակ

Առաջատար կազմակերպություն՝ Ռադիոֆիզիկայի և

33 944

հնստիտուտ

էլ եկտրոնիկալի

Ատենախոսության պաշտպանությունը տեղի կունենա 2018թ. ապրիլի 6ḋամո 14⁰⁰-hU, รุ่นๆร-ท่เป գործող՝ «Ռադիոտեխնիկայի hlı. Էլեկտրոնիկայի» 046 Մասնագիտական խորհրդի նիստում (հասցեն՝ 0009, thun, Str, wh, 105, 17 dim hup the): Ատենա խոսությանը կարելի է ծանոթանալ ՅԱՊՅ–ի գրադարանում։ Սեղմագիրև առաջված է 2018թ. մարտի 5-ին։

046 Մաս և ազի տակա և խորհրդի ah mul ul pun min nun, ma.p. Այվազյան

Mater

Тема диссертации утверждена в Национальном политехническом университете Армении

Научный консультант: Официальные оппоненты: л.т.н. В. Ш. Меликян д.ф-м.н. Г. С. Караян д.т.н. Р.Р. Варданян л.т.н. Д.Г. Асатрян

Ведущая организация:

Институт радиофизики и электроники НАН РА

Защита диссертации состоится 6-го апреля 2018г. в 1400 ч. на заседании Специализированного совета 046 - "Радиотехники и электроники", действующего при Национальном политехническом университете Армении (НПУА), по адресу: 0009, г. Ереван, ул. Теряна, 105, корпус 17.

С диссертацией можно ознакомиться в библиотеке НПУА. Автореферат разослан 5-го марта 2018г.

Ученый секретарь Специализированного совета 046, к.т.н.

Matter

М.Ц. Айвазян

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы. Развитие методов проектирования интегральных схем (ИС) обусловлено масштабированием их технологии производства, что подразумевает непрерывное уменьшение допустимых литографических размеров. Параллельно с технологическим масштабированием усиливается влияние физической реализации и параметров ИС на их электрические и функциональные характеристики.

Мировые лидеры автоматизации электронного проектирования (компании Synopsys, Cadence, Menthor Graphics (Siemens) и т.д.) в своих последних исследованиях основным путем повышения эффективности физического проектирования ИС считают создание и использование таких методов, алгоритмов и маршрутов проектирования, которые существенно сокращают количество проектных итераций. Сокращение времени проектирования в первую очередь связано со снижением временных расходов этапа оптимизации, которое, в свою очередь, во многом зависит от обусловленных начальными этапами стартовых качественных условий оптимизации.

В настоящее время размещение элементов является основополагающим этапом, связывающим все остальные задачи физического проектирования ИС. Согласно традиционному определению, размещение _ это определение точных геометрических мест элементов. В качестве размешаемых элементов могут вентили. стандартные выступать логические И макроячейки. блоки интеллектуальной собственности и т.д. На практике отсутствует обобщенный формальный критерий размещения, а со смысловой точки зрения, качество размещения оценивается в соответствии с обеспечением наилучших условий для решения последующей задачи трассировки межсоединений. Это связано с тем, что инструменты трассировки. используемые в различных системах автоматизированного проектирования, основаны на одних и тех же алгоритмах, и, следовательно, окончательные качественные характеристики проекта больше предопределяются возможностями и получаемыми результатами применяемых инструментов размещения.

Согласно прогнозам Ассоциации полупроводниковой индустрии, в условиях, присущих субмикронным технологиям реалий, с точки зрения улучшения основных характеристик на этапе физического проектирования ИС, наиболее доминирующими являются быстродействие и энергопотребление.

Важность обеспечения быстродействия на этапе физического проектирования обусловлена тем, что при технологиях 90 нм и меньше средняя задержка межсоединений порой становится соизмеримой, а иногда существенно больше средней задержки транзистора. Последнее обстоятельство, с точки зрения быстродействия схемы, выдвигает принципиально новые требования к задаче размещения и подчеркивает важность разработки и применения критериев, способствующих повышению быстродействия. Например, уже при технологии 32 нм задержка в межсоединении длиной в 1 мм в несколько сотен раз превышает задержку сигнала в одном логическом вентиле, а в целом 80...90% задержек ИС приходится именно на межсоединения. Так как от результатов размещения зависят, в основном, успешность трассировки и длины межсоединений, следовательно,

размещение в большей степени может способствовать обеспечению быстродействия схемы.

По этой причине в настоящее время одной из важнейших задач физического проектирования ИС считается учет задержек в цепях распространения сигналов при размещении элементов с точки зрения обеспечения быстродействия как отдельных межсоединений, так и схемы в целом. Такой подход к задаче размещения принято называть размещением, направляемым временем.

На этапе физического проектирования субмикронных ИС следующей важной проблемой является обеспечение теплового режима. В услових неубывающе высокого уровня энергопотребления постоянный рост интеграции ИС приводит как к повышению температуры полупроводникового кристалла, так и к росту теплового градиента.

В субмикронных ИС рабочая температура полупроводникового кристалла может превысить 100⁰С, а перепады температур в различных зонах кристалла - десятки градусов. Высокая температура отрицательно сказывается на надежности ИС. С этой точки зрения эффективным способом повышения надежности может быть такое размещение элементов на поверхности полупроводникового кристалла, которое будет способствовать топологическому выравниванию теплового поля и понижению температур наиболее опасных с точки зрения надежности горячих зон кристалла.

Параллельно с увеличением степени интеграции ИС повышение значимости задачи размещения обусловлено следующими факторами:

– размещение в первом приближении определяет качество дальнейшей трассировки;

 – увеличение роли межсоединений с точки зрения задержек распространения сигнала в них;

 увеличение удельного энергопотребления на полупроводниковом кристалле, что приводит как к повышению рабочих температур, так и росту теплового градиента между различными участками ИС.

Обобщая вышесказанное, можно констатировать, что в настоящее время становится актуальной разработка таких методов, алгоритмов и других средств важнейшего этапа физического проектирования ИС – размещения, которые с учетом присущих для субмикронным технологий реалий и за счет потребления малых машинных ресурсов обеспечат необходимое качество начальных проектных решений, что, в свою очередь, позволит создать хорошие стартовые условия для этапа оптимизации. Тем самым повысится качество проектов и сократятся сроки процесса проектирования. Исходя из важности описанной задачи, в настоящее время ведутся интенсивные работы по созданию средств начального размещения элементов в цифровых ИС с учетом реалий современных субмикронных технологических процессов, имеющих целью обеспечение необходимого качества проектируемых ИС, а также повышение эффективности процесса проектирования.

Несмотря на определенный успех в направлении решения отмеченной задачи, существующие средства имеют следующие основные недостатки:

 с точки зрения обеспечения быстродействия ИС, основное внимание уделяется фазе оптимизации размещения, что в условиях неуклонного роста интеграции приводит к неприемлемому увеличению времени проектирования; тепловое размещение элементов ИС рассматривается независимо от других важных параметров, а в промышленных инструментах оно, как правило, вовсе отсутствует;

 отсутствует обобщенный подход к многопараметрическому начальному размещению элементов цифровых ИС с учетом важнейших параметров, продиктованных субмикронными технологиями.

Исходя из вышесказанного, возникла крайняя необходимость создания теоретических основ и инструментальных средств начального размещения элементов в субмикронных цифровых ИС. В диссертации выявлены требования к средствам размещения элементов ИС. Для обеспечения этих требований необходимо разработать:

– новые и улучшенные средства оценки временных параметров межсоединений на ранних этапах проектирования ИС;

- улучшенные модели межсоединений, соответствующие повышению их роли;

 критерии, методы и инструментальные средства, позволяющие с учетом предполагаемых задержек распространения сигнала в будущих межсоединениях управлять процессом размещения;

– улучшенные средства моделирования тепловых режимов физических структур ИС;

 критерии, методы и инструментальные средства теплового размещения элементов субмикронных ИС, обеспечивающие топологическое выравнивание теплового поля полупроводникового кристалла в условиях приемлемого компромисса с другими конструктивными характеристиками;

многопараметрические методы начального размещения элементов ИС;

 средства моделирования и графической визуализации теплового режима физических структур ИС, адаптируемые для использования на этапе начального размещения элементов.

<u>Объект исследования.</u> Методическое, математическое, алгоритмическое и программное обеспечения начального размещения элементов ИС с учетом характерных для субмикронных технологий реалий.

<u>Цель работы.</u> Разработка теоретических основ, моделей, методов, алгоритмов и соответствующих инструментальных средств начального размещения элементов субмикронных цифровых ИС.

Решение этой задачи классифицируется как научно обоснованное техническое решение разработки средств физического проектирования ИС, способствующее в значительной степени научно-технологическому прогрессу отрасли.

<u>Методы исследования.</u> При выполнении диссертации были использованы методы физического синтеза и анализа цифровых ИС, методы статического временного анализа, основные положения теории теплообмена и теории графов, методы комбинаторной оптимизации.

<u>Научная новизна.</u> В диссертации получены результаты, научная новизна которых сводится к следующему:

 Предложена формализованная постановка задачи начального размещения элементов ИС как задачи многопараметрического квадратичного назначения, что позволило её организовать последовательностью высокоскоростных процедур размещения, одновременно учитывающих электрическую связанность элементов, задержки межсоединений и тепловой режим.

- 2. Предложены критерий и метод размещения элементов субмикронных цифровых ИС, направляемого временем, обеспечивающие управление длинами будущих межсоединений по резервам времени соответствующих цепей на этапе начального размещения. Это приводит к уменьшению длин межсоединений критических цепей за счет пропорционального роста длин некритических цепей. В результате повышается быстродействие схемы.
- 3. Разработаны метод и алгоритм моделирования и оценки многозвенных цепей на ранних этапах физического проектирования ИС, которые за счет многоуровневого иерархического представления используемой полупериметрической модели обеспечивают сопоставимую с моделью минимального дерева Штейнера точность и несравненно малую сложность.
- 4. Предложены принцип, метод, алгоритм и инструментальное средство начального размещения элементов ИС, которые, в отличие от существующих, за счет предварительного размещения цепей обеспечивают пропорциональность временных параметров и длин цепей, тем самым способствуя временному выравниванию путей распространения сигналов от входов до выходов ИС.
- 5. Разработан и теоретически обоснован критерий начального теплового размещения элементов ИС, который, основываясь на равномерном топологическом распределении энергопотребления элементов, способствует выравниванию теплового поля на полупроводниковом кристалле и повышению тепловой надежности ИС. Критерий сочетаем с показателем электрической связанности, что позволяет его использовать в виде обобщенного показателя на этапе начального размещения элементов ИС.
- 6. Предложены многопараметрический высокоскоростной метод и инструментальное средство начального размещения элементов трехмерных ИС, которые благодаря сочетанию известных методов двумерного начального размещения обеспечивают одновременный учет электрической связанности между элементами и выравнивание теплового поля.
- 7. Разработаны метод моделирования и графического отображения теплового поля размещения элементов ИС, основанный на принципе термоэлектрической имитации, и соответствующее инструментальное средство, позволяющие пользователю в интерактивном режиме принимать решения по тепловому размещению элементов и обеспечить компромисс между точностью расчетов и временем моделирования.

Практическая ценность работы. Основные теоретические результаты диссертации реализованы в программном комплексе "INIPLACE" и апробированы на тестовых схемах реальной размерности (ряд тестовых схем ISCAS-85, ряд тестовых процессоров ORCA, Chip Top, Open SPARC, Power PC и т.д.). "INIPLACE" состоит из трех инструментальных средств:

- начального размещения элементов цифровых ИС, направляемого временем;
- трехмерного многопараметрического размещения элементов цифровых ИС;

 интерактивного средства для моделирования и графического отображения теплового поля размещения.

Разработанные средства могут, с одной стороны, использоваться в виде автономных инструментальных средств, с другой - интегрироваться в существующие системы автоматизации электронного проектирования с целью начального размещения элементов и анализа результатов.

Опыт эксплуатации программного комплекса в течение ряда лет, а также сравнение с другими программами показали высокую эффективность "INIPLACE". В отличие от существующих систем, появляется возможность осуществления многопараметрического начального размещения элементов цифровых ИС с совместным учетом таких важнейших параметров, характерных для субмикронных технологий, как задержки в межсоединениях и тепловой режим, тем самым способствуя повышению быстродействия и тепловой надежности проектируемых ИС.

<u>Достоверность научных положений</u> обеспечивается теоретическим обоснованием и сравнительным анализом результатов практической реализации тестовых примеров.

Реализация работы и внедрение. Разработанный на основе диссертации программный комплекс начального размещения элементов ИС "INIPLACE" внедрен в ЗАО "Синопсис Армения". Он используется как автономный инструмент начального размещения элементов, а также в интеграции с инструментом физического синтеза IC Compiler компании "Синопсис".

Основные результаты диссертации положены в основу научной темы "Разработка средств физического проектирования интегральных схем с учетом реалий, характерных для глубоко субмикронным технологий", выполненной в рамках госбюджетной программы 13-21130 Государственного комитета по науке Министерства образования и науки Республики Армения.

Отдельные результаты диссертационной работы отражены в двух международных проектах Государственного комитета по науке Министерства образования и науки Республики Армения и Фонда фундаментальных исследований Беларуси по темам: 11РВ-002 "Разработка методов оценки и снижения энергопотребления заказных цифровых сверхбольших интегральных схем" (ГКН МОН РА-БФФИ-11) и 13РБ-045 "Снижение энергопотребления цифровых СБИС на основе оптимизации их функциональных и структурных описаний" (ГКН МОН РА-БФФИ-14).

Основные результаты диссертации включены также в материалы, созданные в рамках проекта с Европейским межуниверситетским центром микроэлектроники (IMEC, Бельгия) по теме "90 - нанометровое цифровое проектирование", а также использованы в ряде наборов проектирования, разработанных в учебном департаменте ЗАО "Синопсис Армения", для различных технологических норм (90 нм, 32/28 нм и 14 нм) и внедренных в Национальном политехническом университете Армении, Ереванском государственном университете, Европейской региональной академии, Российско-Армянском университете (РАУ) и в Московском национальном исследовательском университете (МИЭТ).

Основные положения, выносимые на защиту:

 принцип, критерий, метод, алгоритм и инструментальное средство начального размещения элементов ИС, направляемого временем; принцип, критерий, метод и алгоритм начального теплового размещения элементов ИС;

 критерий, метод и алгоритм многопараметрического начального размещения элементов ИС;

 метод и инструментальное средство начального размещения элементов трехмерных ИС;

 интерактивное средство для моделирования и графического отображения теплового поля размещения элементов ИС.

Апробация работы. Основные научные результаты и положения диссертации докладывались и обсуждались на следующих научно-технических конференциях, симпозиумах и семинарах:

– Международный симпозиум по проектированию и тестированию "EWDTS: IEEE East-West Design & Test Symposium" (Нови Сад, Сербия, 2017);

– 35-я Международная научно-техническая конференция "ELNANO: IEEE Electronics and Nanotechnology" (Киев, Украина, 2017 г.);

– Международные научно-практические конференции "Современные информационные и электронные технологии" - СИЭТ-7, 8, 9 (Одесса, Украина, 2006, 2007, 2008 гг.);

– XXIX, XXX, XXXI Международные научно-технические конференции "Электроника и нанотехнологии" (Киев, Украина, 2009, 2010, 2011 гг.);

– Всероссийские научно-технические конференции "Проблемы разработки перспективных микро- и наноэлектронных систем" - МЭС-III, V, VI, VII (Москва, Россия, 2008, 2012, 2014, 2016 гг.);

– VI, VII, XI Международные научные конференции "Полупроводниковая микро- и наноэлектроника" (Ереван, Армения, 2007, 2009, 2017 гг.);

– годичные научно-технические конференции профессорскопреподавательского состава НПУА (г. Ереван, Армения, 2006, 2016 гг.);

- З-я годичная научная конференция РАУ (г. Ереван, Армения, 2008г.);

– Научный семинар Института проблем информатики и автоматизации НАН РА (г. Ереван, Армения, 2018 г.).

– научные семинары кафедры микроэлектронных схем и систем НПУА (г. Ереван, Армения, 2005-2017 гг.).

Публикации. Основные положения диссертационной работы отражены в 34 – х печатных трудах, приведенных в конце автореферата. Материалы диссертации включены в отчеты трех госбюджетных научно-исследовательских тем, в которых автор являлся старшим научным сотрудником - ответственным исполнителем.

Структура и объем работы. Диссертация состоит из введения, пяти глав, основных выводов, списка использованной литературы из 188 наименований, четырех приложений (в первом приложении приведен акт внедрения диссертации, во втором – фрагменты текста программного комплекса начального размещения элементов ИС "INIPLACE", в третьем и четвертом - списки рисунков и таблиц). Основной текст диссертации составляет 235 страниц, включая 105 рисунков, 11 таблиц. Общий объем работы, включая приложения, составляет 266 страниц. Диссертация написана на армянском языке.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обосновывается актуальность темы, сформулированы цель и основные задачи исследования, представлены научная новизна и практическая ценность диссертации, перечислены основные научные положения, выносимые на защиту.

В первой главе рассмотрены современные вызовы физического проектирования субмикронных цифровых ИС и показаны пути их преодоления. Обсуждаются как вопросы физического проектирования в целом, так и место, важность и особенности задачи размещения элементов ИС. Основываясь на критическом анализе литературы, отражающей современные тенденции развития ИС и методов их проектирования, а также на данных и прогнозах фассоциации полупроводниковой индустрии, с точки зрения улучшения основных характеристик на этапе физического проектирования ИС, выделены характерные для глубоких субмикронных технологий ИС следующие два наиболее доминирующих вызова и направленные на их преодоление задачи физического проектирования ИС.

1. Сверхвысокое быстродействие и возрастающая важность межсоединений. Поскольку обусловленные межсоединениями задержки предопределяются размещением элементов, то с точки зрения обеспечения быстродействия, в настоящее время одной из важнейших проблем физического проектирования ИС является размещение элементов, направляемое временем.

2. Большое удельное энергопотребление.

Одним из эффективных путей решения этой проблемы, с точки зрения физического проектирования ИС, могут стать разработка и использование методов и алгоритмов, обеспечивающих выравнивание температурного поля на поверхности полупроводникового кристалла и, как следствие, снижение температуры самых горячих локальных зон и повышение надежности ИС.

При традиционном подходе к задаче размещения плотность размещения и суммарная длина межсоединений доминируют над важностью длин отдельных цепей схемы. Однако, так как при субмикронных технологиях задержки сигналов в межсоединениях превышают инерционность транзисторов, а тепловое поле на поверхности кристалла становится неравномерным, то с точки зрения обеспечения быстродействия и надежности, возникают принципиально новые требования к проблеме размещения и разработки новых критериев, алгоритмов и инструментариев проектирования, содействующих ее решению.

Хотя поведение сигнала в межсоединениях в конечном счете определяется трассировкой цепей, а тепловой режим - энергопотреблением, однако качество трассировки и топологическое распределение температуры во многом зависят от Основная причина вышесказанного результатов размещения. B TOM. что размешение в настояшее время является главной залачей физического проектирования, и ведутся интенсивные работы по ее развитию.

Основываясь на анализе литературы, с точки зрения преодоления современных вызовов физического проектирования субмикронных цифровых ИС, в диссертации сделано следующее важное заключение: при неуклонном увеличении интеграции ИС особую актуальность приобретают разработка и использование таких критериев, методов, высокопроизводительных алгоритмов и соответствующих инструментальных средств начального размещения элементов ИС, которые с учетом задержек в межсоединениях и теплового режима обеспечили бы лучшие стартовые условия для последующих этапов проектирования. Тем самым сокращается объем итерационных оптимизационных процедур и, следовательно, минимизируются размерность и сроки решения проектных задач.

В диссертации начальное размещение элементов ИС сформулировано как многофакторная задача. Сущность предложенного подхода заключается в приведении задачи начального размещения к задаче квадратичного назначения и ее решению применением высокоскоростных алгоритмов последовательного размещения.

С целью формализации задачи начального размещения элементов ИС введены некоторые определения.

Пусть задано множество элементов схемы $E\{e_1, e_2, ..., e_n\}$, и для каждой пары элементов заданы коэффициенты взвешенной связанности $\lambda_{ij}(i, j = 1, 2, ..., n)$, определяющие степень взаимосвязанности между парами элементов с точки зрения их взаимного размещения. Коэффициенты взвешенной связанности могут характеризовать количество электрических связей, важность электрических связей с точки зрения быстродействия схемы, взаимное тепловое влияние элементов и т.д.

Таким образом, можно принять, что схема задана в виде матрицы взвешенной связанности $\Lambda = \|\lambda_{ii}\|$.

Задана также модель коммутационного поля, состоящая из некоторого фиксированного набора позиций на нем для размещения элементов $P\{p_1, p_2, ..., p_m\}; (m \ge n)$ (рис. 1).



Рис.1. Модель коммутационного поля размещения

В дальнейшем предположим, что m=n. Если m>n, можно ввести (m-n) фиктивных элементов, инвариантных к остальным элементам, т.е. $\lambda_{ij} = 0$, где i = n+1, n+2, ..., m, а j = 1, 2, ..., m.

Бинарная матрица переменных $Z = \| z_{ij} \|_{n \times n}$, строки которой соответствуют элементам, а столбцы - позициям, определяется следующим образом:

$$z_{ij} = \begin{cases} 1, & ecnu \ e_i \Rightarrow p(j), \\ 0, & b \ npomubhom \ cny 4ae. \end{cases}$$
(1)

Из определения видно, что матрица Z описывает перестановку элементов по позициям и называется матрицей назначений. Очевидно, что матрица Z содержит в каждом j – ом столбце и в каждой i - й строке одну единицу:

$$\sum_{i=1}^{n} z_{ij} = 1, \ i(j) = 1, 2, ..., n.$$
⁽²⁾

Тогда с учетом введенных обозначений формализованную постановку задачи начального размещения можно сформулировать следующим образом.

Заданы:

- 1. Два множества одинаковой размерности:
 - множество размещаемых элементов схемы $E\{e_1, e_2, ..., e_n\};$
 - множество фиксированного набора позиций на коммутационном поле для размещения элементов *P*{*p*₁, *p*₂,..., *p_n*}.
- 2. Коэффициенты взвешенной связанности пар размещаемых элементов λ_{ii} $(i, j = 1, 2, ..., n) : E \bullet E \to \underline{R}$.
- 3. Функция геометрических расстояний между позициями размещения $d_{i,j}$ $(i, j = 1, 2, ..., n): P \cdot P \otimes \underline{R}$.

Требуется найти такое назначение (биекция) $f: E \ \mathbb{R} \ P$, которое привело бы к минимизации целевой функции вида

$$F(Z_0) = \min_{Z \in \prod_n} \sum_{i,j=1}^n \sum_{k,s=1}^n \lambda_{ij} d_{ks} z_{ik} z_{js}$$
(3)

при ограничениях

1)
$$\underset{jOP}{\mathbf{e}} z_{ij} = 1$$
 для $i O E$,

2)
$$\underset{i \in E}{\mathbf{e}} \mathbf{z}_{ij} = 1$$
 для $j \circ P$, (4)
3) $\mathbf{z}_{ij} \mathbf{i} \mathbf{0}$ для $i, j \circ E, P$.

Первое ограничение требует, чтобы каждый элемент размещался точно в одной позиции; второе - чтобы каждой позиции соответствовал точно один элемент; третье - чтобы все элементы были размещенными.

При многофакторной постановке задачи коэффициенты взвешенной связанности $\lambda_{ij}(i, j = 1, 2, ..., n)$ определяются исходя из многофакторного аддитивного объединения частных факторов:

$$\lambda_{ij} = \frac{1}{\ell} \sum_{q=1}^{\ell} \left(a_q \,\overline{\lambda}_{ijq} \right); i(j) = 1, 2, \dots, n \,, \tag{5}$$

где a_q - коэффициент важности q -го частного фактора; ℓ - количество частных факторов; $\overline{\lambda}_{ijq}$ - нормированное значение коэффициента взвешенной связанности $\lambda_{ij}(i, j = 1, 2, ..., n)$ по q -му фактору. С учетом вышесказанного можно построить обобщенную матрицу

С учетом вышесказанного можно построить обобщенную матрицу смежности $\Lambda = \|\lambda_{ij}\|_{n \leq n}$.

Нормирование коэффициентов взвешенной связанности производится из соображений приведения к безразмерным величинам в пределах [0,1] и требования обратной пропорциональности их величин к расстоянию соответствующих элементов.

Задача в приведенной постановке является известной в прикладной математике задачей квадратичного назначения. Задача является NP-сложной, так что не существует алгоритма, решающего ее за полиномиальное время. Даже при небольших размерностях возникают недопустимо большие затраты машинного времени.

Существует ряд приближенных методов решения задачи размещения, из которых наибольшее применение нашли алгоритмы последовательного размещения. Идея таких алгоритмов состоит в последовательном выборе и размещении элементов на основе некоторой функции претендентности.

Применяемые в диссертации алгоритмы реализации разработанных методов размещения основаны на матрице смежности и рекурсивном повторении следующей основной процедуры. На очередную ближайшую свободную позицию размещается элемент, имеющий минимальное значение функции претендентности *b*, которая определяется как разница между коэффициентами взвешенной

связанности і-го элемента с еще не размещенными и уже размещенными элементами, что соответствует условию

$$b_{i} = \min_{i \in E_{up}} \underbrace{\mathbf{e}}_{ij \in E_{up}} \overline{l}_{ij} - \underbrace{\mathbf{e}}_{j \in E_{p}} \overline{l}_{ij} \underbrace{\mathbf{e}}_{ij} \underbrace{\mathbf{e}}_{ij}, \qquad (6)$$

где $E_{\mu p}$ и E_{p} – множество неразмещенных и размещенных элементов соответственно.

Резюмируя вышесказанное, можно сказать, что представление задачи начального размещения элементов ИС в виде задачи квадратичного назначения дает возможность:

 привести задачу начального размещения при наличии частных критериев соответствующего вида к многопараметрической задаче с применением соответствующего аддитивного критерия;

 в отличие от существующих методов размещения, учесть на этапе начального размещения, помимо суммарной длины межсоединений, также такие важные факторы, как задержки в цепях и тепловой режим работы схемы.

Во второй главе рассмотрены вопросы обеспечения быстродействия на этапе размещения элементов цифровых ИС. С этой целью проведен детальный анализ взаимосвязи быстродействия и топологии цифровых ИС.

Обобщенный тракт обработки информации в последовательных цифровых схемах и временная диаграмма синхросигнала приведены на рис. 2.



Тракт представляется чередованием комбинационных схем (КС) и схем памяти (СП). В КС существует множество путей от входов к выходам, имеющих разные значения задержек распространения сигнала, что приводит к критическим временным состязаниям сигналов.

Синхронизация осуществляется синхрогенератором (СГ), сигналы которого распределяются по СП, расположенным между КС, и разрешают прием данных.

На практике существуют нижний T_H и верхний T_B пределы допустимой задержки сигнала T_A от первичных входов до первичных выходов КС, в промежутке которых схема функционирует правильно:

$$T_{H} J T_{\mathcal{A}} J T_{B}.$$
⁽⁷⁾

Нижний и верхний пределы допустимой задержки $T_{_H}$ и $T_{_B}$ определяются соответственно минимальным (Δ_1) и максимальным (Δ_2) временами надежного переключения СП и периодом тактовых импульсов ($T_{_{H}}$). Таким образом, тактовая частота синхроимпульсов и, следовательно, общее быстродействие последовательной схемы определяются значениями $T_{_{H}}$ и $T_{_{B}}$ комбинационных частей. Поэтому для увеличения быстродействия схем следует по возможности сократить длительность синхроимпульса ($T_{_{M}}$) без увеличения $T_{_{B}}$.

В цифровых ИС задержка распространения сигнала от входов к выходам состоит из двух составляющих. Первая составляющая представляет собой суммарную задержку всех элементов, лежащих на рассматриваемом пути входвыход КС, а вторая - складывается из задержек в межсоединениях этого же пути.

Если учесть, что на этапе размещения задержки всех элементов известны и не зависят от результатов размещения, то, исключая их из общих задержек путей, для межсоединений получаются собственные пределы задержки сигнала от входов к выходам:

$$T^{M}_{H} \mathbf{J} \ T^{M}_{\mathcal{A}} \mathbf{J} \ T^{M}_{\mathcal{B}}, \tag{8}$$

где T_{μ}^{M} , T_{β}^{M} и $T_{\mathcal{A}}^{M}$ - соответственно нижний и верхний пределы и допустимые задержки межсоединений путей от входов к выходам КС.

В первом приближении задержка распространения сигнала в межсоединениях прямо пропорциональна *R* и *C* параметрам данной линии связи *T* : *RC*. Как известно, паразитные параметры *R* и *C* определяются следующими формулами:

$$R = R_S \frac{1}{d}$$
 и $C = \frac{e \, ld}{t}$, где R_S и e - соответственно удельное поверхностное

сопротивление линии связи и диэлектрическая проницаемость двуокиси кремния, а d, t и l - соответственно ширина линии связи, толщина двуокиси кремния и

длина линии связи. При определенной технологии приведенные параметры, кроме длины *1*, практически не зависят от топологии. Следовательно, можно принять, что задержка распространения сигнала в межсоединении прямо пропорциональна квадрату его длины $T: l^2$. Для межсоединений из алюминия и меди, имеющих малое удельное сопротивление, можно пренебречь омическим сопротивлением линии и принять T: l.

Из сказанного можно сделать важный вывод: при размещении ячеек следует добиться сокращения длин межсоединений, лежащих на пути вход-выход, с меньшими значениями допустимой задержки сигнала ($T_{\mathcal{A}}$), и наоборот. Это заключение лежит в основе задачи размещения ячеек цифровых ИС, направляемого временем.

Таким образом, наряду с определением критических путей важной задачей становится установление таких допустимых границ задержек в отдельных цепях, которые не приведут к увеличению суммарных задержек критических путей.

Так как на этапе размещения еще не известны топологические структуры цепей, то для оценки задержки в межсоединениях требуются виртуальная трассировка межсоединений и оценка их длин. С этой целью используются различные сетевые топологические модели цепей.

В условиях растущей интеграции ИС возникает необходимость разработки новых и усовершенствованных моделей оценки длин цепей, которые, с одной стороны, повысят точность оценки, с другой - потребуют относительно небольшое время оценки. Очевидно, что из-за противоречивости этих двух требований выбор такой модели является проблемой инженерного компромисса.

В диссертации предложена модель оценки длин цепей, которая по своей точности сопоставима с точностью модели минимального связывающего дерева Штейнера при несравненно малой сложности. Предложенная модель основана на разбиении коммутационного поля ИС на участки, содержащие не более 3-х контактов, с последующим объединением полупериметрических моделей этих участков.

Геометрическая интерпретация предложенной модели оценки длин цепей приведена на рис. 3.

В диссертации представлен подробный алгоритм предложенного метода оценки длин цепей.

С целью получения критерия начального размещения, направляемого временем, в диссертации разработан подход с учетом важности цепей, основанный на предварительной оценке нижнего и верхнего пределов формирования сигнала и резервов времени всех цепей схемы. При дальнейшем размещении элементов полученные резервы времени служат мерой важности цепей и лежат в основе формирования соответствующего критерия.

Определение нижнего и верхнего пределов допустимой задержки сигнала основано на построении временного графа и статическом временном анализе схемы.

Под нижним пределом времени формирования сигнала для некоторой цепи понимается минимальное время, необходимое для формирования правильного сигнала в данной цепи, начиная с момента появления сигнала на основных входах схемы.

Это время для некоторой *i* - й цепи определяется следующим образом:

$$T_{_{HI}} = \iint_{OE_{_{I}(j,i)}} T_{_{HI}} + T_{_{(j,i)}} \prod_{b=1}^{HI} для \ остальных цепей,$$
(9)

где T_{Oi} - момент появления сигнала на *i*-ом основном входе схемы; I - множество основных входов схемы; T_{Hj} -нижний предел времени формирования сигнала в



Рис. 3. Геометрическая интерпретация предложенной модели оценки длин цепей: а - размещение контактов цепи и полупериметрическая модель, б - минимальное дерево Штейнера, в - разбиение монтажного поля и полупериметрические модели локальных фрагментальных зон, г - окончательный вид предложенной модели оценки длины цепи

j-й цепи; $T_{(j,i)}$ - задержка элемента, для которой j-я цепь является входной, а i-я - выходной; $E_{I(j,i)}$ - множество входных цепей элемента, для которой j-я цепь является входной, а i-я - выходной.

Под верхним пределом времени формирования сигнала для некоторой цепи понимается максимальная суммарная задержка от основных входов схемы до

данной цепи, которая еще не приводит к опозданию сигнала на основных выходах схемы. Для некоторой i -й цепи она определяется следующим образом:

$$T_{Bi} = \prod_{i \neq O}^{\text{Mmax}} T_{Hi} \qquad \text{для } i \text{ О O},$$

$$T_{Bi} = \prod_{j \neq D_{2}(i,j)}^{\text{Mmax}} T_{Hi} \xrightarrow{i} T_{(i,j)} \xrightarrow{i} \text{ Мля остальных цепей,} \qquad (10)$$

где O - множество основных выходов схемы; T_{Bj} - верхний предел времени формирования сигнала в j -й цепи; $t_{n(j,i)}$ - задержка элемента, для которой i -я цепь является входной, а j -я – выходной; $E_{2(j,i)}$ - множество входных цепей тех элементов, для которых i -я цепь является входной, а j -я – выходной.

Как видно из (10), позднее время формирования сигнала всех цепей, соответствующих основным выходам схемы, принимается равным максимальному значению ранних времен формирования сигнала на этих же выходах. Это делается с целью предотвращения дополнительного опоздания формирования правильного сигнала на основных выходах схемы. Таким образом, хотя бы для одной выходной цепи будет соблюдаться равенство нижней и верхней границ времен формирования сигнала.

Под резервом времени i-й цепи понимается разность верхнего (T_{Bi}) и нижнего (T_{Hi}) пределов времен формирования сигнала в данной цепи:

$$R_i = (T_{\scriptscriptstyle Bi} - T_{\scriptscriptstyle Hi}). \tag{11}$$

Из (9)-(11) следует, что для критических цепей резерв времени будет равен нулю. Цепи с нулевым резервом времени определяют критические пути от основных входов до основных выходов схемы. Любая задержка на межсоединениях этих цепей приводит к опозданию сигнала на основных выходах схемы.

В диссертации приведен матричный алгоритм оценки временных параметров цифровых схем, основанный на поиске в глубину во временном графе схемы, что позволяет по ходу определения путей вход-выход схемы, производить оценки как их задержек, так и временных параметров каждой цепи.

Полученные вышеописанным способом значения резервов времени цепей могут служить в качестве критерия управления длинами цепей при начальном размещении элементов цифровых ИС, направляемом временем, чему и посвящена следующая глава диссертации.

<u>В третьей главе</u> рассмотрены вопросы размещения элементов цифровых ИС, направляемого временем. Так как в первом приближении длины межсоединений определяются межэлементными расстояниями, то очевидно, что путем размещения элементов можно управлять будущими длинами межсоединений и, следовательно, существенно влиять на задержки сигналов в отдельных межсоединениях и быстродействие схемы в целом.

В диссертации на основе анализа возможностей существующих методов и алгоритмов размещения, направляемого временем, предложен и обоснован подход к

начальному размещению, основанный на последовательном алгоритме размещения элементов по их связанности, где резервы времени связывающих эти элементы цепей служат для формирования критерия размещения. Маршрут предлагаемого подхода к размещению, направляемому временем, приведен на рис. 4.

Традиционный критерий начального размещения основан на электрической связанности элементов и нацелен на минимизацию суммарной длины межсоединений:

$$f_{M} = \sum_{I=1}^{n} \sum_{\substack{I=1\\I \neq J}}^{n} r_{ij} d_{ij} \to \min , \qquad (12)$$

где r_{ij} и d_{ij} - соответственно число межсоединений и расстояние между *i*-ым и *j*-ым элементами, а *n* - число элементов.



Рис. 4. Маршрут начального размещения элементов ИС с учетом задержек в иепях

В этом случае, с точки зрения быстродействия, всем цепям приписывается одинаковая важность, т.е. не учитываются резервы времени цепей. Если принять, что некоторое k-е межсоединение между *i*-ым и *j*-ым элементами относится к некоторой цепи с определенным резервом времени R_k , то в (12) Γ_{ij} можно заменить некоторым коэффициентом важности взаимосвязи *i*-го и *j*-го элементов l_{ij} , который будет определяться как сумма коэффициентов важностей всех цепей, связывающих *i*-й и *j*-й элементы, т.е. $l_{ij} = \underset{k \in G_{ij}}{\mathsf{e}} l_k$, где l_k - коэффициент

важности k-й цепи, а G_{ij} - множество цепей, связывающих i-й и j-й элементы.

С учетом вышесказанного критерий размещения, направляемого временем, будет иметь следующий вид:

$$f_{_{B}} = \sum_{I=1}^{n} \sum_{\substack{I=1\\I \neq J}}^{n} \left(\sum_{k \in G_{ij}} \lambda_{k} \right) d_{ij} \rightarrow \min.$$
(13)

С точки зрения быстродействия, необходимо, чтобы коэффициент важности любой цепи был обратно пропорционален резерву времени данной цепи. Это означает, что элементы, связанные цепями с меньшим резервом времени, будут размещены ближе друг к другу, и наоборот.

В предложенном подходе для выражения связи между коэффициентом важности l_k и резервом времени R_k к-ой цепипроизведено временное нормирование l_k с учетом условия, что большим значениям l_k должны соответствовать меньшие R_k , и наоборот. С другой стороны, с целью преодоления вычислительных трудностей, связанных со сложностью схемы и размерностью R_k , предлагается выполнять нормирование значений R_k в диапазоне [0, 1], пользуясь следующей формулой:

$$\overline{R_k} = \frac{R_k - R_{\min}}{R_{\max} - R_{\min}},$$
(14)

где R_k и R_k - соответственно нормализованное и текущее значения резерва времени k-й цепи, а R_{max} и R_{min} - соответственно максимальное и минимальное значения резерва времени цепей рассматриваемой схемы. Тогда коэффициент важности k-й цепи схемы может быть определен следующим образом:

$$l_{k} = 1 - R_{k} . \tag{15}$$

Реализован алгоритм последовательного размещения, основанный на целевой функции (3) и функции претендентности (6), подробное описание которого приведено в диссертации.

В диссертации также дано описание превращения линейного размещения элементов в двумерное с заданным соотношением сторон прямоугольника, которое реализовано на примере тестовой схемы.

Реализация предложенного подхода начального размещения, направляемого временем, на ряде тестовых примеров показала сокращение длин критических цепей примерно на 33% за счет увеличения суммарной длины межсоединений не более чем на 20%.

Описанный выше подход к размещению, направляемому временем, обеспечивая уменьшение длин критических и близких к ним цепей, в то же время не учитывает логическую последовательность обработки сигнала в цифровых схемах. Этот недостаток обусловлен последовательным характером алгоритма, используемого при размещении, при котором выбор каждого последующего элемента и его местоположения выполняется с учетом реалий лишь данного очередного шага. Сказанное в случае ограниченных монтажных ресурсов размещения, по ходу приближения к концу процедуры, приводит к росту длин межсоединений. В результате некоторые цепи с малыми значениями резерва времени могут получаться неоправданно большой длины, что может привести к появлению новых критических путей вход-выход схемы с еще большими задержками. Существующие программно-инструментальные средства физического синтеза решают эту задачу на этапе оптимизации размещения с применением итерационных алгоритмов переразмещения. Последние требуют больших временных затрат, в связи с чем их эффективность сильно зависит от качества начального размещения.

С целью преодоления этого недостатка предложен новый оригинальный подход, согласно которому размещение элементов основано на предварительном размещении цепей, что позволяет проводить одновременный учет временных параметров всех цепей, тем самым обеспечивая пропорциональность длин цепей к их временным резервам.

Предлагаемый подход основан на следующих последовательных шагах:

- Определение положения нижнего и верхнего пределов времени формирования сигнала цепей схемы в линейной системе координат.
- Определение предварительных линейных координат элементов с учетом резервов времени инцидентных им цепей. При этом допускаются взаимные перекрытия элементов.
- Легализация размещения элементов. При этом элементы выстраиваются в плотный линейный ряд с исключением перекрытий.
- 4. При необходимости, превращение линейного размещения в двумерное.

В работе приведено подробное описание предложенного подхода и соответствующего алгоритма, на основе чего разработано программное инструментальное средство начального размещения ячеек цифровых ИС, направлаемого временем, которое апробировано на ряде тестовых схем.

В разработанном инструментальном средстве реализована комплексная процедура начального размещения элементов ИС, направляемого временем, с оценкой длин и временных параметров цепей, маршрут которой приведен на рис.



Рис. 5. Маршрут начального размещения элементов ИС, направляемого временем

Входными данными для разработанного программного инструмента служат:

- 1. Verilog описание логической схемы.
- 2. Библиотека стандартных ячеек, элементы которой должны использоваться для реализации начального размещения.
- 3. Типоразмер размещения: линейный или прямоугольник с заданным соотношением сторон.

В качестве выходных результатов получаются:

- 1. Перечень всех путей вход/выход схемы.
- 2. Нижний и верхний пределы формирования сигнала для каждой цепи.
- 3. Резерв времени для каждой цепи.
- Координаты цепей и элементов при линейном размещении и их графическое отображение.
- Координаты элементов при прямоугольном размещении и их графическое отображение.
- Отображение полупериметрических моделей цепей на результате размещения.
- 7. Задержка каждой цепи, оцененная по полупериметрической модели.
- Оценка задержек всех путей вход/выход схемы с учетом задержек как элементов, так и цепей.

Инструмент имеет развитый графический интерфейс, позволяющий выдавать графическое отображение как окончательного двумерного размещения ячеек, так и промежуточных результатов, таких как линейные координаты цепей, соответствующие нижнему и верхнему пределам задержки сигнала, и линейное размещение ячеек до и после легализации.

Результаты расчетов для ряда тестовых схем ряда ISCAS-85 показали, что предложенный метод размещения обеспечивает в зависимости от сложности схемы сокращение длин критических цепей от 20 до 80% и более по сравнению с цепями с максимальным резервом времени.

Отметим также, что поскольку с уменьшением технологических размеров ИС доля задержек сигнала в межсоединениях увеличивается, то эффективность предложенного метода соответственно будет расти.

В диссертации представлены также подход и соответствующий маршрут физического проектирования цифровых ИС, основанный на относительном размещении модулей. Предлагаемый метод позволяет превращать часть глобальных межсоединений в локальные, тем самым способствуя повышению быстродействия схемы.

Основные преимущества предложенного подхода относительного размещения сводятся к следующему:

 параллельное проектирование множества модулей с одновременным уменьшением глубины обратных связей маршрута проектирования, что приводит к сокращению времени проектирования с одновременным повышением предсказуемости проектных решений;

• сокращение числа глобальных межсоединений, что приводит к повышению быстродействия проектируемых ИС.

5.

<u>В четвертой главе</u> рассмотрены вопросы теплового размещения элементов ИС. Предложены критерий и соответствующий подход для теплового размещения элементов ИС на поверхности кристалла. Предлагаемый критерий размещения идентичен традиционным критериям минимизации суммарной длины соединений между элементами, что позволяет на этапе размещения применять аддитивный многопараметрический критерий совместного учета электрической связанности и теплового режимов функционирования элементов ИС.

В диссертации проведен подробный анализ влияния теплового режима на надежность ИС. Так, например, результаты ускоренных испытаний ИС средней сложности показали, что если их средний срок службы при температуре 60° С составляет 50...75 лет, то при повышении температуры до 125° С - не более 1000...1500 ч. Для больших ИС срок службы резко снижается. Таким образом, повышение рабочей температуры полупроводникового кристалла приводит к резкому снижению среднего срока службы ИС.

Одним из путей решения этой проблемы является уменьшение разности температур между различными зонами кристалла при размещении элементов ИС, что может привести к понижению температур наиболее горячих зон кристалла. При этом наиболее холодные зоны кристалла будут служить своего рода внутренними микрорадиаторами.

В диссертации, основываясь на классических законах определения вероятности безотказной работы ИС и среднего времени безотказной работы элементов, теоретически получено условие обеспечения максимальной надежности ИС в зависимости от температур элементов:

$$\sum_{i=1}^{n} \sum_{\substack{j=1\\j\neq i}}^{n} \left| \theta_{i} - \theta_{j} \right| \to \min, \qquad (16)$$

где θ_i и θ_i - температуры соответственно *i*-го и *j*-го элементов.

Так как на этапе размещения элементов ИС известны не температуры, а мощности элементов, то с целью приведения условия (16) к виду, удобному для использования в качестве критерия размещения, в диссертации на основе принципа суперпозиции стационарных температурных полей получено математическое выражение критерия равномерности распределения температур на поверхности кристалла в зависимости от мощностей элементов:

$$f_{r} = \sum_{i=1}^{n-1} \sum_{j=i+1}^{n} \left| P_{i} - P_{j} \right| d_{ij} \to \min, \qquad (17)$$

где P_i и P_i - мощности соответственно *i*-го и *j*-го элементов.

Полученное условие (17) означает, что элементы с большими значениями абсолютных разностей мощностей следует размещать по возможности ближе и наоборот.

Математический вид критерия (17) идентичен целевой функции (3) квадратичного назначения элементов, что дает принципиальную возможность с учетом многопараметрического представления коэффициента взвешенной решить связанности (5) задачу теплового размещения комплексно с одновременным учетом других параметров.

В диссертации предложен обобщенный критерий многопараметрического начального размещения элементов ИС, учитывающий одновременно электрическую связанность элементов (f_M), тепловой режим ИС (f_T) и временные параметры (f_B) в виде аддитивной функции трех частных критериев с соответствующими им весовыми коэффициентами (a_1, a_2, a_3):

$$F = a_1 f_M + a_2 f_T + a_3 f_B.$$
(18)

В работе приведен окончательный расчетный вид критерия (18):

$$F = \sum_{i=1}^{n} \left(a_{1} \sum_{\substack{j=1\\j\neq i}}^{n} \overline{r_{ij}} d_{ij} + a_{2} \sum_{\substack{j=1\\j\neq i}}^{n} \left| \overline{\Delta P_{ij}} \right| d_{ij} + a_{3} \sum_{\substack{j=1\\j\neq i}}^{n} \overline{R_{ij}} d_{ij} \right),$$
(19)

где $\overline{r_{ij}}$, $\overline{DP_{ij}}$ и $\overline{R_{ij}}$ - нормированные значения параметров r_{ij} , ΔP_{ij} и R_{ij} .

В работе реализован алгоритм многопараметрического начального размещения элементов ИС, соответствующий представленным в главе 1 процедурам, в котором функция претендентности (6) имеет следующий вид:

$$b_{i} = \min_{i \in E_{np}} \left\| a_{1} \right\|_{\mathcal{H}_{j} \otimes E_{p}}^{\mathcal{K}} \overline{r_{ij}} - e_{j \in E_{np}} \overline{r_{ij}} \right\|_{\mathcal{H}_{j}}^{\mathcal{H}_{j}} + a_{3} \left\| e_{j \in E_{np}}^{\mathcal{K}} \overline{R_{ij}} - e_{j \in E_{np}} \overline{R_{ij}} \right\|_{\mathcal{H}_{j}}^{\mathcal{H}_{j}}$$

$$(20)$$

Апробация предложенного метода для размещения элементов ряда тестовых схем (ряд тестовых схем ISCAS-85, ряд тестовых процессоров ORCA, Chip Top, Open SPARC, Power PC и т.д.) показала его высокую эффективность. Результаты показали, что, управляя весовыми коэффициентами, можно за счет качественного ухудшения по критерию f_M не более чем на 20% добиться улучшения по критериям f_T и f_B соответственно на 20...35 %.

В диссертации обсуждены также вопросы размещения элементов перспективных трехмерных ИС. Указано, что в условиях постоянно растущей интеграции ИС дальнейшее развитие двумерных технологий их физического проектирования ограничено рядом технологических и функциональных факторов. Поэтому в настоящее время используются новые виды решений структурной интеграции ИС. учитывающие интеграцию более одного полупроводникового кристалла в один корпус. Одним из решений этой проблемы являются трехмерные ИС, позволяющие иметь более одного полупроводникового кристалла в одном корпусе, которые расположены друг над другом и разделены оксидными слоями. Трехмерные ИС позволяют реализовать функционально более сложные системы без увеличения размера кристалла. Однако на пути развития трехмерных ИС имеется ряд ограничений, самым важным из которых является тепловое ограничение. Наиболее эффективным путем решения этой проблемы является трехмерное тепловое размещение элементов ИС.

В диссертации предложены многопараметрический метод и инструментальное средство трехмерного размещения элементов ИС на основе преобразования известных методов двумерного размещения по следующей процедуре:

- Разбиение системы на отдельные полупроводниковые кристаллы с минимизацией межкристальных электрических связей.
- 2. Определение взаимного размещения кристаллов по их мощностям.
- Внутрикристальное размещение элементов с одновременным учетом выравнивания теплового поля и связанности элементов.

Решение первого этапа предлагается осуществлять применением последовательного алгоритма разбиения схемы по связанности. В качестве критерия качества предлагается использовать минимизацию межкристальных электрических связей с заданными ограничениями площадей отдельных кристаллов:

$$F = \sum_{i=1}^{k} \sum_{\substack{j=1;\\i\neq j}}^{k} r_{ij} \longrightarrow \min, \sum_{i\in\nu_j} S_i(\nu_j) \le \frac{S_{\Sigma}}{k} \cup S_{\max}, j = 1, 2, \dots, k , \quad (21)$$

где Γ_{ij} - количество связей между *i*-ым и *j*-ым кристаллами; k - количество кристаллов; \mathcal{D}_j - множество элементов *j*-го кристалла; $S_i(\mathcal{D}_j)$ - площадь, занимаемая *i*-ым элементом *j*-го кристалла; S_{\max} - максимальная площадь, занимаемая одним элементом; S_{Σ} - суммарная площадь, занимаемая элементами схемы.

В работе приведено подробное описание процедуры разбиения схемы.

Для решения второго этапа путем моделирования процесса теплообмена в трехмерной ИС получено соответствующее условие вертикального размещения полупроводниковых кристаллов.

На рис. 6 представлены упрощенная структура и соответствующая тепловая модель трехмерной ИС.



Рис. 6. Упрощенная структура (а) и тепловая модель (б) трехмерной ИС

В приведенной модели P_3 , P_2 и P_1 - мощности соответствующих уровней; q_0 температура окружающей среды, а R_{T32} , R_{T21} , R_{T10} и R_{T0cp} - тепловые сопротивления между соответствующими уровнями.

В этом случае суммарный нагрев кристаллов трех уровней относительно окружающей среды в первом приближении будет

$$q = \mathop{\mathbf{e}}_{i=1}^{3} q_{i} = \mathop{\mathbf{e}}_{i=1}^{3} P_{i} \mathop{\underbrace{3}}_{j=i-1}^{K} \mathop{\mathbf{e}}_{T_{ij}}^{K} R_{T_{ij}} \mathop{\underbrace{H}}_{H}^{H} R_{T_{cp}} \mathop{\mathbf{e}}_{i=1}^{3} P_{i} .$$
(22)

В работе показано, что для любой пары уровней *p* и *q* трехмерной ИС с произвольным количеством уровней справедливо следующее условие:

если
$$p \prec q$$
, то $\underset{j=p-1}{\overset{0}{\underset{p=1}{\mathbb{P}}}} R_{Tij} p \underset{j=q-1}{\overset{0}{\underset{p=1}{\mathbb{P}}}} R_{Tij}, i = 1, 2, ..., n$. (23)

На основе условия (23) сформулировано условие минимума выражения (22):

$$P_i i P_{i+1}, i = 1, 2, ..., n \text{ IO } q = q_{\min},$$
 (24)

что и лежит в основе решения второй проблемы.

Для решения третьего этапа предложено применение методов двумерного размещения для каждого кристалла на основе критерия (19) и функции претендентности (20).

Разработан метод оценки качества размещения с точки зрения равномерности топологического распределения температур, основанный на разнице максимального и минимального значений удельных мощностей локальных нагретых зон кристалла. Если рассматриваемое размещение состоит из токальных тепловых зон, то удельную мощность элементов, размещенных в некоторой i - й зоне L_i , можно оценить следующим образом:

$$K_{L_{i}} = \left(\frac{\sum_{i \in L_{i}} P_{i}}{\sum_{i \in L_{i}} S_{i}}\right), i = 1, 2, ..., m,$$
(25)

где P_i и S_i – мощность и занимаемая площадь i – го элемента соответственно.

Обобщенное качество размещения, с точки зрения равномерности топологического распределения температур, можно оценить следующим образом:

$$K_{L} = \left(\frac{\max K_{L_{i}} - \min K_{L_{i}}}{\max K_{L_{i}}}\right), i = 1, 2, ..., m.$$
(26)

На основе вышеизложенного подхода разработано соответствующее программное инструментальное средство начального размещения элементов трехмерных ИС, которое апробировано на тестовых примерах, а результаты приведены в диссертации.

Апробация предложенного метода для размещения элементов ряда тестовых схем ряда ISCAS-85 показала его высокую эффективность как в смысле уменьшения количества межслойных связей, так и в смысле топологического выравнивания теплового поля отдельных слоев на 33...85% и сокращения суммарной длины межсоединений на 40...50%.

<u>Пятая глава</u> посвящена разработке методов и соответствующих инструментальных средств моделирования теплового поля подложки полупроводниковых ИС на этапе размещения элементов.

Несмотря на то, что за счет теплопроводности полупроводниковой подложки распределение температуры до некоторой степени сглаживается, при распределении на поверхности подложки температурные градиенты остаются достаточно большими. Отсюда следует, что в настоящее время большое значение имеет создание таких средств теплового моделирования ИС, которые на этапе размещения элементов дадут возможность оперативной оценки распределения температур. Это позволит, при необходимости, управлять распределением температур путем переразмещения элементов.

В работе на основе критического анализа существующих методов теплового моделирования обосновано применение метода электротеплового моделирования на этапе начального размещения ИС.

В диссертации предложен метод моделирования теплового поля подложки ИС, основанный на физическом подобии электрических и тепловых явлений. Это позволило представить тепловое поле кристалла ИС в виде соответствующей электрической схемы замещения теплообмена ИС, построенной на источниках тока и сопротивлений.

Предложенный метод электротепловой аналогии основан на подобии математической записи двух разных физических явлений: теплопроводности и электропроводности, представляемых соответственно законами Фурье и Ома. Исходя из этого тепловым параметрам, таким как мощность, температура и тепловое сопротивление, соответствуют электрические параметры - ток, напряжение и электрическое сопротивление.

Если на подложке ИС размещено n элементов, то на основе принципа суперпозиции тепловых полей конечный тепловой эффект от одновременного воздействия всех мощностей P_1 , P_2 ,..., P_n на j – й элемент определяется алгебраическим сложением результирующих эффектов действия каждого потока P_i . Тогда при стационарном тепловом режиме и при допущении температурной независимости тепловых сопротивлений нагрев некоторого i – го элемента, как единой нагретой зоны, относительно температуры окружающей среды будет

$$\theta_i = \sum_{j=1}^n R_{ij} P_j , \qquad (27)$$

где R_{ii} – тепловое сопротивление между i – ым и j – ым элементами.

В качестве нагретых зон могут фигурировать либо размещаемые элементы при регулярной структуре ИС, либо элементарные топологические области подложки, выделенные искусственным образом в виде тепловых ячеек с помощью ортогональной сетки. В обоих случаях получается регулярная структура нагретых зон, что облегчает построение электрической схемы замещения и позволяет автоматизировать ее синтез.

Предложенный в диссертации метод основан на базовой электротепловой



Рис. 7. Электротепловая модель элементарной тепловой ячейки: а – графическая модель подложки ИС, б – резистивная схема замещения элементарной тепловой ячейки

модели элементарной тепловой ячейки, которая представлена на рис. 7.

Узлы i, j, k соответствуют топологическим центрам соответствующих тепловых ячеек. Мощности i – й, j – й и k – й тепловых ячеек замещены соответственно источниками тока I_i , I_j и I_k . Резистор R_j моделирует тепловое сопротивление подложки под j – й ячейкой, резисторы R_{ij} и R_{jk} моделируют тепловые сопротивления j – й ячейки соответственно между i – й и k – й ячейками, а резистор R_0 - тепловое сопротивление корпуса ИС.

В диссертации подробно описана методика построения обобщенной тепловой модели для топологии подложки ИС на основе электротепловой модели элементарной тепловой ячейки.

Реализация такой модели рассмотрена на простейшем примере линейного размещения логических ячеек тестовой схемы с17-ISCAS-85, состоящей из 6 - ти логических ячеек. Параметры логических ячеек выбраны из библиотеки стандартных ячеек, разработанной в ЗАО "Синопсис Армения". Так как логические ячейки в общем случае имеют различные топологические длины, то использованы виртуальные тепловые ячейки одинаковых длин. С целью электротеплового моделирования длина линейного размещения элементов разделена на пять равных элементарных тепловых ячеек.

На основе предложенного метода построена соответствующая электрическая схема замещения теплообмена ИС, приведенная на рис 8. Для реализации метода использован программный инструмент моделирования электронных схем HSPICE.

приведенной электротепловой модели узлы 1...5 соответствуют Ha последовательности размещения ячеек. Температура окружающей среды не учтена, т.е. предполагается, что перегрев рассчитывается относительно температуры окружающей среды. С помощью резистора R_0 смоделировано тепловое сопротивление корпуса ИС.



схемы

Значения сопротивлений всех резисторов R_{ii} и R_i оцениваются с помощью следующей формулы определения теплового сопротивления:

$$R = \frac{d}{\lambda S},\tag{28}$$

где d – соответственно либо топологическое расстояние между центрами ячеек при расчете R_{ii} , либо толщина полупроводниковой подложки при расчете R_i ; S - площадь теплообмена, которая определяется либо как произведение линейного топологического размера тепловой ячейки и толщины полупроводниковой подложки при расчете R_{ii} , либо как произведение топологической площади тепловой ячейки и толщины полупроводниковой подложки при расчете R_i ; λ – удельная теплопроводность подложки.

Значения токов I_i оцениваются путем расчета мощностей, выделяемых в соответствующих тепловых ячейках.

Если элементарная тепловая ячейка содержит лишь один логический вентиль, то значение тока в соответствующей тепловой ячейке узла схемы замещения берется равным мощности логической ячейки.

Если топологические размеры ячеек и нагретых зон не совпадают, то выделяемая нагретой зоной мощность оценивается по формуле

$$P = \sum_{i=1}^{m} P_i \frac{S_i \cap S_T}{S_T},$$
(29)

где i = 1, ..., m – множество логических ячеек, имеющих перекрытие топологической площади с площадью рассматриваемой тепловой ячейки; S_T - топологическая площадь тепловой ячейки; $S_i \cap S_T$ – площадь перекрытия i – й логической ячейки и тепловой ячейки.

Моделирование произведено для трех случаев линейного размещения ячеек с применением последовательного алгоритма размещения:

а) с учетом лишь электрической связанности логических ячеек;

б) с учетом лишь равномерности распределения мощностей;

в) при совместном учете как электрической связанности, так и равномерности распределения мощностей.

В соответствии с электротепловой аналогией численные значения температур тепловых ячеек (в ⁰C) будут равны соответствующим напряжениям (в вольтах). Следует отметить, что из–за больших погрешностей определения тепловых сопротивлений затруднена оценка температур с достаточной точностью. Однако предложенная методика дает вполне приемлемую точность относительных температур нагретых зон, и ее можно использовать при тепловом размещении ячеек. Зависимости теплового поля для вышесказанных вариантов размещений приведены на рис. 9.





Как видно из рис. 9, размещение элементов с учетом их мощностей приводит к выравниванию теплового поля. Результаты электротеплового моделирования ряда тестовых схем показали, что учет мощностей логических ячеек при их размещении приводит к выравниванию теплового поля на 70...80%.

На основе описанного метода разработан графический интерфейс пользователя моделирования теплового поля подложки ИС, который апробирован для теплового моделирования ряда тестовых схем (ряд тестовых процессоров ORCA, Chip Top, Open SPARC, Power PC и т.д.) и показал высокую эффективность.

Разработанный инструмент обладает следующими интерактивными возможностями, обеспечивающими удобство его применения на этапе размещения:

- масштабирование любого выбранного участка теплового поля;
- отображение координатной сетки элементарных нагретых зон;
- изменение размеров элементарных тепловых зон, что дает возможность обеспечить компромисс между точностью и машинным временем моделирования;
- выделение локальных нагретых зон, в которых температура выше заданного значения;
- вывод номеров и координат элементов, температура которых выше заданного значения.

Разработанный инструмент позволяет произвести вывод результатов размещения элементов с возможностью отображения как мощностей элементов, так и теплового поля подложки. На рис. 10 приведен тестовый пример отображения результатов размещения с указанием удельных мощностей элементов (а) и теплового поля подложки с шагом элементарных тепловых зон 20 мкм (б) и 3 мкм



Рис. 10. Отображение теплового поля тестового размещения: а – размещение с указанием удельных мощностей элементов; б и в - результаты моделирования с шагом элементарных тепловых зон 20 мкм и 3 мкм

(B).

В диссертации произведен анализ эффективности разработанного программного средства в зависимости от количества размещаемых элементов, шага дискретной сетки установки элементарных тепловых ячеек и площади размещения. В качестве примера на рис. 11 приведены графики зависимости времени моделирования от шага координатной сетки для различных площадей размещения.



Рис. 11. Зависимости времени теплового моделирования от шага координатной сетки при размерах площади размещения а - 702•678 мкм², б - 1341•1599-мкм², в - 3367•3158 мкм².

Представлен также маршрут интерактивного многопараметрического начального размещения элементов ИС с использованием предложенного графического интерфейса теплового моделирования.

ОСНОВНЫЕ ВЫВОДЫ ПО ДИССЕРТАЦИОННОЙ РАБОТЕ

1. Основываясь на анализе литературы по существующим методам и соответствующим инструментариям размещения элементов ИС, обоснована актуальность разработки и использования теоретических основ, критериев, методов и соответствующих высокоскоростных инструментальных средств для начального размещения их элементов, учитывающих характерные для субмикронных технологий важнейшие реалии по быстродействию межсоединений и тепловой надежности. Такого рода средства путем уменьшения объема многократных циклических повторов в процессе проектирования ИС обеспечивают лучшую отправную точку на этапе оптимизации размещения, значительно улучшая качество проектов и сокращая время проектирования [21, 23].

2. Предложена формализованная постановка задачи начального размещения элементов ИС как задачи многопараметрического квадратичного назначения, что позволило организовать её решение высокоскоростными последовательными процедурами размещения, а также совместным учетом электрической связанности элементов, задержек межсоединений и теплового режима [21, 23, 30].

3. Предложены новый критерий и метод размещения элементов субмикронных цифровых ИС, направляемого временем, обеспечивающие на этапе начального размещения управление длинами будущих межсоединений по резервам времени соответствующих цепей. Одновременно уменьшаются длины межсоединений критических цепей за счет пропорционального роста длин некритических цепей, тем самым способствуя повышению быстродействия ИС [1, 2, 5, 6, 11, 14, 15, 22, 23].

4. Предложена модель оценки длин цепей, которая за счет многоуровневого иерархического представления широко используемой в настоящее время полупериметрической модели обеспечивает по сравнению с ней на 25% большую точность. По точности она сопоставима с моделью минимального связывающего дерева Штейнера при несравненно малой сложности [1, 5, 6, 10, 18, 22, 23].

5. Разработан метод начального размещения, направляемого временем, обеспечивающий управление длинами будущих межсоединений в соответствии с их временными резервами, сокращение длин межсоединений критических цепей на 28...30% за счет пропорционального роста длин некритических цепей, тем самым способствуя увеличению быстродействия схемы [1, 2, 5, 6, 11, 14, 15, 22, 23].

6. Предложены принцип, алгоритм и инструментальное средство начального размещения элементов ИС, которые, в отличие от существующих, осуществляют размещение элементов на основе предварительного определения позиций цепей, тем самым способствуя временному выравниванию путей схемы. Эксперименты показали, что такой подход, в зависимости от сложности схемы, обеспечивает сокращение задержек критических цепей от 20 до 80% по сравнению с цепями с максимальными резервами [19, 20, 23, 25].

7. Разработан и теоретически обоснован новый критерий начального теплового размещения элементов ИС, который за счет равномерного топологического распределения энергопотреблений элементов способствует выравниванию теплового поля на полупроводниковом кристалле и повышению тепловой надежности ИС. Критерий совместим с показателем электрической связанности и может быть использован в виде обобщенной характеристики на этапе начального размещения элементов [3, 4, 7, 8, 9, 12, 23, 24, 26, 28, 29, 30, 31, 32, 33].

8. Предложены критерий многопараметрического начального размещения элементов ИС и основанный на его применении последовательный алгоритм, тестирование которого показало возможность улучшения быстродействия и теплового режима схемы от 20 до 30% за счет роста суммарной длины межсоединений не более чем на 20% [3, 4, 7, 8, 9, 12, 23, 24, 26, 28, 29, 30, 31, 32, 33].

9. Предложены многопараметрический метод и инструментальное средство трехмерного размещения элементов ИС на основе преобразования известных методов двумерного размещения. Апробация предложенного метода на ряде тестовых схем показала его высокую эффективность как в смысле уменьшения количества межслойных связей, так и в смысле выравнивания теплового поля на 33...85% и уменьшения суммарной длины межсоединений на 40...50% [23, 27, 33].

10. Разработаны метод моделирования и графического отображения теплового поля размещения элементов ИС, основанный на принципе термоэлектрического подобия, и соответствующее инструментальное средство, позволяющие пользователю в интерактивном режиме принимать решения по тепловому размещению элементов, и обеспечить компромисс между точностью и временем моделирования [13, 16, 17, 23, 29, 32, 34].

Основные результаты диссертации опубликованы в следующих работах:

1. Դարությունյան Ա.Գ., Մխիթարյան Լ.Լ. Ինտեգրալ սխեմաների շղթաներում հապաղումների հաշվառումը տարրերի նախնական տեղաբաշխման ժամանակ // ԴՊՃԴ տարեկան գիտաժողովի նյութերի ժողովածու. - Երևան, 2006. -Դ.2.- էջ 459-461:

2. Դարությունյան Ա.Գ., Մխիթարյան Լ.Լ. Ինտեգրալ սխեմաների շղթաներում հապաղումների ռեզերվի գնահատումը նախագծման վաղ փուլերում // ՅՊՃՅ տարեկան գիտաժողովի նյութերի ժողովածու. - Երևան, 2006. - Յ.2.- էջ 462-464:

3. Арутюнян А. Повышение тепловой надежности ИС на этапе топологического проектирования // Труды седьмой международной научно-практической конференции "Современные информационные и электронные технологии". - Одесса, Украина, 2006. - Том 2. - С.22.

4. Harutyunyan A., Kajoyan A. Increase of thermal reliability IC at the stage of placement of cells // Semiconductor Micro- and Nano-Electronics: Proceedings of the sixth international conference. - Yerevan, 2007. - P.180-183.

5. Арутюнян А.Г., Мхитарян Л.Л. Повышение быстродействия цифровых интегральных схем на этапе начального размещения логических ячеек // Вестник

ГИУА. Серия "Моделирование, оптимизация, управление". - Ереван, 2007. - Вып. 10, том 2. - С. 8-16.

6. Арутюнян А., Мхитарян Л. Начальное размещение элементов ИС с минимизацией задержек в цепях // Труды восьмой международной научнопрактической конференции "Современные информационные и электронные технологии". - Одесса, Украина, 2007. - С.255.

7. Harutyunyan A.G. and Kajoyan A.H. Increase of thermal reliability IC at the stage of placement of cells // Armenian Journal of Physics. – 2008. - Vol. 1. - P. 178-182.

8. Арутюнян А.Г. Повышение равномерности распределения теплового поля при начальном размещении топологических ячеек ИС // Проблемы разработки перспективных микро- и наноэлектронных систем-2008: Сборник научных трудов/ Под общ, ред. А.Л. Стемпковского.-М.: ИППМ РАН, 2008. - С. 251-254.

9. Арутюнян А. Повышение тепловой надежности интегральных схем на этапе размещения элементов // Вестник ГИУА "Серия Моделирование, оптимизация, управление". - Ереван, 2008. – Вып. 11, том 2. - С. 22-34.

10. Арутюнян А., Мхитарян Л. Временной анализ цепей цифровых ИС при начальном размещении логических ячеек, // Труды девятой международной научно-практической конференции "Современные информационные и электронные технологии". - Одесса, Украина, 2008. - С.222.

11. Арутюнян А., Мхитарян Л. Размещение логических ячеек комбинационных схем с учетом задержек в цепях // Труды Третьей научной конференции РАУ, 5-10 декабря 2008г. / РАУ. - Ереван, 2009. - С. 164-167.

12. Арутюнян А.Г. Многопараметрическое начальное размещение логических ячеек цифровых интегральных схем // Электроника и связь: Тематический выпуск "Электроника и нанотехнологии". - Киев, 2009. - № 2. - С. 99-103.

13. Harutyunyan A., Tovmasyan A.T. Increase of thermal reliability IC at the stage of placement of cells. Semiconductor Micro- and Nano-Electronics: Proceedings of the seventh international conference. - Yerevan, 2009. - P.230-232.

14. Арутюнян А.Г. Линейное размещение ячеек цифровых интегральных схем с учетом резервов задержек в цепях // Электроника и связь: Тематический выпуск "Электроника и нанотехнологии". - Киев, 2010. - № 3. - С. 79-83.

15. Арутюнян А.Г. Относительное размещение модулей цифровых интегральных схем с учетом задержек в цепях // Вестник РАУ. Физикоматематические и естественные науки. - Ереван, 2010. - №1. - С.35-41.

16. Арутюнян А.Г. Электротепловое моделирование теплового поля интегральных схем при размещении элементов // Электроника и связь: Тематический выпуск "Электроника и нанотехнологии". - Киев, 2011. - № 1. - С. 104-108.

17. Melikyan V., Babayan E., Harutyunyan A. Pattern-Based Approach to Current Density Verification // Electronics.- Banja Luka, 2012.-Vol. 16, No. 1. - P. 77-82.

18. Մելիքյան Վ.Շ., Դարությունյան Ա.Գ. Ինտեգրալ սխեմաների միջմիացումների և սնուցման դողերի մոդելավորում. Մենագրություն/ ԴՊՃጓ, «Սինոփսիս Արմենիա» ՓԲԸ.-Եր.։ Ճարտարագետ, 2012. - 180 էջ։

19. Арутюнян А.Г., Мхитарян Л.Л., Оганджанян А.Ж. Подсистема управляемого временем начального размещения ячеек цифровых интегральных схем // Вестник Инженерной академии Армении . - 2013. - Т.10, № 3. - С. 542-550.

20. Арутюнян А.Г., Мхитарян Л.Л. Управление длинами цепей при начальном размещении логических ячеек цифровых интегральных схем // Вестник НАН РА и ГИУА. Серия технических наук. - Ер., 2013. - Т.66, № 3. - С. 35-44.

21. Melikyan V., Harutyunyan A., Matevosyan A. et al. Physical Design Implementation. – Yerevan: Chartaraget, 2014. – 360p.

22. Арутюнян А.Г. Начальное размещение логических ячеек интегральных схем с учетом важности цепей // Проблемы разработки перспективных микро- и наноэлектронных систем – 2014: Сборник трудов / Под общ. ред. академика РАН А.Л. Стемпковского. - М.: ИППМ РАН, 2014. - Часть 1. - С.143-146.

23. Մելիքյան Վ.Շ., Յարությունյան Ա.Գ., Գևորգյան Ա.Ա. Միկրոէլեկտրոնային սխեմաների ֆիզիկական նախագծման մեթոդներ. Մենագրություն / ՅԱՊՅ, «Սինոփսիս Արմենիա» ՓԲԸ.–Եր։ Ճարտարագետ, 2015.-240 էջ։

24. Арутюнян А.Г. Размещение логических ячеек интегральных схем с одновременным учетом быстродействия и теплового режима // Проблемы разработки перспективных микро- и наноэлектронных систем – 2016: Сборник трудов / Под общ. ред. академика РАН А.Л. Стемпковского. - М.: ИППМ РАН, 2016. - Часть 1.- С.165-170.

25. Арутюнян А.Г., Мхитарян Л.Л. Размещение элементов комбинационных схем с учетом важности цепей // Вестник НАН РА и НПУА. Серия Технических наук. - 2016. - Т.69, № 4. - С. 403-412.

26. Դարությունյան U.A.. Յարությունյան 3.d., Վարարշակյան Ն.Ս. Ինտեսոա սխեմաների տարրերի տեղաբաշխումը ջեղմային բեժիմի հաշվաբմամբ // ՅԱՊՅ Գի տակ ան հոդվածների ժողովածու.-Լրաբեր. Երևան։ ճարտարագետ, 2017.- Մաս 1.– էջ 277-282։

27. Դարությունյան Ա.Գ., Մարտիրոսյան Ա.Ռ., Դարությունյան Դ.Ժ., Գասպարյան Տ.Ա., Եռաչափ ինտեգրալ սխեմաների տարրերի ջերմային տեղաբաշխումը // ՅԱՊՅ Լրաբեր. Գիտական հոդվածների ժողովածու.- Երևան։ Ճարտարագետ, 2017.-Մաս 1.– Էջ 283-288։

28. Арутюнян А.Г. Тепловое размещение элементов интегральных схем на поверхности кристалла // Известия НАН РА. Физика. - 2017.- Т. 52, №3. – С. 376-382.

29. Gasparyan T., Harutyunyan A. Approach to matrix based thermal placement // Proceedings of the semiconductor micro & nanoelectronics 11th international conference. - Yerevan, Armenia, 2017. – P. 196-198.

30. Melikyan V.Sh., Harutyunyan A.G., Vagharshakyan N.S., Harutyunyan H.J. Multifactor Initial Placement of IC Cells // Proceedings of the IEEE 35th International Conference on Electronics and Nanotechnology (ELNANO). - Kiev, Ukraine, 2017.-P.104-107.

31. Harutyunyan A.G. Thermal Placement of Elements of Integrated Circuits on Crystal Surface // Journal of Contemporary Physics (Armenian Academy of Sciences). - Allerton Press, Inc 2017. - Vol. 52, No. 3. - P. 276-280.

32. Melikyan V.Sh., Harutyunyan A.G., Gasparyan T.A. Temperature-Aware Interactive Initial Placement for Integrated Circuits // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'17). - Novi Sad, Serbia, 2017. - P.34-37. 33. Melikyan V.Sh., Harutyunyan A.G. 3D Integrated Circuits Multifactor Placement // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'17). - Novi Sad, Serbia, 2017.-P.45-48.

34. Harutyunyan A.G., Modeling of Thermal Field of Substrate of Integrated Circuits by Similarity Method // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'17). - Novi Sad, Serbia, 2017. - P.117-120.

Կիսահաղորդչալին արդյունաբերության ասոցիացիայի կանխատե-սումների համաձայն՝ սխեմաների ինտեգրալ (hU) ֆիզիկ ակ ան փուլ ու մ , ն ախագծմ ան ենթամիկրոնալին տեխնոլոգիաներին բ և ո ր ո շ իրողությունների պայմաններում,հիմնական բնութագրերի բարելավման տեսանկլունից գերակա առավել ե և ռարձել արագագործությունը և ջերմային ռեժիմը։

Ներկայումս ԻՍ-երի ֆիզիկական նախագծման հիմնարար փուլը տարրերի տեղաբաշխումն է, որով կապակցված են ֆիզիկական նախագծման մնացած բոլոր խնդիրները։Մյուս կողմից՝ ԻՍեոհ ֆիզիկական ն ախագծ մ ան արդյունավետության բարձրացման հիմնական ուղին նախագծման ալնաիսի մեթոռների մշակումն Ł. ոոոնթ է աաե ս և և ո ճ ատե ն նախագծման իտերացիաների քանակը։ Վերջինս, նախ և առաջ, պահանջում է լավարկման փուլի ժամկետների կրճատում, որն էլ, իր հերթին, մեծապես կ ախվ ած F ն ախն ակ ան փուլ ով պալմանավորված լ ավ ար կ մ ան մեկնարկի որակական բնութագրերից։

 Դա է պատճառը, որ ներկայումս հրատապ է դառնում, հաշվի առնելով, ենթամիկրոնային տեխնոլոգիաներին բնորոշ իրողություններ, ԻՍ-երի ֆիզիկական նախագծման կարևորագույն փուլի՝ տեղաբաշխման այնպիսի մեթոդների և ալգորիթմների մշակումը, որոնք կապահովեն անհրաժեշտ որակով նախնական լուծումներ։ Վերջիններս, իրենց հերթին, կարող են մեկնարկային լավ պայմաններ ապահովել լավարկման փուլի համար։

 Ատենախոսությունը
 նվիրված
 է

 ենթամիկրոնային
 թվային
 ԻՍ-երի
 տարրերի

 նախնական
 տեղաբաշխման
 տեսական

 իմունքների,
 մոդելների,
 մեթոդների,

 ալգորիթմների
 և
 համապատասխան

 գործիքամիջոցների մշակմանը:
 ۲

Աշխատանքի նպատակն է ԻՍ-երի տաորերի ն ախն ակ ան տեղաբաշխման ալ և պի ս ի չափանիշների, ալգորիթմների և նախագծման գործիքամիջոցների մշակումն ու կիրառումը, որոնք հաշվի կառնեն ենթամիկրոնային տեխնոլոգիաներին բնորոշ կարևորագույն իրողությունները՝ hwunhuwqnn միջմիագումներով պալմանավորված արագագործության և ջերմային ռեժհմհ պահանջները։Դրանք պետք է թույլ տան ավելի ຼຸ່ພປ ້ປະຊຸ່ນັ້ພຊ່ະທີ່ ພໍ່ພຸພົກກູ່ ເບົ້າປະກອບພໍ່ຊຸ່ພໍ່ນ ທະກຸພະພວ ໜປພບ ທຸກເເກຼ ກພປພກ ນປພດເຮັບປະເກປ յավարկման բազմապատիկ րնթագակարգերի ծավալը։

Մշակվել Է ԻՍ-երում տարրերի նախնական տեղաբաշխման խնդրի ձևայնացված դրվածքը՝ որպես բազմապարամետրական քառակուսային նշանակման խնդիր [21,23,30]։

 U2 ակվել են ԻՍ-երի ֆիզիկական նախագծման dաղ փուլերում բազմաճյուղ 2 ղթաների bրկարությունների մոդելավորման և qնահատման մեթոդ և ալգորիթմ, որոնք, uերկայումս օգտագործվող կիսապարագծային dոդելի համեմատ, ապահովում են գնահատման 2 ուրջ 25%-ով ավելի մեծ ճշտություն [1, 5, 6, 10, 18, 22, 23]:

Առաջարկվել են ԻՍ-երի տարրերի ժամանակով ուղղորդված նախնական տեղաբաշխման սկզբունք, ալգորիթմ և գործիքամիջոց, որոնք, ի տարբերություն գոյություն ունեցողների,

 տարրերի
 տեղաբաշխումը
 կատարում
 են

 շղթաների
 դիրքերի
 նախնական
 տեղորոշման

 հիման
 վրա, դրանով
 իսկ
 նպաստելով
 սխեմայի

 մուտքերից
 դեպի
 ելքեր
 ազդանշանների

 տարածման
 ուղիների
 ժամանակային

 համահավասարեցմանը:
 Այն, առավելագույն
 պա

 ուստով
 շղթաների
 համանտ, ապահովում
 է

 որոշիչ
 շղթաների
 հապաղում-ների
 20...80%

 նվազում`
 կախված սխեմայի բարդությունից [19,

 20,23,25]:
 20

Մշակվել են ԻՍ-երի տարրերի նախնական ջերմային տեղաբաշխման նոր չափանիշ,մեթոդ և ալգորիթմ որոնք տարրերի էներգասպառման հավասարաչափ տոպոլոգիական բաշխման շնորհիվ, նպաստում են կիսահաղորդչային բյուրեղի վ ր ա ջերմային դաշտի ջերմային համահարթեցմանը և ԻՍ-ի հուսալ իության բարձրացմանր։ Նշված մոտեզումն իրագործվել F ն աև բ ազ մ ապար ամ ե տր ակ ան տեղաբաշխման ապահովել է տարբերակով և տարրերի կապվածության, էլ եկտր ական սխեմայի արագագործության և ջերմային ռեժիմի 20...30 % բարելավում՝ միջ միացումների գումարային երկարության ոչ ավելի, քան 20% աճի պայ մ ան ն ե ր ո ւ մ [3, 4, 7, 8, 9, 12, 23, 24, 26, 28, 29, 30, 31, 32, 33]:

 U2
 U4
 U4
 E
 U4
 U4

HARUTYUNYAN ASHOT GEVORG

DEVELOPMENT OF THEORETICAL BASES AND TOOLS OF INITIAL PLACEMENT OF ELEMENTS IN SUBMICRON DIGITAL INTEGRATED CIRCUITS

SUMMARY

According to the predictions of the Semiconductor Industry Assocacion road, in terms of realities, characteristic of submicron technologies from the perspective of improving the basic characteristics in the physical design phase of integrated circuits (IC), the performance and thermal mode are the most common.

At present, the placement of cells is the fundamental phase of physical design of ICs, which addresses all other physical design problems. On the other hand, the main way to increase the efficiency of physical design of ICs is the development of such design methods that will significantly reduce the number of iterations of the design. The latter is firstly conditioned by a reduction in the timing of optimization phase, which, in its turn, largely depends on the qualitative characteristics of the of initial stage.

This is the reason that it is now becoming urgent to develop methods and algorithms of initial solutions of needed quality in placement - the most important phase of IC physical design, taking into account the realities, characteristic of submicron technology. The latter in turn can provide good starting conditions for the optimization phase.

The dissertation is devoted to the development of theoretical bases, models, methods, algorithms and relevant tools for initial placement of cells of submicron digital ICs.

The purpose of the work is to develop and apply such standards, algorithms and design tools for initial placement of IC cells that will take into account the requirement of performance and thermal mode, conditioned by interconnects, and reduce the amount of multilevel procedures will enable a better starting point for final placement stage.

The formalized setting of the initial placement problem of IC cells has been developed as a problem of multi-parametric square designation [21, 23, 30].

A standard, method and algorithm of initial placement, directed by the timing of submicron IC cells is proposed, which, by means of estimation and consideration of timing parameters of chains, provides controlling the length of future interconnects by their timing reserves, leading to a 28-30% reduction in the length of interconnection chains, thus contributing to raising the circuit performance [1, 2, 5, 6, 11, 14, 15, 22, 23].

A method and algorithm for modeling and estimating the lengths of multi-threaded chains at early stages of physical design of ICs has been developed, which, according to the currently used semiconductor model, provides about 25% greater accuracy [1, 5, 6, 10, 18, 22, 23].

A principle, algorithm and tool for initial placement of timing-driven IC cells, which, unlike existing ones, places the cells on the basis of the initial placement of chains, thereby contributing to the timing alignment of input to output propagation paths of the circuit. Depending on the complexity of the circuit, it provides a reduction of 20 to 80% delay of the chain, a compared to the maximum reserve chains [19, 20, 23, 25].

A standard, method and algorithm for the initial heat distribution of IC cells has been developed, which, by means of a uniform topographical distribution of power consuption cells, contributes to the leveling of thermal field on the semiconductor crystal and increasing the IC thermal reliability. The mentioned approach has also been implemented in a multi-parametric distribution and has provided 20 to 30% improvement

of cells of the electron linkage, circuit performance and thermal mode, in terms of no more than 20% of the total length of interconnections [3, 4, 7, 8, 9, 12, 23, 24, 26, 28, 29, 30, 31, 32, 33].

A three-dimensional placement method of IC cells and a tool allowing a 33 to 85% increase in power consuption and a 40 to 50% reduction in total breakdown of interconnects has been proposed [23, 27, 33].

On the basis of the thermoelectric imitation principle, modeling and graphical visualization tool for the layout of IC cells and its interactive integration flow at the initial multi-parameter placement stage has been developed [13, 16, 17, 23, 29, 32, 34].

April