

ՀՀ ԿՐԹՈՒԹՅԱՆ ԵՎ ԳԻՏՈՒԹՅԱՆ ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ
ՀԱՅԱՍՏԱՆԻ ԱԶԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱՆ ՀԱՄԱԼՍԱՐԱՆ /ՀԻՄՆԱԴՐԱՄ/

ԱՐԹՈՒՐ ՍՏԵՓԱՆԻ ՍԱՀԱԿՅԱՆ

ՄՈՒՏՔ/ԵԼՔ ՀԱՆԳՈՒՅՑՆԵՐԻ ԱՇԽԱՏԱՆՔԱՅԻՆ ՌԵԺԻՄՆԵՐԻ
ԿԱՅՈՒՆԱՑՄԱՆ ՄԻՋՈՑՆԵՐԻ ՄՇԱԿՈՒՄՆ ԵՎ ՀԵՏԱԶՈՏՈՒՄԸ

ԱՏԵՆԱԽՈՍՈՒԹՅՈՒՆ

Ե.27.01 «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա»
մասնագիտությամբ տեխնիկական գիտությունների թեկնածուի
գիտական աստիճանի հայցման համար

Գիտական ղեկավար՝

ՀՀ ԳԱԱ թղթ. անդամ, տ.գ.դ., պրոֆ.,

ՀՀ գիտության վաստակավոր գործիչ

Վ. Շ. Մելիքյան

ԵՐԵՎԱՆ 2017

Բովանդակություն

ՆԵՐԱԾՈՒԹՅՈՒՆ.....	5
ԳԼՈՒԽ 1. ՄՈՒՏՔ/ԵԼՔ ՀԱՆԳՈՒՅՑՆԵՐԻ ԱՇԽԱՏԱՆՔԱՅԻՆ ՌԵԺԻՄՆԵՐԻ ԿԱՅՈՒՆԱՑՄԱՆ ԸՆԴՀԱՆՈՒՐ ՀԱՐՑԵՐԸ.....	9
1.1. Մուտք/ելք հանգույցների բազային ենթահանգույցների աշխատանքային ռեժիմների կայունացման կարևորությունը	9
1.2. Հաղորդչի և ընդունիչ հանգույցներում ազդանշանների կարգավորման անհրաժեշտությունը.....	14
1.2.1. Մուտք/ելք հանգույցներում ազդանշանի լցման գործակցի սխալանքի առաջացման պատճառները և դրա ճշգրտման կարևորությունը	15
1.2.2. Մուտք/ելք հանգույցներում տվյալի և սինքրոազդանշանի կարգման և հաստատման ժամանակային պաշարների մեծացման կարևորությունը.....	24
1.2.3. Հաղորդչում և ընդունիչում ազդանշանի համաձայնեցման խնդիրները ...	29
1.3. Մուտք/ելք հանգույցներում տվյալի ազդանշանի և սինքրոազդանշանի փոխանակման համաձայնեցման առկա միջոցները	32
1.3.1. Մուտք/ելք հանգույցի ընդունիչում տվյալի ազդանշանից ինքնակարգաբերմամբ սինքրոազդանշանի փոփոխության վերականգնման համակարգը	33
1.3.2. Հապաղման սարքերում աշխատանքային հաճախականային շերտի մեծացման կարևորությունը	36
1.4. Մուտք/ելք հանգույցներում դիմադրությունների համաձայնեցման առկա խնդիրները	41
1.4.1. Արտաքին կայուն տարրի վրա հիմնված դիմադրության համաձայնեցման ակնարկ	45

1.5. Մուտք/ելք հանգույցներում տարբեր աշխատանքային ռեժիմներում սնման լարման անջատումից առաջացած խնդիրները	47
Եզրակացություններ	49
ԳԼՈՒԽ 2. Մուտք/ելք հանգույցների աշխատանքային ռեժիմների կայունացման առաջարկվող լուծումները	51
2.1. Հետադարձ կապով հապաղման սարքերի հաճախականային շերտի մեծացման ինքնակարգաբերմամբ մեթոդը	51
2.2. Դիմադրությունների համաձայնեցման եղանակը՝ առանց արտաքին, կայուն պարամետրերով տարրի օգտագործման,	64
2.3. Սինքրոազդանշանի լցման գործակցի ճշգրտման օպերացիոն ուժեղարարով մեթոդը	70
2.4. Տվյալի և սինքրոազդանշանի կարգման ու հաստատման ժամանկային պաշարների կայունացման մեթոդը	81
2.5. Սնման լարման անջատումից առաջացած կորուստներից և ազդանշանի աղավաղումներից ինքնակարգաբերմամբ պաշտպանման համակարգը.....	87
Եզրակացություններ	91
ԳԼՈՒԽ 3. Մուտք/ելք հանգույցների աշխատանքային ռեժիմների կայունացման ծրագրային միջոցի նկարագրությունը ԵՎ օգտագործումը	92
3.1. Մուտք/ելք հանգույցների աշխատանքային ռեժիմների կայունացման ծրագրային միջոցի կառուցվածքը և աշխատանքի սկզբունքը.....	94
3.2. Մուտք/ելք հանգույցների աշխատանքային ռեժիմների կայունացման ծրագրային միջոցով նախագծումը.....	103
3.3. IO Designer ծրագրային միջոցի արդյունավետության գնահատումը	106
Եզրակացություններ	108
ԵԶՐԱՀԱՆԳՈՒՄ	109

ՕԳՏԱԳՈՐԾՎԱԾ ԳՐԱԿԱՆՈՒԹՅՈՒՆ.....	111
ՀԱՎԵԼՎԱԾ 1	126
ՀԱՎԵԼՎԱԾ 2.....	127
ՀԱՎԵԼՎԱԾ 3.....	138
ՀԱՎԵԼՎԱԾ 4.....	140

ՆԵՐԱԾՈՒԹՅՈՒՆ

Թեմայի արդիականությունը: Հայտնի է, որ ինտեգրալ սխեմաների (ԻՍ) մասշտաբավորումը նպաստում է ԻՍ-երի արտադրության ելքի տոկոսի բարձացմանը, կիսահաղորդչային բյուրեղի (ԿԲ) վրա տարրերի խտության մեծացմանը և այլն: Սակայն առկա են նաև մի շարք այլ խնդիրներ, որոնց լուծումները կարող են հանգեցնել, ոչ միայն ԻՍ-երի նախագծման գործընթացի պարզեցմանը, այլև արտադրված ԻՍ-երի աշխատանքի հուսալիության և դրանց համապիտանիության աճին:

Տվյալների ընդունման, մշակման և փոխանցման գործընթացների ավելի ու ավելի արագագործ լինելու պահանջարկը բացասական ազդեցություն է գործել ԻՍ-երի աշխատանքային ռեժիմների կայունության վրա: Մասնավորապես, մեծացել են ազդանշանի մարման կամ աղավաղման չափերը, լարման անկումը սնման դողերում, փոխազդեցությունները, ինչպես նաև ԻՍ-երում ֆունկցիոնալ հնագույցների պարամետրերի խիստ կախվածությունները տեխնոլոգիական գործընթացից, սնման լարումից և արտաքին միջավայրի ջերմաստիճանից (ԳԼՋ): ԳԼՋ-ից ԻՍ-երի պարամետրերի կախվածության աստիճանի փոքրացումը ներկայումս դարձել է արդիական: Պատճառն այն է, որ բարդացել է ԳԼՋ-ների ցանկացած շեղման դեպքում նախագծման պահանջները բավարարելը, հետևաբար՝ թանկացել նաև է ԻՍ-երի նախագծումը:

Հաշվի առնելով նշված հիմնահարցի կարևորությունը՝ այս ոլորտի առաջատար ընկերությունները վերջին տարիներին իրականացնում են մի շարք աշխատանքներ, որոնք նպատակաուղղված են ԳԼՋ-ից ԻՍ-երի պարամետրերի կախվածության աստիճանի փոքրացմանը: Սակայն այդ լուծումները լիովին չեն բավարարում առկա պահանջներին:

Կայունություն ապահովող միջոցները հատկապես կարևոր են ԻՍ-երի մուտք/ելք հանգույցների պարագայում, քանի որ վերջիններս ապահովում են ԻՍ-երի միջուկի կապը արտաքին միջավայրի հետ և հակառակը:

Մուտք/ելք (Մ/Ե) սարքերին ներկայացվող պահանջների խստացումներին զուգընթաց առաջացել է ոչ միայն ԳԼԶ-ով պայամանավորված շեղումները չեզոքացնող լուծումների, այլև տարբեր աշխատանքային ռեժիմներում հանգույցի պարամետրական կայունության ապահովման անհրաժեշտություն:

Ատենախոսությունը նվիրված է արագագործ մուտք/ելք հանգույցների ԳԼԶ-ի և տարբեր աշխատանքային ռեժիմներում պարամետրերի կայունություն ապահովման հիմնահարցերի լուծմանը:

Հետազոտության առարկան: Մուտք/ելք հանգույցների առաջնային պարամետրերի աշխատանքային ռեժիմներից և տեխնոլոգիական գործընթացից, սնման լարումից և շրջակա միջավայրի ջերմաստիճանից կախվածությունները և դրանց լավարկման ճանապարհները:

Աշխատանքի նպատակը: Էներգասպառման և կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի նվազագույն ծախսերով՝ գործընթացից, լարումից, ջերմաստիճանից և աշխատանքային ռեժիմից անկախ պարամետրական կայունացման ճարտարապետական լուծումների և մեթոդների մշակումը և հետազոտումը:

Հետազոտության մեթոդները: Ատենախոսության կատարման ընթացքում օգտագործվել են թվային, անալոգային և խառը ազդանշանային սխեմաների մշակման մոտեցումները, ԻՍ-երի մոդելավորման սկզբունքները, ծրագրային ապահովման օբյեկտակողմնորոշված եղանակը:

Գիտական նորույթը:

- Մշակվել է ինքնակարգաբերվող և համապիտանի լայն հաճախականային շերտով հապաղման հետադարձ կապով սարք, որը մի քանի հապաղման տարրերի կիրառման շնորհիվ, ապահովում է առկա լուծումների համեմատ էապես լայն հաճախականային շերտ:
- Ստեղծվել է դիմադրությունների համաձայնեցման եղանակ, որը արտաքին կայուն պարամետրերով տարրի չօգտագործման հաշվին, ապահովում է բավարար կարգաբերման սխալանք, զգալի փոքր մակերես և առկա լուծումների համեմատ զգալի պակաս էներգասպառում:

- Առաջարկվել են լցման գործակցի ճշգրտման սխեմաներ, որոնք ինքնակարգաբերման ԴՈՒ-ով և առանց դրա օգտագործման ճարտարապետությունների կիրառման հաշվին ապահովում են առկա լուծումներին էապես գերազանցող պարամետրեր:
- Մշակվել է ժամանակների պաշարների ճշգրտման համակարգ, որը ինքնակարգաբերմամբ և անկախ ԳԼՋ-ից ժամանակային պաշարների ճշգրտման հաշվին բացառում է փոքր կարգման կամ հաստատման տևողություններից առաջացած թրթռոցը, փոքրացնում է փոխանցված տվյալի սխալանքը և զգալիորեն կրճատում նախագծման ժամկետը:
- Ստեղծվել է բազմասնուցումային համակարգերում լրացուցիչ էներգասպառման կորուստները բացառող մեթոդ, որը ԿԲ-ի վրա մակերեսի մեծացման հաշվին ապահովում է սնման լարումների անջատումներից առաջացած կորստի հոսանքների զգալի նվազեցում:

Պաշտպանությանը ներկայացվող դրույթները:

- Առանց արտաքին, կայուն պարամետրերով տարրի օգտագործման՝ դիմադրությունների համաձայնեցման եղանակը:
- Լայն հաճախականային տիրույթով հապաղման հետադարձ կապով համակարգը:
- Սնման լարման անջատումից առաջացած կորուստներից և ազդանշանի աղավաղումներից ինքնակարգաբերմամբ պաշտպանության մեթոդը:
- Սինքրոազդանշանի լցման գործակիցը երկու տիպի ճշգրտող համակարգեր:
- Արագագործ մուտք/ելք հանգույցներում տվյալի և սինքրոազդանշանի կարգման և հաստատման ժամանակային պաշարների ինքնակարգաբերմամբ սահմանվող համակարգը:

Աշխատանքի գործնական արժեքը:

Գրականությունից հայտնի իրագործումների համեմատ՝ ատենախոսության մեջ քննարկվող լուծումներով հաջողվել է.

- մեծացնել հետադարձ կապով հապաղման սարքի աշխատանքային հաճախականային շերտը մինչև ~70%-ով,

- ապահովել անկախ ԳԼՋ-ից սինքրոազդանշանի և տվյալների ազդանշանի միջև բավարար կարգման և հաստատման պաշարներ (~88 պլ նվազագույն դեպքում),
- դիֆերենցյալ ուժեղարարով (ԴՈւ) տարբերակով առավելագույնը ~2,3 մԱ և ~80%-ով ավելի քիչ առանց ԴՈւ-ի հոսանքի ծախսի հաշվին լցման գործակցի մինչև $50 \pm 1\%$ ճշգրտում,
- ԿԲ-ի վրա ստանալ կայուն տարր, որի դիմադրության կարգաբերման սխալանքի առավելագույնը ~5,1% արժեքը հաշվին, ապահովում է 12 - 70% - ով պակաս էներգիաասպառում և էապես փոքր մակերես:
- սնման անջատումների ռեժիմներում ապահովել կորստի հոսանքի ~98 %-ով նվազեցում:
- մշակված IO Designer ծրագրային միջոցի կիրառումը կարող է զգալիորեն պարզեցնել նման համակարգերի մշակման և նախագծման գործընթացը:

Գիտական դրույթների հավաստիությունը: Գիտական արդյունքները հաստատված են ատենախոսությունում ներկայացված մաթեմատիկական հիմնավորումներով և մոդելավորման փորձնական արդյունքներով:

Ներդրումը: IO Designer նախագծման ծրագրային գործիքը լայնորեն գործածվում է «Սինոփսիս Արմենիա» ՓԲԸ-ում: Այն նախատեսված է մուտք/ելք սարքերի աշխատանքային ռեժիմների կայունացման հանգույցների նախագծման, ճշգրտման և մոդելավորման արդյունքների վերլուծության համար:

Հրապարակումներ: Ատենախոսությունում ներկայացված դրույթները ամփոփված են 14 գիտական հոդվածներում:

Ատենախոսության կառուցվածքը: Աշխատանքը կազմված է ներածությունից, 3 գլխից, եզրահանգումից, 138 անուն գրականության ցանկից և 4 հավելվածներից, որոնցից առաջինում ներկայացված է ատենախոսության ներդրման ակտը, երկրորդում՝ դիմադրության համաձայնեցման համակարգի Spice նկարագրության հատված, երրորդում՝ IO Designer ծրագրային միջոցի նկարագրության հատվածներ, իսկ չորրորդում՝ օգտագործված աղյուսակների, նկարների և հապավումների ցանկերը: Ատենախոսության ծավալը կազմում է 119 էջ, իսկ հավելվածների հետ միասին՝ 139 էջ:

ԳԼՈՒԽ 1. ՄՈՒՏՔ/ԵԼՔ ՀԱՆԳՈՒՅՑՆԵՐԻ ԱՇԽԱՏԱՆՔԱՅԻՆ

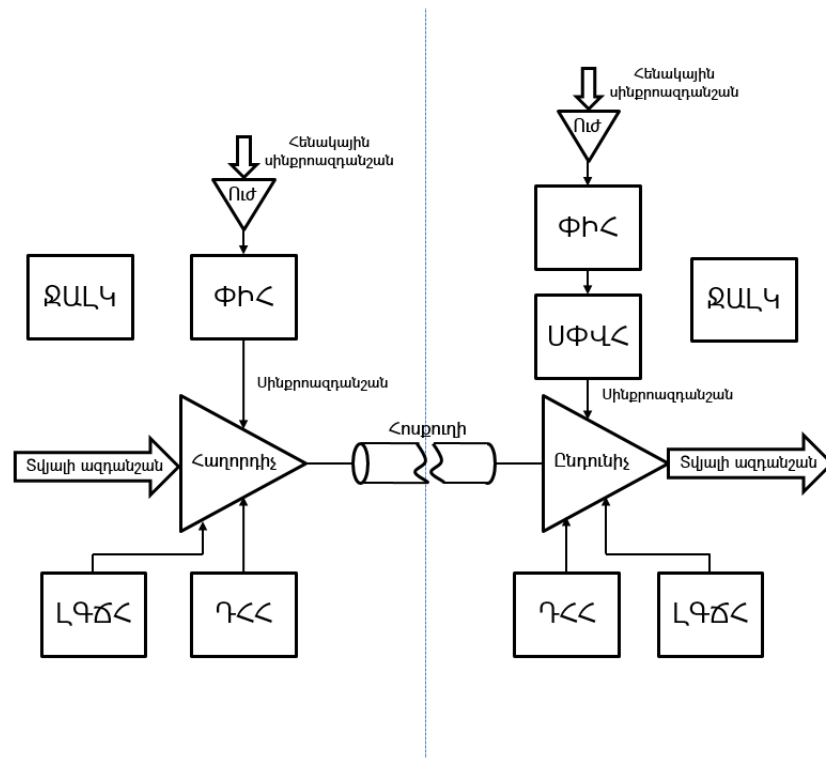
ՌԵԺԻՄՆԵՐԻ ԿԱՅՈՒՆԱՑՄԱՆ ԸՆԴՀԱՆՈՒՐ ՀԱՐՑԵՐԸ

1.1. Մուտք/Ելք հանգույցների բազային ենթահանգույցների աշխատանքային ռեժիմների կայունացման կարևորությունը

Ինտեգրալ սխեմաներին (ԻՍ) առաջադրվող արդի պահանջներից է համապիտանիությունը, որի անհրաժեշտությունը հիմնականում առաջացել է պայմանավորված տարբեր աշխատանքային հաճախություններով աշխատող համակարգերով: Մասնավորապես բազմաթիվ հատուկ Մուտք/Ելք (Մ/Ե) սարքերի [1-3] (աղ. 1.1) առկայությունը (համապիտանի հաջորդական դող (ՀՀԴ) [4,5], համակարգչային բաղադրիչ փոխկապակցման հանգույց (ՀԲՓՀ) [6], հաջորդական առաջադեմ տեխնոլոգիաների հավելված (ՀԱՏՀ), բարձր որակով մուլտիմեդիայի համար ինտերֆեյս (ԲՈՄՀԻ), մուլտիմեդիայի հանգույց (ՄՀ), ինտերֆեյսային միավոր հավելված (ԻՄՀ) և այլն) այդ սարքերում համապիտանի ենթահանգույցների օգտագործման անհրաժեշտություն է առաջացնում: Այս ճանապարհով նվազեցվում են նաև ԻՍ-ների նախագծման ժամանակը և մարդկային ռեսուրսների ծախսը: Բացի տարբեր, ստանդարտ աշխատանքային հաճախություններով Մ/Ե սարքերից [7], մեկ Մ/Ե սարքը կարող է աշխատել նաև մի քանի ռեժիմներում, որոնք նույնպես ենթադրում են տարբեր աշխատանքային հաճախությունների առկայություն:

Դասական Մ/Ե հանգույցը [1,2] ներկայացնում է տվյալների հաղորդման և ընդունման միջոց: Այն բաղկացած է ընդունիչ, հաղորդիչ և հենակային հանգույցներից: Վերջիններս մատակարարում են առաջին երկու հանգույցներին տարբեր հենակային ազդանշաններով (նկ. 1.1): Հենակային հանգույցներից է փուլային ինքնաենթահամալարման համակարգը (ՓԻՀ) [8], որը, ստանալով արդեն ուժեղացված հենակային սինքրոազդանշանը, սինթեզում է արագագործ սինքրոազդանշան՝ հաղորդիչ կամ ընդունիչ հանգույցների համար, իսկ լցման գործակցի ճշգրտման համակարգը (ԼԳԾՀ) [9] [10] ուղղում է այդ ազդանշանների լցման գործակիցը (ԼԳ):

Հենակային հաջորդ ենթահանգույցը ջերմաստիճանից անկախ լարման կայունարարն է (ՋԱԼԿ) [11-15], որն ապահովում է ջերմաստիճանից անկախ, սնման և հենակային լարում Մ/Ե հանգույցի համար: Այս հանգույցի աշխատանքը հիմնված է երկբևեռ տրազիստորների հատկությունների վրա: Հայտնի է, որ բազա-էմիտեր անցման լարման անկումն ունի ջերմաստիճանային հակադարձ կախվածություն: Այսինքն, նույն հոսանքի դեպքում, ջերմաստիճանի մեծացմանը զուգընթաց, $V_{բէ}$ (բազա-էմիտեր) լարումը փոքրանում է:



Նկ. 1.1. Մ/Ե հանգույցի ճարտարապետությունը

Վերադրելով այդ բնութագիրը որևէ դրական կախվածությանը՝ ստացվում է ջերմաստիճանից գրեթե անկախ կայուն լարման բնութագիր:

Ազդանշանը հոսքուղով անցնելիս անդրադառնում է և աղավաղում է իր օգտակար բաղադրիչը, ինչը տվյալի ոչ հուսալի ընթերցման պատճառ է դառնում: Այս երևույթի հիմնական պատճառը չհամաձայնեցված դիմադրություններն են: Դիմադրությունների համաձայնեցման համակարգը (ԴՀՀ) [16-20] համաձայնեցնում է հաղորդչի ելքային և ընդունիչի մուտքային դիմադրությունները հոսքուղու դիմադրությանը, որը սահմանվում է տվյալ Մ/Ե սարքի ստանդարտով:

Քանի որ հաղորդիչ հանգույցին սինքրոազդանշանը չի փոխանցվում, հետևաբար՝ անհրաժեշտություն է առաջանում ստանալ այնպիսի փուլով սինքրոազդանշան, որով հնարավոր կլինի հուսալիորեն կարդալ մուտքային տվյալների ազդանշանը:

Սինքրոազդանշանի փուլի վերականգնման հանգույցը (ՍՓՎՀ) [21-30], հիմնվելով տվյալների ազդանշանի փուլի վրա, շեղում է ՓԻՀ-ից եկած սինքրոազդանշանի փուլը, և որպես արդյունք ստացվում է տվյալների ազդանշանի ընթերցման համար անհրաժեշտ փուլ: Վերոհիշյալ գրեթե բոլոր հանգույցները անհրաժեշտ ենթահանգույցներ են կազմում ներկայացված (աղ. 1.1) Մ/Ե ստանդարտների համար: Այսինքն, այդ ենթահանգույցները համատեղելի պետք է լինեն բոլոր ստանդարտ աշխատանքային հաճախություններում և ունենան կայուն աշխատանքային վարք: Սա կնպաստի Մ/Ե հանգույցների աշխատանքային ռեժիմների կայունացման և համապիտանիության աճին, հետևաբար՝ կնվազեցնի նաև նախագծման ժամանակը, ինչն էլ Մ/Ե հանգույցների նախագծման հիմնախնդիրներից է:

Մ/Ե հանգույցներով տվյալների փոխանցումը կարող է կատարվել երկու եղանակով՝ զուգահեռ կամ հաջորդական [1,2]: Տվյալների զուգահեռ փոխանցման դեպքում մեկից ավելի հաղորդիչներ և ընդունիչներ միաժամանակ ուղարկում և ընդունում են տվյալները (նկ. 1.2): Այդ դեպքում նույն տվյալի փոխանցման արագությունը ստանալու համար մեկ հոսքուղով անցնող ազդանշանի արագությունը, հետևաբար՝ նաև սինքրոազդանշանի հաճախությունը ավելի փոքր է՝ համեմատած հաջորդականի հետ:

Տվյալի փոխանցման մեծ հեռավորությունների դեպքում հաջորդական փոխանցումն ավելի գերադասելի է, քանի որ մեկ ազդանշանի համաձայնեցումը ավելի հեշտ է և, բնականաբար, հոսքուղու գինը՝ ավելի փոքր: Հետևաբար՝ կարիք է առաջանում հաջորդական Մ/Ե հանգույցի կառուցվածքի մեջ օգտագործել ազդանշանի՝ զուգահեռից հաջորդական (ՀՀԿ) [31-35] և հաջորդականից զուգահեռ (ՀՀԿ) [36-40] կերպափոխիչները (նկ. 1.2): Պրոցեսորից կամ հիշողությունից տվյալները դեպի Մ/Ե հանգույց ուղարկվում են զուգահեռ դողերով: Զուգահեռ

տվյալների փոխանցման դեպքում հաղորդիչ-հոսքուղի-ընդունիչ (ՀՀԸ) համակարգերը մեկից ավելի են: Զուգահեռ մուտքային տվյալներից յուրաքանչյուրին համապատասխանում է մեկ ՀՀԸ համակարգ (նկ. 1.3): Քանի որ տվյալների զուգահեռ փոխանցման դեպքում մեկ ՀՀԸ համակարգում փոխանցման արագությունը ավելի փոքր է, հետևաբար՝ հեշտանում է նաև ՀՀԸ համակարգի ազդանշանի համաձայնեցման հարցը: Որոշ դեպքերում համաձայնեցման կարիք ընդհանրապես չկա:

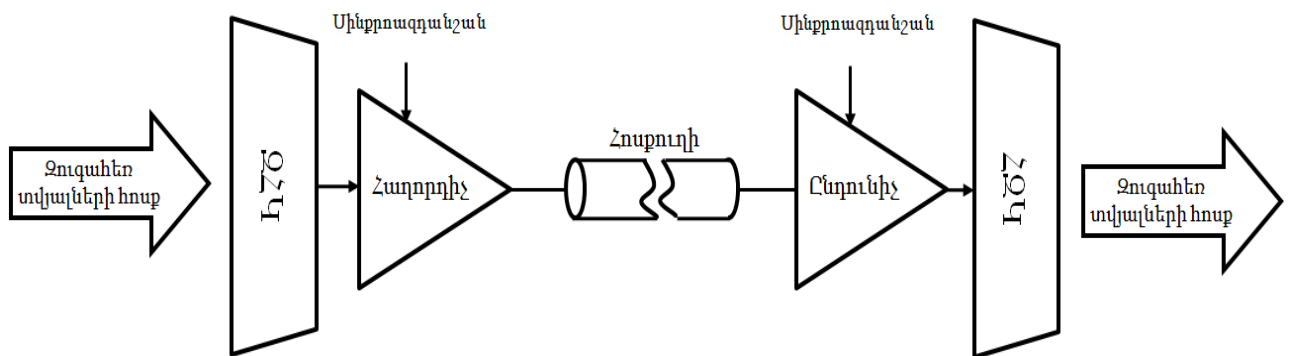
Աղյուսակ 1.1

Մ/Ե հանգույցների հիմնական ստանդարտները

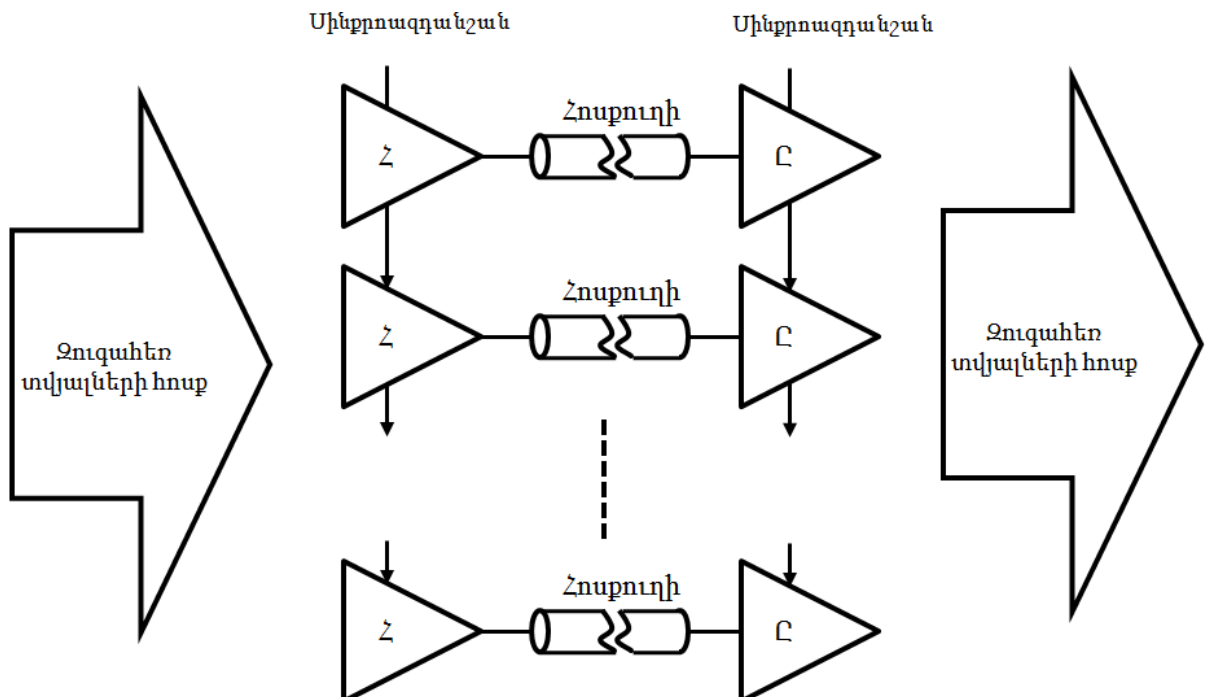
Մ/Ե ստանդարտը	Տակտային ազդանշանի պարբերությունը (պվ)	Տակտային ազդանշանի հաճախությունը (Գհց)	Տվյալի փոխանցման արագությունը (Գբիթ/վ)
Fiber Channel	125	8	16
PCIe IV	125	8	16
CEI-11G	180	~5,55	~11,11
10GBase-KR	193	~5,18	~10,36
USB 3.1	200	5	10
PCIe III	250	4	8
CEI-6G	313	~3,19	~6,4
XAUI 6.25G	320	3,125	6,25
SATA III	333	3	6
PCIe II	400	2,5	5
USB 3.0	400	2,5	5
10GBase-KX4	640	~1,56	3,125
XAUI 3.125G	640	~1,56	3,125
SATA II	666	1,5	3
PCIe I	800	1,25	2,5
SATA I	1333	~0,75	1,5
HSIC	~4166	0,24	0,480 (480 Մբիթ/վ)

USB 2.0	~4166	0,24	0,480 (480 Մբ/վ)
USB 1.1	~166666	0,006	0,012 (12 Մբ/վ)
USB 1.0	~1333333	0,00075	0,0015 (1,5 Մբ/վ)

Տվյալների զուգահեռ կամ հաջորդական փոխանցման դեպքերում ենթահանգույցների նախագծման պահանջները նույնպես տարբեր են: Այստեղ նույնպես առաջանում է այդ ենթահանգույցների աշխատանքային տիրույթների ընդլայնմամբ կամ այլ կերպ համապիտանիության բարձրացման անհրաժեշտություն:



Նկ. 1.2. Հաջորդական Մ/Ե հանգույցի ճարտարապետությունը



Նկ. 1.3. Զուգահեռ Մ/Ե հանգույցի ճարտարապետությունը

Ամփոփելով կարելի է առանձնացնել այն գործոնները, որոնք Մ/Ե սարքերի ենթահանգույցների աշխատանքային ռեժիմների կայունացման և նրանց համապիտանիության բարձրացման անհրաժեշտություն են առաջացնում.

- Առկա Մ/Ե սարքերի բազմաթիվ ստադարտները և այդ ստանդարտների տարբեր պահանջները:
- Մ/Ե սարքերի նախագծման ժամկետը և բարդությունները:
- Տարբեր ճարտարապետությամբ և աշխատանքային ռեժիմներով աշխատող Մ/Ե սարքերի համար տարբեր պահանջների առկայությունը:

1.2. Հաղորդչի և ընդունիչ հանգույցներում ազդանշանների կարգավորման անհրաժեշտությունը

Ընդունման, մշակման և հաղորդման փուլերում ազդանշանների անհրաժեշտ որակի ապահովման համար պետք է հաշվի առնել մի քանի պարամետրեր: Այդ պարամետրերի ուղղման անհրաժեշտությունն առաջանում է ազդանշանի՝ առանց տեղեկության կորստի ընդունման և հաղորդման պատճառով: Մ/Ե սարքը հանդիսանում է ազդանշանի տարածման միակ միջոցն է կիսահաղորդչային բյուրեղից (ԿԲ) դեպի արտաքին միջավայր: Այս փուլում տվյալների կորստի գործոնը բավականին ռիսկային է: ՀՀԸ համակարգի սխալ համաձայնեցումը, հաղորդվող ազդանշանի որակը և ընթերցող հատվածի սխալանքը կարող է հանգեցնել տվյալների կորստի և նույնիսկ ամբողջ համակարգի տվյալների փոխանցման գործընթացի խափանման: Ուստի ՀՀԸ համակարգերում անհրաժեշտություն է առաջանում կարգավորել ազդանշանի տեսքը և կատարել ճշտգրիտ համաձայնեցում:

Ժամանակակից արագագործ Մ/Ե սարքերում ազդանշանն ունի ուղղանկյուն տեսք: Այս տիպի ազդանշանն ունի մի քանի կարևոր պարամետրեր, որոնց կարգավորման հարցը մեծ հաճախականություններում դարձել է կրիտիկական: Որքան փոքր է ազդանշանի պարբերությունը (T), այնքան համեմատական է դառնում դրանց սխալանքի մասը օգտակար ազդանշանի մեջ:

Ազդանշանի սխալանքները կարող են առաջացնել տվյալների կորուստ դեռևս ազդանշանի մշակման փուլում: Արագագործ սարքերում հաճախ օգտագործվում են դիֆերենցիալ ազդանշաններ աղմկակայունության բարձրացման նպատակով, սակայն դա առաջացնում է լրացուցիչ խնդիրներ: Մասնավորապես, այն բոլոր շեղումները, որոնք առաջանում են դիֆերենցիալ երկու ազդանշանների միջև (նկ. 1.4), կարող են սխալ առաջացնել ԻՍ-ում ազդանշանի տարածման ժամանակ: Օգտակար ազդանշանի պաշարը իդեալական դեպքում ազդանշանի պարբերությանը հավասար մեծություն է: Սակայն, այն բոլոր սխալները, որոնք առաջանում են դիֆերենցիալ ազդանշանների միջև, ինչպիսիք են՝ շեղումը երկու դիֆերենցիալ ազդանշանների միջև, լցման գործակցի սխալանքը, թրթռոցը (նկ. 1.4), փոքրացնում են այդ պաշարը: Արդյունքում՝ փոքրանում է արդյունավետ ազդանշանի փոխանցման, մշակման և ընթերցման հուսալիությունը: Նման շեղումները և սխալանքները փոքրացնում են նաև տրիգերների մուտքային ազդանշանի կարգման և հաստատման ժամանակների պաշարները: Արդյունքում՝ մեծանում է նաև տվյալի սխալի առաջացման հավանականությունը:

Սնման լարման աղմուկները, տարրերի սեփական աղմուկները, տեխնոլոգիական շեղումները, մակաբույծ տարրերը և ջերմաստիճանը այն հիմնական գործոններն են, որոնք առաջացնում են օգտակար ազդանշանի սխալանքներ և փոքրացնում են օգտակար ազդանշանի պաշարը:

Այդ պաշարների ուղղման վրա ծախսվող նախագծման ժամանակը փոքրացնելու և համակարգն ավելի համապիտանի դարձնելու նպատակով արդիական է դարձել ինքնակարգաբերումով համակարգերի ներմուծումը, որը կդարձնի այն ԳԼՋ-ից անկախ և կնպաստի Մ/Ե սարքերում տարբեր աշխատանքային ռեժիմների կայունացմանը:

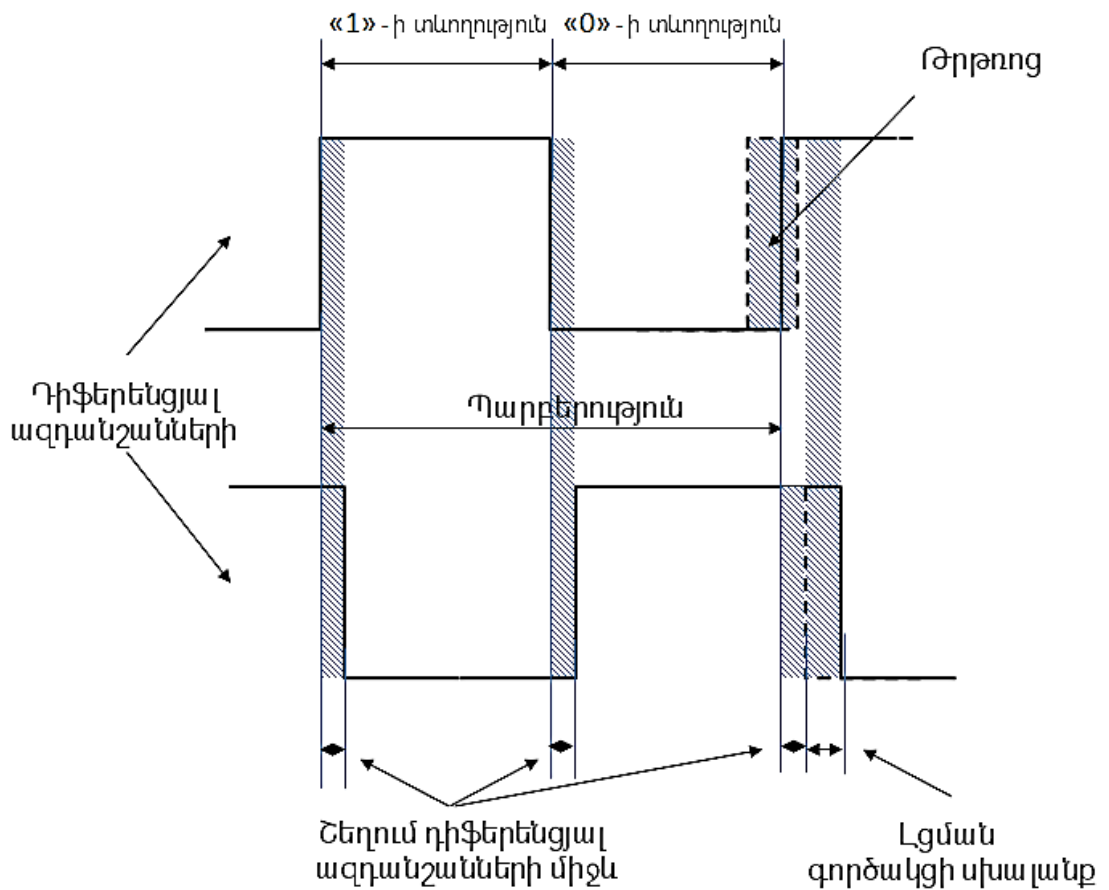
1.2.1. Մուտք/ելք հանգույցներում ազդանշանի լցման գործակցի սխալանքի առաջացման պատճառները և դրա ճշգրտման կարևորությունը

Մ/Ե հանգույցներում օգտակար ազդանշանի պաշարի փոքրացման մեծ գործոններից մեկը լցման գործակցի սխալանքն է [41]: Առանց այդ սխալանքի

ճշտգրտման՝ ազդանշանի արդյունավետ ընթերցման հավանականությունը փոքրանում է:

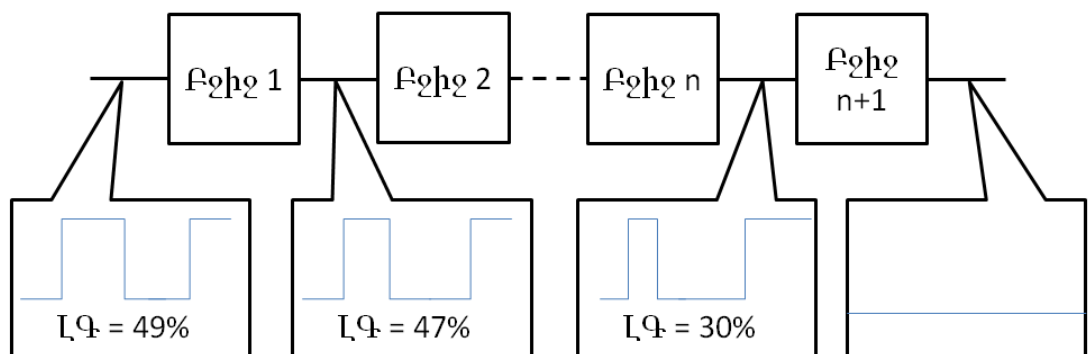
Արդյունքում, ազդանշանը տարածվելով համակարգի միջով, ակումուլատիվ կերպով կարող է վատացնել լցման գործակիցը, ինչն էլ իր հերթին կարող է հանգեցնել ազդանշանի կորուստի (նկ. 1.5): Ազդանշանի այդպիսի վարքը պայմանավորված է ոչ միայն տեխնոլոգիական գործընթացի շեղումներից, այլ նաև սնման դողերում լարման, լիցքակիրների քառասային շարժմամբ և տրանզիստորների սեփական աղմուկներով:

Նման համակարգերի նախագծման փուլում կատարվում է առանձին բջիջների ելքային ժամանակային պարամետրերի լավարկում՝ տրանզիստորների չափերի փոփոխման ճանապարհով: Բացի նրանից, որ նախագծման մեծ ժամանակ և միջոց է ծախսվում նման տարբերակով ազդանշանի որակի բարձրացման վրա, նաև չի լուծվում ԼԳ-ի խիստ կավածության հարցը ԳԼՋ-ից: Ուստի անհրաժեշտություն է առաջանում նախագծել մի այնպիսի համակարգ, որը թույլ կտա, անկախ աշխատանքային հաճախությունից և ԳԼՋ-ից, ուղղել ազդանշանի ԼԳ-ն և կայունացնել ազդանշանի տարածումը համակարգով:



Նկ. 1.4. Ուղղանկյունաձև դիֆերենցիալ ազդանշանների ժամանակային պարամետրերը

Մ/Ե սարքերը հիմանականում իրենցից ներկայացնում են խառը-ազդանշանային համակարգեր, որոնցում թվային հատվածի ազդանշանի որակից կախված՝ կարող են փոխվել անալոգային սխեմաների բնութագրերը: Ստորև դիտարկված է մի քանի օրինակ լցման գործակցի սխալանքի ճշտագրման կարևորություն մասին:

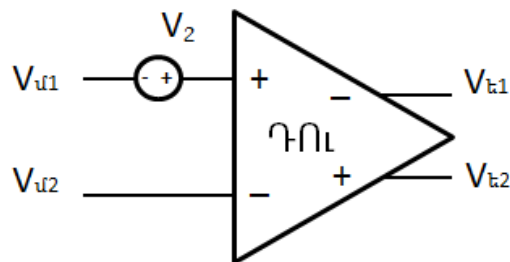


Նկ. 1.5. Համակարգում լցման գործակցի կուտակային վարքը

1. Լարման շեղման կանխումը

Այդպիսի վառ օրինակ է գրականությունից հայտնի օպերացիոն ուժեղարարներում ելքային լարման շեղումը կանխող համակարգը: Այն ավելի հայտնի է «չոպերի մեթոդ» անվանմամբ [42-45]:

Օրինակ, դիֆերենցիալ ուժեղարարներում (ԴՈւ), ինչպես հայտնի է, առկա է մուտքային լարման շեղում (նկ. 1.6): Այն առաջանում է մուտքային տրազիստորների ոչ միանմանությունից, որը ԳԼԶ-ի շեղումների հետևանք է:



Նկ. 1.6. Դիֆերենցիալ ուժեղարարներում լարման շեղումը

(1.3)-ից երևում է, որ այդ շեղումը ուժեղանալով հանգեցնում է ելքային լարման զգալի շեղման:

$$A_v = \Delta V_k / \Delta V_u \quad (1.1)$$

$$\Delta V_u = V_{u1} - V_{u2} + V_2 \quad (1.2)$$

$$V_{k1} - V_{k2} = A_v (V_{u1} + V_2 - V_{u2}) \quad (1.3)$$

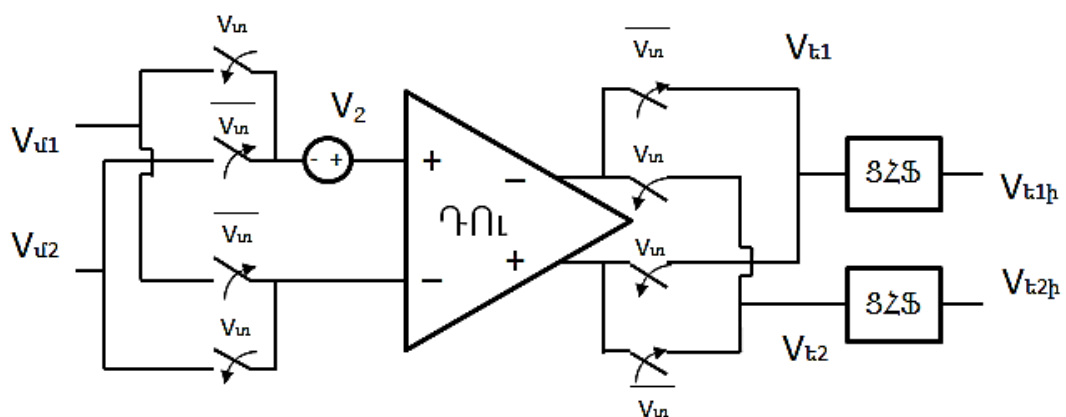
որտեղ A_v – ն դիֆերենցիալ ուժեղարարի ուժեղացման գործակիցն է V_2 – ը՝ մուտքային լարման շեղումը:

Այսպիսի շեղումները կարող են հանգեցնել համակարգի ամբողջական խափանմանը: Հետևաբար՝ պետք է գտնել մի այնպիսի լուծում, որը կկանխի շեղման լարման առաջացումը: Գրականությունից հայտնի է շեղման լարման կանխման «չոպերի մեթոդը» [42-45]: Համաձայն այդ մեթոդի, ինչ-որ հաճախությամբ փոխելով շեղման լարումը բևեռականությունը և այնուհետև միջինացնելով այն, կարելի է շեղման

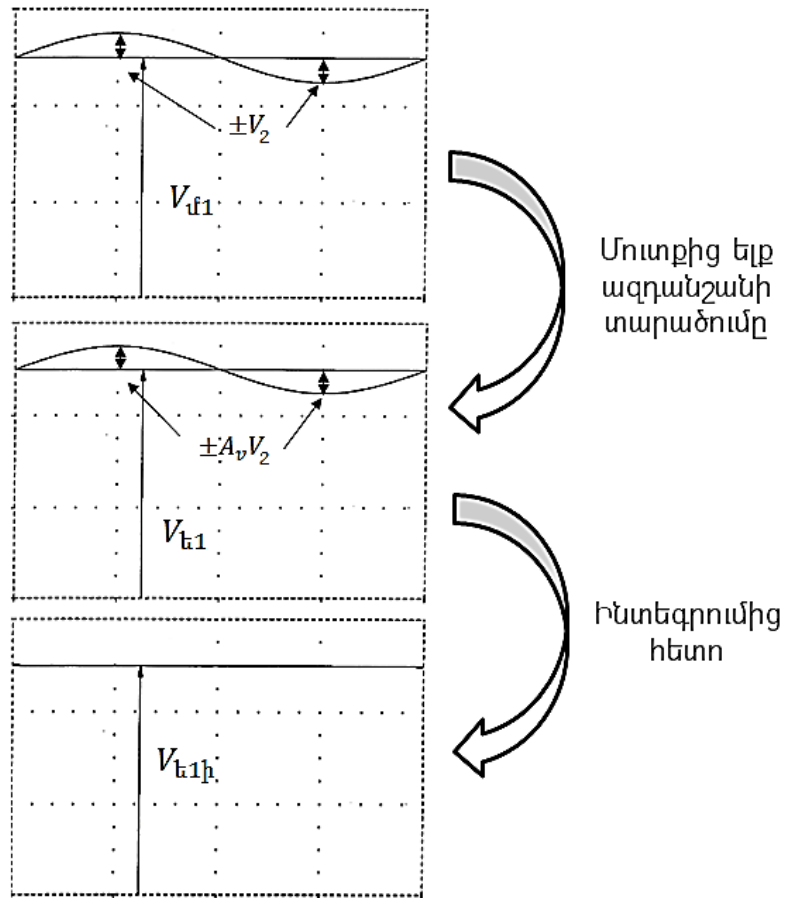
լարումը հավասարեցնել 0-ի: Համապատասխան V_{in} և $\overline{V_{in}}$ տակտային ազդանշաններով ղեկավարվող փականները (նկ. 1.7), փոփոխելով մուտքային և ելքային ազդանշանների միացումները, առաջացնում են երկբևեռանի ազդանշան, որը շեղվում է $\pm V_2$ չափով մուտքերում: Արդյունքում՝ այդ շեղումը հանգեցնում է նույն հաճախությամբ ելքային ազդանշանի շեղման:

Ինտեգրելով V_{t1} ելքային ազդանշանը ցածր հաճախականային ֆիլտրով (ՑՀՖ) ստացվում է մուտքային շեղումից անկախ V_{t1p} ազդանշան (նկ. 1.8, ա): Այս մեթոդի գործադրման դեպքում շատ կարևոր է ունենալ որակյալ տակտային ազդանշան, որի լցման գործակիցը հնարավորինս մոտ կլինի 50%-ին: Հակառակ դեպքում՝ ազդանշանի ինտեգրումից հետո կմնա որոշակի շեղում (նկ. 1.8, բ), որը համաչափելի կլինի տակտային ազդանշանի լցման գործակցի սխալանքին, քանի որ ազդանշանի ինտեգրումից ստացված լարման հարաբերությունը սնման լարմանը ուղիղ համեմատական է լցման գործակցին:

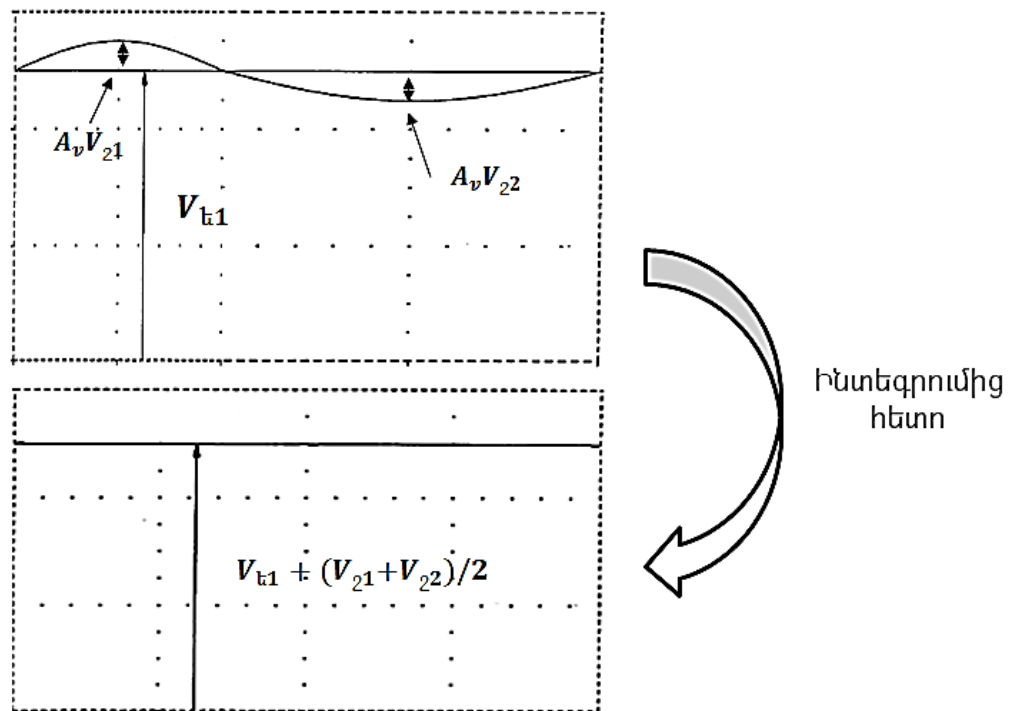
Քանի որ լարման շեղումը կախված է ԳԼՋ-ի փոփոխություններից, հետևաբար՝ այնպիսի համակարգերը ինչպիսիք են՝ լարման կայունարարները, ՋԱԼԿ-ները և բոլոր այլ սարքերը՝ օպերացիոն ուժեղարարի հիման վրա, կունենան շեղված բնութագրեր, ինչը կհանգեցնի խափանումների: Հետևաբար՝ կարիք է առաջանում ունենալ ԳԼՋ-ից և աշխատանքային ռեժիմից անկախ, հնարավորինս 50%-ին մոտ լցման գործակցով տակտային ազդանշան, որը կօգտագործվի շեղման լարման կանխման համակարգում և ազդանշանի ինտեգրումից հետո կապահովվի շեղման լարումից անկախ ելքային ազդանշան:



Նկ. 1.7. Չոպերի մեթոդով լարման շեղման կանխումը



ա)



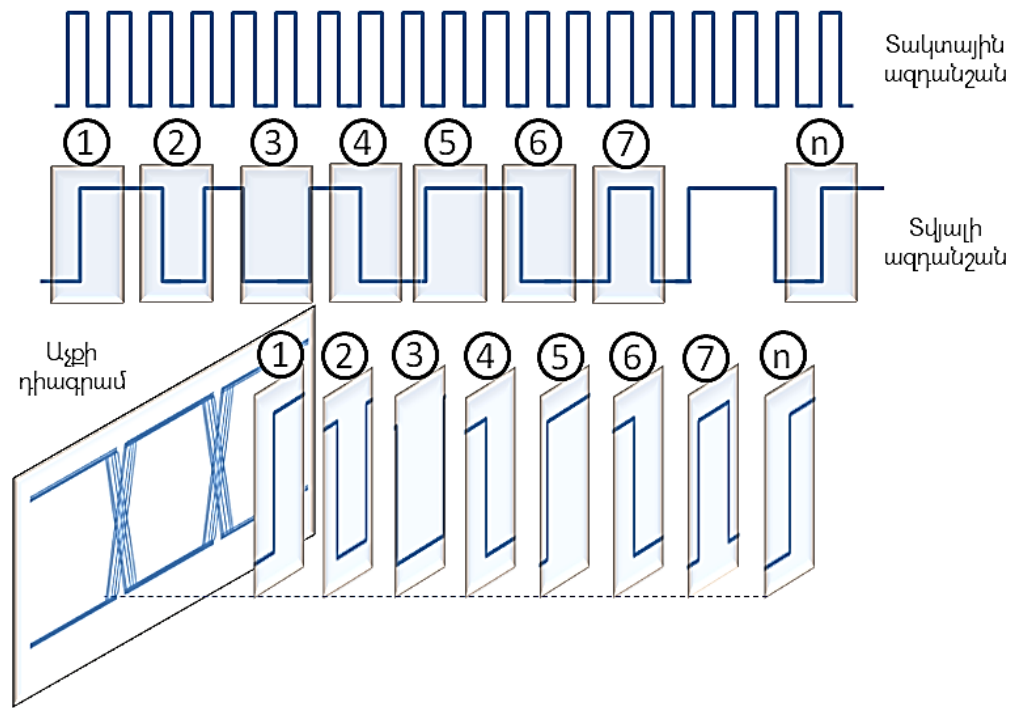
2. Հաղորդչի աչքի դիագրամը

Հաղորդչի ելքային ազդանշանը, մինչև հոսքուղով հաղորդելը, համընկեցվում է որոշակի տակտային ազդանշանի փուլին: Այդ տակտային ազդանշանի թրթռոցը, լցման գործակցի սխալանքը և, եթե տվյալը հաղորդվում է դիֆերենցիալ հոսքուղով, ուրեմն նաև դիֆերենցիալ ազդանշանների միջև շեղումը հաղորդվում են տվյալի ազդանշանին: Այս ամենը հանգեցնում է հաղորդչի ելքային ազդանշանի աչքի դիագրամի (նկ. 1.9) [46-50] վատթարացմանը:

Աչքի դիագրամից կարելի է չափել ազդանշանի թրթռոցը, որի բաժին է կազմում տակտային ազդանշանի լցման գործակցի սխալանքը: Նկ. 1.9-ում պատկերված է աչքի դիագրամի ստացման ուղին: Տվյալի ազդանշանը, սինքրոնանալով տակտային ազդանշանով, հաղորդվում է հոսքուղի: Բաժանելով տվյալի ազդանշանը տակտային ազդանշանի պարբերությանը հավասար մասերի և վերադրելով դրանք՝ կստանանք հաղորդչի ելքային ազդանշանի աչքի դիագրամը:

Աչքի դիագրամից կարելի է չափել ազդանշանի հետևյալ պարամետրերը՝

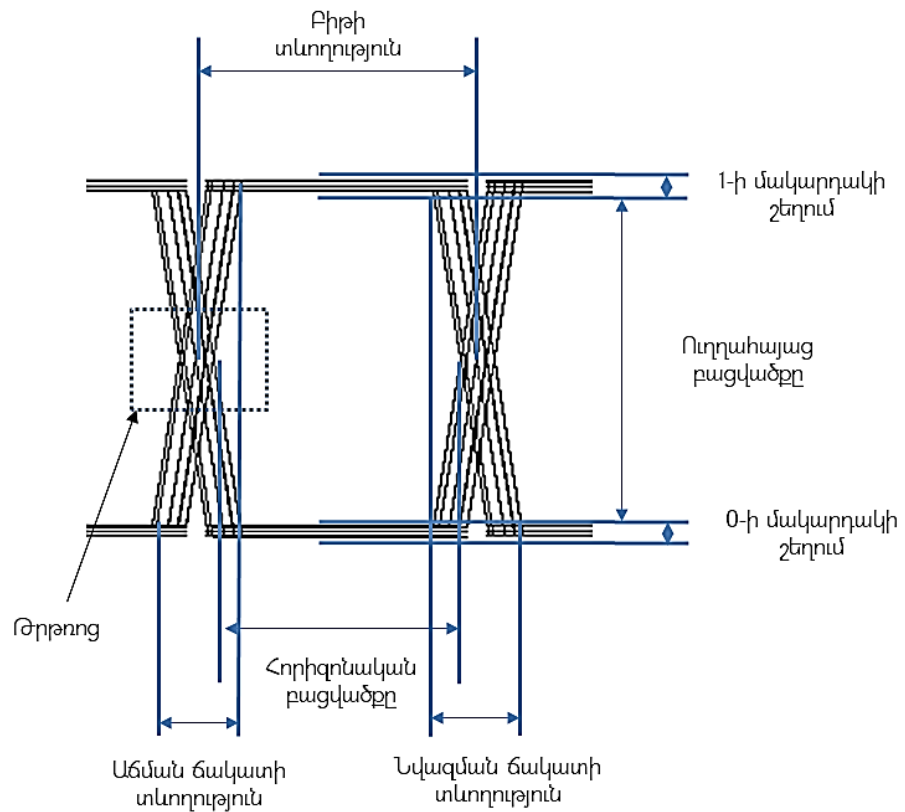
1. ազդանշանի հորիզոնական և ուղղահայաց բացվածքները,
2. աճման և նվազման ճակատների տևողությունները,
3. բիթի տևողությունը,
4. տրամաբանական 0-ի և 1-ի մակարդակների շեղումը,
5. թրթռոցը:



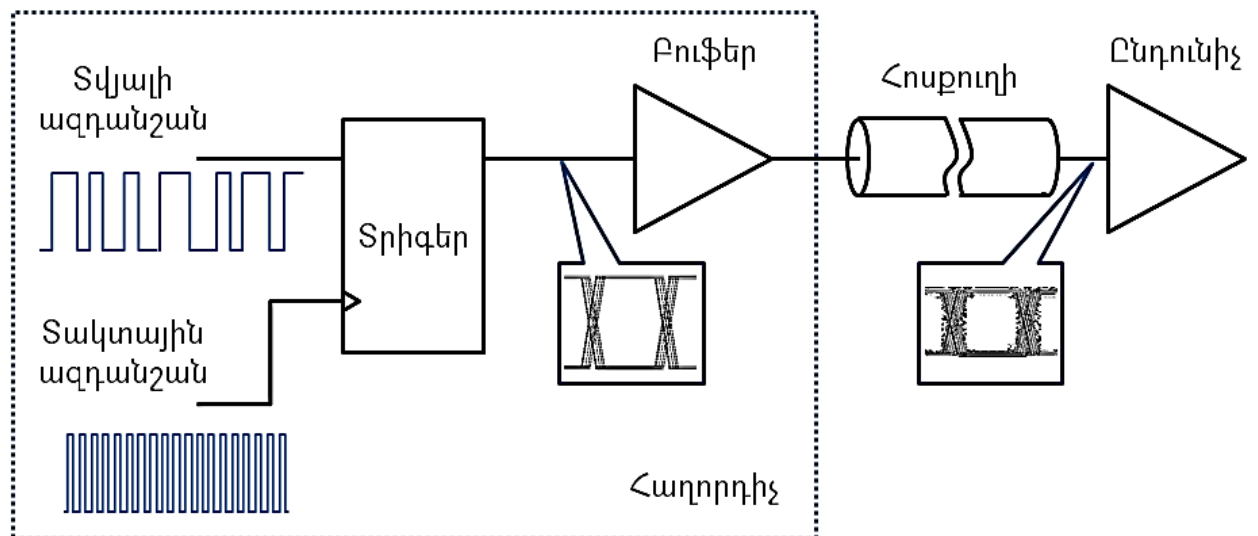
Նկ. 1.9. Ազդանշանի աչքի դիագրամի ստացման ուղին

Հաղորդչի ելքային կասկադը հիմնականում բաղկացած է [2,3] սինքրոնացնող սարքից (տրիգեր) և ելքային բուֆերից: Տրիգերի տակտային ազդանշանի անճշտությունները անցնում են ելք, և արդյունքում՝ փոխվում են ելքային ազդանշանի ժամանակային պարամետրերը (նկ. 1.10):

Լցման գործակցի սխալանքի ազդեցությունը մեծ հաճախություններում առավել կրիտիկական է, քանի որ այդ սխալանքը համեմատական է դառնում ազդանշանի պարբերությանը: ԼԳ-ի սխալանքի հաշվին փոքրանում է օգտակար ազդանշանի պաշարը: Արդյունքում՝ փակվում է տվյալի ազդանշանի աչքը ո՛չ միայն հաղորդչի անմիջապես ելքում, այլև ընդունիչի մուտքում (նկ. 1.11): Այս ամենը հանգեցնում է ընդունիչի կողմից ազդանշանի հուսալի ընթերցման հավանականության փոքրացմանը:



Նկ. 1.10. Ազդանշանի աչքի դիագրամի վրա չափվող պարամետրերը



Նկ. 1.11. Մ/Ե սարքի հաղորդչի ելքային կասկադը

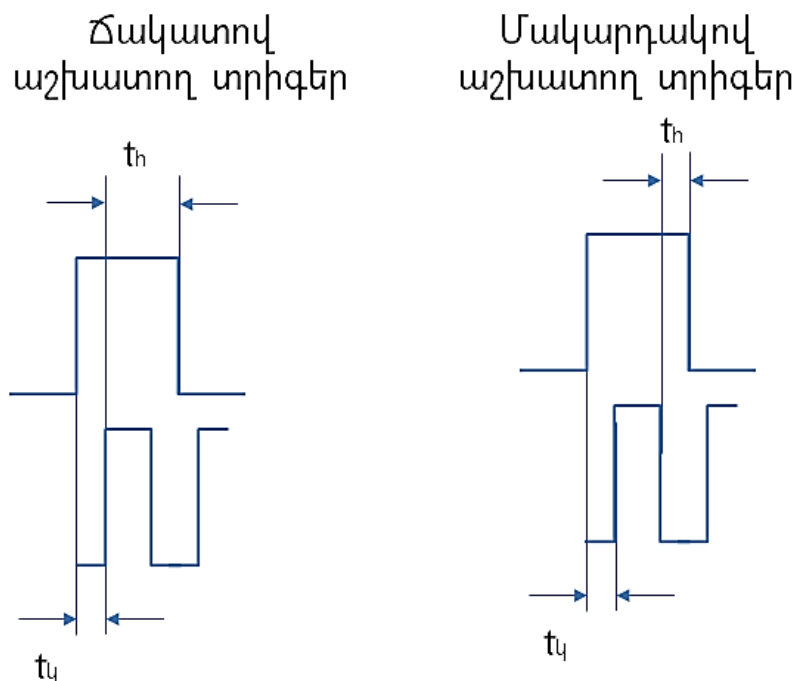
Այս օրինակները վկայում են այն մասին, որ ներկայումս Մ/Ե սարքերում արագագործության մեծացմանը զուգընթաց մեծացել է ազդանշանի լցման գործակցի սխալանքի ճշգրտման կարևորությունը:

1.2.2. Մուտք/Ելք հանգույցներում տվյալի և սինքրոազդանշանի կարգման և հաստատման ժամանակային պաշարների մեծացման կարևորությունը

Մ/Ե հանգույցներում անհրաժեշտ պայման է տվյալի և տակտային ազդանշանի միջև համապատասխան ժամանակային պաշարների առկայությունը: Այդ պաշարների կարգավորումն արվում է համակարգի նախագծման փուլում: Այս պարամետրերը նույնպես կախված են ԳԼՋ-ի փոփոխություններից: Կարգման և հաստատման ժամանակների [51-53] ոչ բավարար պաշարների դեպքերում կարող են ի հայտ գալ հետևյալ անցանկալի երևույթները.

1. Ելքային ազդանշանի թրթռոցի մեծացումը

Կարգման և հաստատման թույլատրելի ժամանակներից փոքր ժամանակների դեպքում փոխվում է տրիգերի տակտային ազդանշանից դեպի ելք տարածման հապաղումը: Հայտնի է 2 տիպի՝ ճակատով և մակարդակով աշխատող տրիգերներ (նկ. 1.12):



Նկ. 1.12. Ճակատով և մակարդակով աշխատող տրիգերների դեպքում կարգման և հաստատման ժամանակները

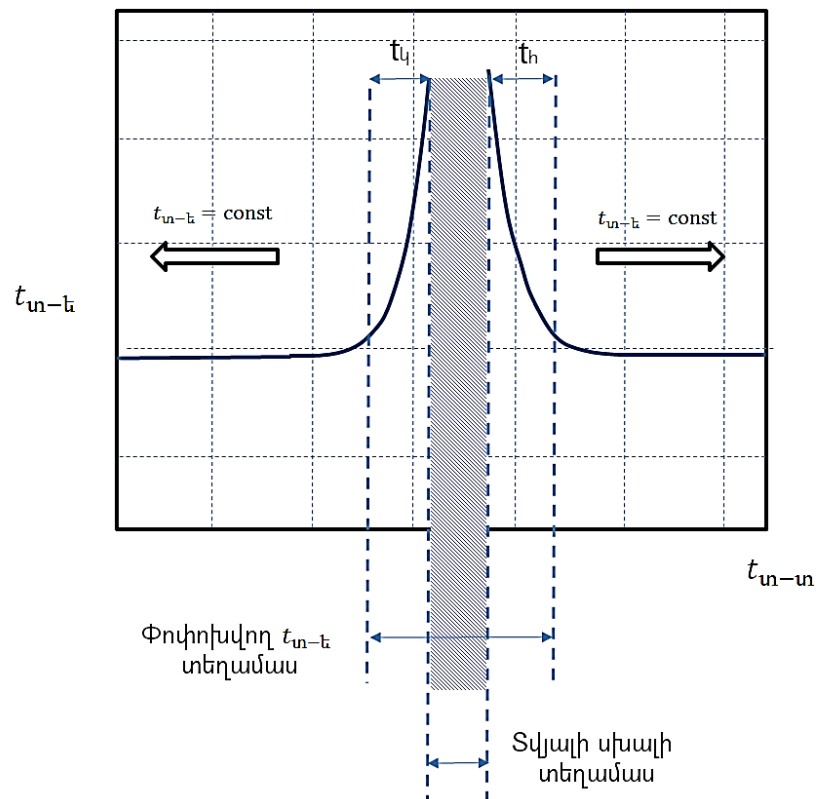
Երկու դեպքում էլ թույլատրելից փոքր պաշարների հետևանքով ելքային ազդանշանն ունենում է մեծ հապաղումներ: Արդյունքում՝ մուտքային ազդանշանի նույնիսկ չնչին փոփոխությունների դեպքում ելքային ազդանշանի հապաղման փոփոխությունը զգալի է: Այս երևույթը հանգեցնում է ելքային ազդանշանի թրթռոցի մեծացմանը և պայմանավորված է տրիգերի ճարտարապետությամբ:

Տվյալի և տակտային ազդանշանի միջև թույլատրելից մեծ կարգման և հաստատման ժամանակային պաշարների դեպքում $t_{տ-է}$ տակտային ազդանշանից դեպի ելք տարածման հապաղումը գրեթե հաստատուն է (նկ. 1.13): Թույլատրելից փոքր կարգման ժամանակի պաշարի դեպքում $t_{տ-է}$ – ը կտրուկ աճում է: Այնուհետև, $t_{է}$ կարգման ժամանակի կրիտիկական արժեքների դեպքում տրիգերի ելքում տեղի է ունենում տվյալի սխալ: Նույնը տեղի է ունենում $t_{է}$ հաստատման ժամանակի դեպքում: Եթե կարգման կամ հաստատման ժամանակների պաշարները գտնվում են փոփոխվող $t_{տ-է}$ տեղամասում, ապա տակտային ազդանշանի փոքր փոփոխությունը հանգեցնում է տրիգերի ելքային ազդանշանի զգալի թրթռոցի (նկ. 1.14): Արդյունքում՝ առաջանում է ժամանակային պատուհան, որը նույնպես փոքրացնում է օգտակար ազդանշանի պաշարը: Մ/Ե սարքերում ազդանշանը տարածվում է տակտային ազդանշանով սինքրոնացվող տրիգերներով և եթե այդ տրիգերների մուտքային ազդանշանների միջև չլինեն բավարար կարգման և հաստատման ժամանակային պաշարներ, ապա դա կհանգեցնի ելքային ազդանշանների թրթռոցի մեծացման (նկ. 1.14):

Քանի որ տարբեր Մ/Ե սարքերի ստանդարտներն ունեն տարբեր աշխատանքային ռեժիմներ և հաճախություններ, ապա յուրաքանչյուր հաճախության համար կարգման և հաստատման ժամանակների պաշարների ուղղման վրա ծախսվող նախագծման ժամանակը և ռեսուրսները բավականին մեծ են:

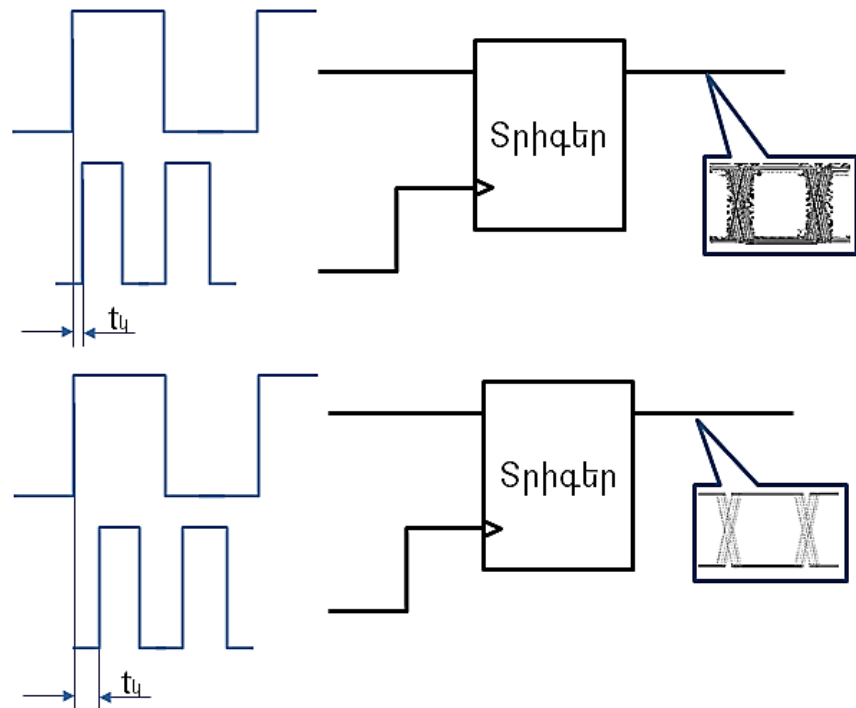
Ուստի կարիք է առաջանում ունենալ մի այնպիսի համակարգ, որը ինքնակարգաբերմամբ, անկախ ԳԼՋ-ից և աշխատանքային հաճախականությունից, կկարգաբերի կարգման և հաստատման ժամանակային պաշարները:

Արդյունքում՝ կնվազի Մ/Ե համակարգում տվյալի սխալանքի առաջացման հավանականությունը, և կփոքրանա ժամանակային թրթռոցի բաժինը օգտակար ազդանշանի պաշարում:



Նկ. 1.13. Տակերային և փայլի ազդանշանների (t_{un-m}) և փակերային ազդանշանից

դեպի ելք փարածման (t_{un-l}) հապաղումների կախվածությունը



*Նկ. 1.14. Ելքային ազդանշանի թրթռոցի վրա փոքր կարգման ժամանակի
ազդեցությունը*

2.Ելքային ազդանշանի տվյալի սխալը

Փոքր կարգման և հաստատման ժամանակային պաշարների դեպքում հնարավոր է նաև ելքային տվյալի տրամաբանական սխալանք [54,55]: Մ/Ե սարքերում միավոր ժամանակում՝ հաղորդչի կողմից տվյալի փոխանցման ընթացքում տվյալի տրամաբանական սխալանքների քանակն անվանում են բիթի սխալանքների քանակ (ԲՍՔ): Սակայն առավել հարմար տարբերակ է հաշվել տվյալի տրամաբանական սխալանքների քանակի և տվյալի ամբողջ փաթեթի բիթերի քանակի վրա հարաբերությունը արտահայտված տոկոսներով: Այս պարամետրը կոչվում է փոխանցված տվյալի սխալանք (ՓՏՍ) [56-59]:

$$\Phi SU = \frac{N_u}{N_{\phi}} * 100\% \quad (1.4)$$

որտեղ N_u -ն տվյալի տրամաբանական սխալանքների քանակն է, իսկ N_{ϕ} -ն՝ տվյալի ամբողջ փաթեթի բիթերի քանակը:

Այսինքն, եթե հաղորդչով փոխանցվում է տվյալների հետևյալ հաջորդականությունը՝

01100 01011,

և հաղորդիչը ընդունում է այն որպես՝

00100 01001,

ապա ՓՏՍ-ն այս դեպքում հավասար է 20%-ի, քանի որ փոխանցված 10 բիթերից 2-ը սխալ տրամաբանական արժեք ունեն:

Մ/Ե սարքերում ՓՏՍ-ն մեծացնող հիմնական գործոններն են դրանք աղմուկները, ազդանշանների վերադրությունները և փոքր կարգման և հաստատման ժամանակային պաշարները:

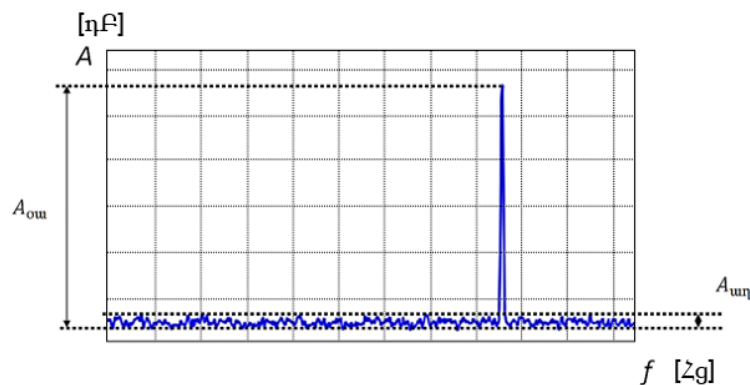
Հիմնականում համակարգի ՓՏՍ-ն գնահատվում է՝ կախված ազդանշան-աղմուկ հարաբերության գործակցից (ԱԱՀԳ) [60-62]: ԱԱՀԳ-ն ցույց է տալիս, թե աղմուկը օգտակար ազդանշանի ամպլիտուդի որ մասն է կազմում (1.5):

$$\text{ԱԱՀԳ} = \frac{A_{\text{օսւ}}}{A_{\text{աղ}}} \quad (1.5)$$

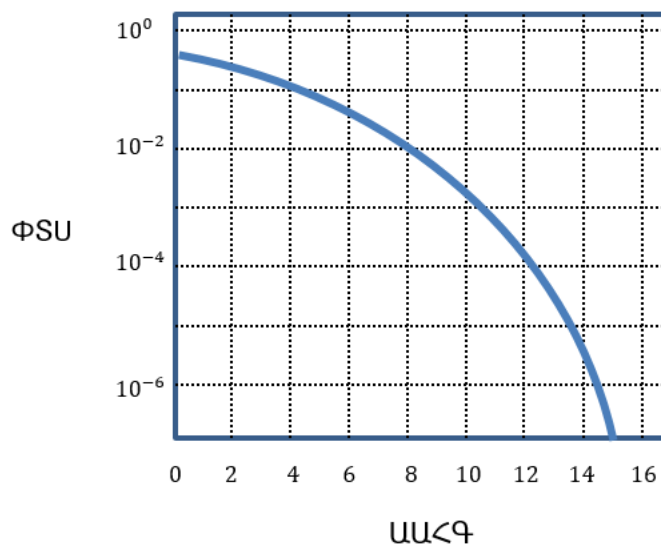
որտեղ $A_{\text{օսւ}}$ – ն օգտակար ազդանշանի, իսկ $A_{\text{աղ}}$ – ը աղմուկի ուժեղացման գործակիցներն են:

ԱԱՀԳ-ն որոշվում է ազդանշանի սպեկտրալ վերլուծության արդյունքում: Այս վերլուծությունը ցույց է տալիս ազդանշանը կազմող հաճախականային հարմոնիկների ուժեղացման գործակիցները:

Ազդանշանի սպեկտրային բնութագրից (նկ. 1.15) հեշտությամբ կարելի է չափել թե՛ $A_{\text{օսւ}}$ օգտակար ազդանշանի, և թե՛ $A_{\text{աղ}}$ աղմուկի ուժեղացման գործակիցները և ԱԱՀԳ-ն: Փոփոխելով ԱԱՀԳ-ն՝ կարելի է ստանալ դրա կախվածությունը համակարգի ՓՏՍ – ից (նկ. 1.16):



Նկ. 1.15. Ազդանշանի սպեկտրային բնութագիրը



Նկ. 1.16. ԱԱՀԳ-ից ազդանշանի ՓՏՍ-ի կախվածությունը

Քանի որ ԱԱՀԳ-ի մեծացմանը զուգընթաց փոքրանում է աղմուկի բաժինը օգտակար ազդանշանի մեջ (նկ. 1.16), ապա դա կհանգեցնի փոխանցվող ազդանշանի տրամաբանական սխալների քանակի փոքրացմանը:

Ուստի ազդանշանի կարգման և հաստատման ժամանակային պաշարների մեծացումը ևս կհանգեցնի ՓՏՍ – ի փոքրացմանը: Հետևաբար՝ անհրաժեշտ է ունենալ ԳԼԶ-ից անկախ կարգման և հաստատման ժամանակային պաշարներ, որոնք կբացառեն հնարավոր թրթռոցի և տվյալի սխալանքի առակայությունը տվյալի փոխանցման ժամանակ:

1.2.3. Հաղորդչում և ընդունիչում ազդանշանի համաձայնեցման խնդիրները

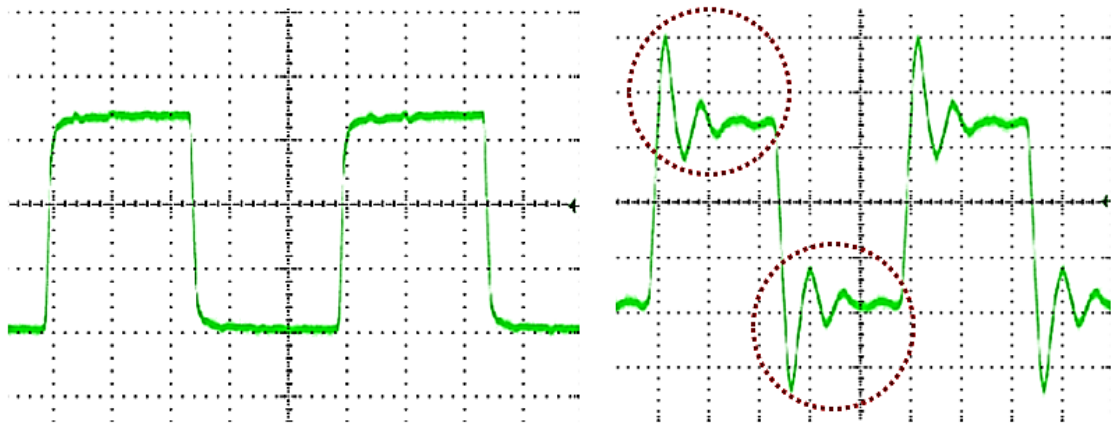
Մ/Ե սարքերում հոսքուղով ազդանշանի փոխանցման ընթացքում ազդանշանի անդրադարձման պատճառով տեղի է ունենում աղավաղում: Ազդանշանի աղավաղումները առաջանում են ՀՀԸ համակարգերում դիմադրությունների անհամաձայնեցումից: Անդրադարձումը հոսքուղով հաղորդված ազդանշանի վերադարձն է, որը որոշակի հապաղումից հետո վերադարձվելով հաղորդվող ազդանշանին՝ աղավաղում է այն: ՀՀԸ համակարգով ազդանշանի անդրադարձման գործակիցը (Γ) [63-69] որոշվում է հետևյալ բանաձևով՝

$$\Gamma = \frac{Z_{\text{հոս}} - Z_{\text{հաղ}}}{Z_{\text{հոս}} + Z_{\text{հաղ}}}, \quad (1.6)$$

որտեղ $Z_{\text{հոս}}$ -ը հոսքուղու ալիքային դիմադրությունն է, $Z_{\text{հաղ}}$ -ը՝ հաղորդչի ալիքային դիմադրությունը:

Անդրադարձման արդյունքում տեղի է ունենում ոչ միայն հաղորդվող ազդանշանի աղավաղում, որը արտահայտվում է ազդանշանի մարող տատանման ձևով (նկ. 1.17), այլ նաև ազդանշանի հապաղում ընդունիչի մուտքում:

Արդյունքում անդրադարձումից առաջացած ազդանշանի աղավաղումները նպաստում են դրա սխալ ընթերցման հավանականության աճին, ինչն էլ իր հերթին մեծացնում է ՓՏՍ-ի արժեքը:



Նկ. 1.17. Ազդանշանի անդրադարձումը

Ադրադարձումից պաշպանվելու հիմնական ուղին ՀՀԸ համակարգի դիմադրությունների համաձայնեցումն է: Քանի որ հիմնական դեպքերում հոսքուղու դիմադրությունը սահմանված է ստանդարտով, ապա համաձայնեցման հիմնական ճանապարհը հաղորդչի ելքային և ընդունիչի մուտքային դիմադրությունների հավասարեցումն է հոսքուղու դիմադրությանը: Գրականությունից հայտնի են մի քանի դիմադրությունների համաձայնեցման մեթոդներ [16,17], որոնց աշխատանքի սկզբունքը հիմնված է կիսահաղորդչային բյուրեղից դուրս գտնվող բավականին ճշտգրիտ էլեկտրական պարամետրերով տարրերի վրա: Այս մեթոդներն ունեն մի քանի թերություններ՝

1. կիսահաղորդչային բյուրեղից մեկից ավելի ելուստի առկայություն և լրացուցիչ մակերեսի ծախս,
2. կիսահաղորդչային բյուրեղի և արտաքին տարրի հողակցման պոտենցիալի համաձայնեցում,
3. Մ/Ե հանգույցի համապիտանելիության փոքրացում,
4. հզորության ծախս:

Արդյունքում՝ անհրաժեշտություն է առաջանում ունենալ դիմադրությունների համաձայնեցման ինտեգրված մեթոդ, որը կաշխատի առանց արտաքին գերճշգրիտ տարրի օգտագործման:

Բացի ազդանշանի անդրադարձման երևույթից, առկա է ազդանշանն աղավաղող մեկ այլ երևույթ, որը կոչվում է փոխնշանային ինտերֆերենց (ՓԻ): ՓԻ-ն

առաջանում է, երբ հոսքուղով տվյալ փոխանցելիս ընթացիկ բիթերը վերադրման պատճառով աղավաղում են հաջորդ բիթերը (նկ 1.18):

ՓԻ-ի պատճառով աղավաղվում է տվյալի ազդանշանի աչքի դիագրամը: ՓԻ-ի առաջացման հիմնական պատճառը տվյալների զուգահեռ փոխանցումն է կամ հոսքուղու ոչ գծային հաճախականային հակազդումը:

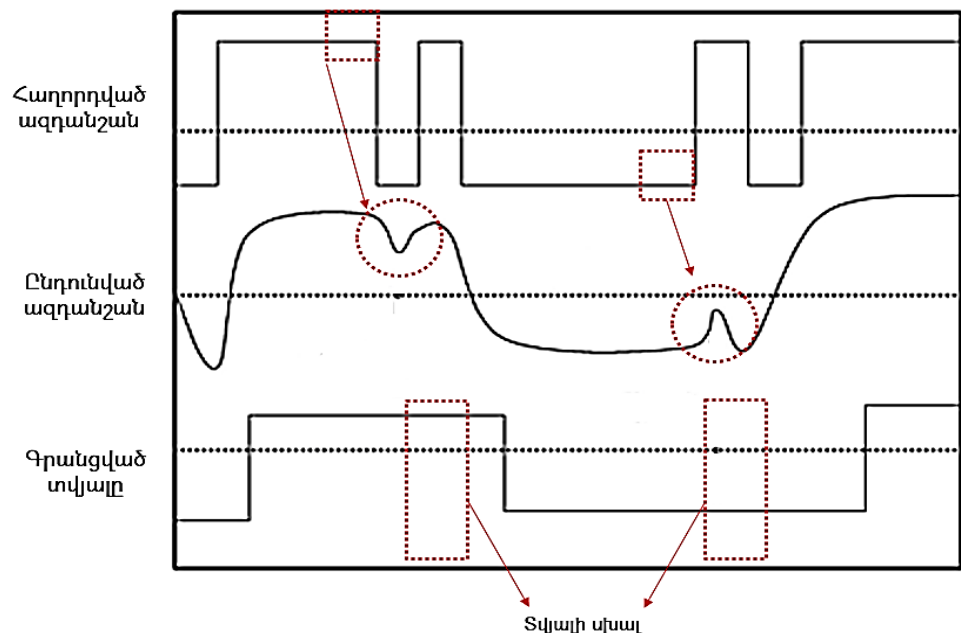
ՓԻ-ի ներմուծած աղավաղումները կարելի է նկարագրել հետևյալ բանաձևով՝

$$y(t) = \sum_{n=-\infty}^{\infty} x[n] * h(t - nT), \quad (1.7)$$

որտեղ $y(t)$ –ն t -րդ պահի ազդանշանն է ընդունիչի մուտքում, $x[n]$ –ը՝ n -րդ ուղարկված բիթը է, $h(t)$ –ն՝ հոսքուղու հաճախականային արձագանքը, T –ն՝ ուղարկվող ազդանշանի պարբերությունը:

ՓԻ-ի արդյունքում ՓՏՍ-ի նվազեցումը կատարվում է տարբեր տեսակի աղապատացվող համահարթեցման մեթոդներով, որոնք երկու տիպի են.

1. հաղորդչում ազդանշանի ամպլիտուդահաճախականային համահարթեցում,
2. ընդունիչում հոսքուղու հաճախականային վարքի համահարթեցում:



Նկ. 1.18. Ազդանշանի վրա ՓԻ-ի ազդեցությունը

Գրականությունից հայտնի են ամահարթեցման մի քանի հ լուծումներ [70-81], սակայն, քանի որ Մ/Ե համակարգերի ստադարտները շատ են, և յուրաքանչյուրն ունի իրեն հատկացված հոսքուղի՝ համապատասխան հաճախականային բնութագրով, և աշխատում է տարբեր աշխատանքային հաճախությամբ ու ռեժիմով, ապա անհրաժեշտություն է առաջանում ունենալ այնպիսի համահարթեցման համակարգ [131,132], որը կախված այդ գործոններից՝ հնարավորություն է տալիս համահարթեցնել ՀՀԸ համակարգի հաճախականային վարքը: Արդյունքում՝ կփոքրանա համահարթեցնող համակարգի նախագծման վրա ծախսվող ժամանակը, և կմեծանա Մ/Ե հանգույցի համապիտանիությունը:

1.3. Մուտք/ելք հանգույցներում տվյալի ազդանշանի և սինքրոազդանշանի փոխային համաձայնեցման առկա միջոցները

Տվյալների փոխանցման զուգահեռ և հաջորդական փոխանցման Մ/Ե համակարգերից շատերում փոխանցվում է միայն տվյալի ազդանշանը, իսկ սինքրոազդանշանը վերականգնվում է արդեն ընդունիչում: Սա պայմանավորված է մեծ հաճախությամբ սինքրոազդանշանի փոխանցման դժվարություններով: Սակայն միայն տվյալի ազդանշանի փոխանցումը ևս ունի իր դժվարությունները: Մասնավորապես ընդունիչում տվյալի հուսալի ընթեցման համար անհրաժեշտ է որոշակի փուլով սինքրոազդանշան: Սակայն աղմուկներից և ԳԼՋ-ից կախված՝ տվյալի ազդանշանի փուլը ևս փոփոխվում է: Ուստի սինքրոազդանշանի փուլը ևս տվյալի ազդանշանի փուլի հետ մեկտեղ պետք է փոփոխվի: Այս մոտեցումը հիմնական տեղ է գտել երկար հոսքուղի ունեցող Մ/Ե հանգույցներում, քանի որ դրանցով բարձր հաճախականային ազդանշանների փոխանցումը առաջացնում է լրացուցիչ բարդություններ, որոնց լուծումը գործնականորեն շահավետ չէ:

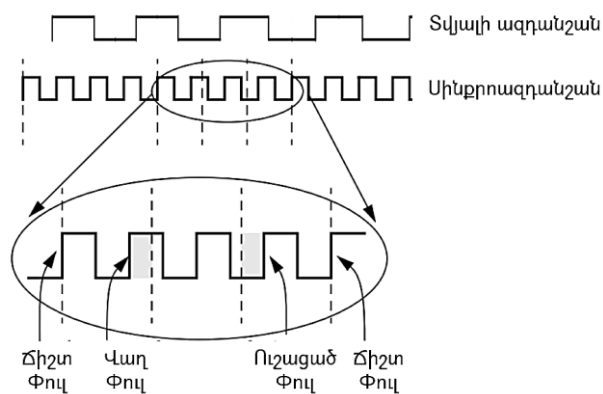
Արդյունքում՝ անհրաժեշտ է մի համակարգ, որը ոչ միայն տվյալի ազդանշանից կվերականգնի սինքրոազդանշանի փուլը, այլ նաև դինամիկ կերպով կհետևի տվյալի ազդանշանի փոխային շեղումներին: Բացի այդ պահանջներից, համակարգը նաև պետք է աշխատի տարբեր աշխատանքային հաճախություններում և ռեժիմներում:

1.3.1. Մուտք/Ելք հանգույցի ընդունիչում տվյալի ազդանշանից ինքնակարգաբերմամբ սինքրոազդանշանի փուլի վերականգնման համակարգը

Գրականությունից հայտնի են [21-28] Մ/Ե հանգույցների ընդունիչներում սինքրոազդանշանի փուլի վերականգնման համակարգերի (ՍՓՎՀ) տարբեր ճարտարապետություններ: Այդ համակարգերի հիմնական նպատակն է վերականգնել տակտային ազդանշանի այն փուլը, որով աշխատել է հաղորդիչը տվյալը ուղարկելիս: Ճիշտ փուլը գտնելուց հետո (նկ. 1.19) այն պետք է օգտագործվի տվյալի ազդանշանի ընթերցման նպատակով:

Բացի նրանից, որ պետք է գտնել տվյալը ընթերցող այնպիսի փուլով տակտային ազդանշան, որի դեպքում ՓՏՍ-ն կլինի հնարավորինս նվազագույնը, այլև, հաշվի առնելով ընդունիչի մուտքային ազդանշանի թրթռոցը, պետք է տակտային ազդանշանի փուլը նույնպես ունենա համապատասխան փուլի դինամիկ փոփոխություն:

Հուսալի ընթերցման համար տակտային ազդանշանի փուլը պետք է լինի տվյալի ազդանշանի ամենաարագ փոփոխությամբ տեղամասի մեջտեղում: Այդ դեպքում, ընդունիչի մուտքում տվյալի ազդանշանի անգամ թրթռոցի առակայության պարագայում, հավաստի ընթերցման հավանականությունը մեծանում է:



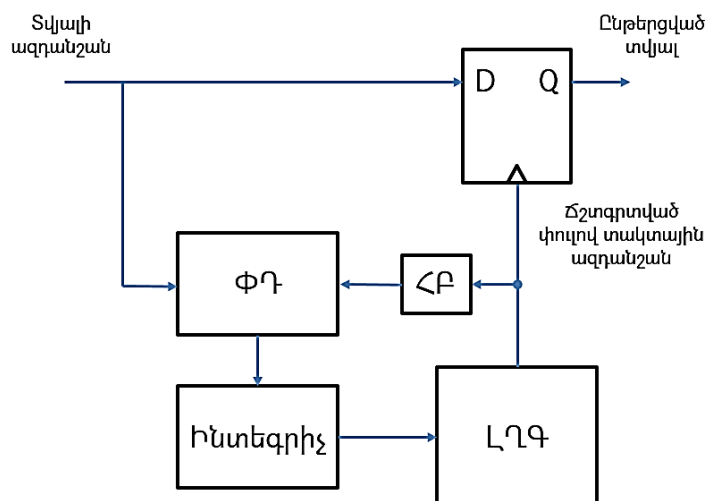
Նկ. 1.19. Փուլի վերականգնման համակարգի ժամանակային դիագրամները

Դասական փուլի վերականգնման համակարգերի կառուցվածքները հիմնված են փուլահաճախականային ինքնաենթալարման համակարգի (ՓԻՀ) [82-92] ճարտարապետության վրա (նկ. 1.20): Մուտքային տվյալի ազդանշանը կիրառվում է D տիպի տրիգերին և միարժամանակ փուլի դետեկտորին (ՓԴ) [93]: ՓԴ-ն համեմատում է մուտքային ազդանշանի և համակարգի հետադարձ կապի մեջ գտնվող հաճախության բաժանիչի փուլերի հետ և գեներացնում դրանց տարբերության չափով ազդանշան: Այնուհետև այդ ազդանշանն ինտեգրվում է ինտեգրիչով կամ լիցքի պոմպով [94-99] և փոխանցվում լարմամբ ղեկավարվող գեներատորին (ԼԴԳ) [100-102]: Գեներացված սինքրոազդանշանը կիրառվում է և՛ D տրիգերին որպես տակտային ազդանշան, և՛ հաճախության բաժանիչի (ՀԲ) մուտքին (նկ. 1.20): Որպես հաճախականային բաժանիչ կարելի է օգտագործել դասական հետադարձ կապով D տրիգերի սխեման:

Արդյունքում՝ D տրիգերի տակտային ազդանշանն ունենում է երկու անգամ մեծ հաճախություն և փուլով տվյալի ազդանշանի նկատմամբ գտնվում է ճիշտ դիրքում (նկ. 1.19):

Բացի նրանից, որ համակարգը վերականգնում է մուտքային տվյալը հուսալի ընթերցող տակտային ազդանշանի փուլը, այլ աշխատում է նաև դինամիկ ռեժիմով և հետևում է մուտքային ազդանշանի թրթռոցին:

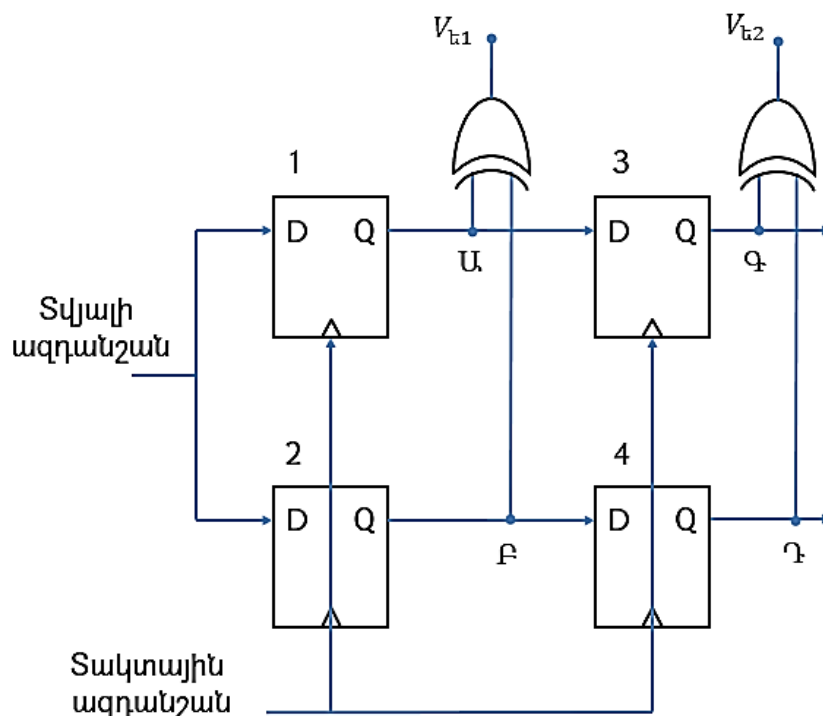
Քանի որ տվյալի ազդանշանն ունի պատահական բնույթ, հետևաբար՝ այն չի փոխանցատվում ամեն մի տակտային ազդանշանի պարբերության ընթացքում:



Նկ. 1.20. Փուլահաճախականային ինքնաենթալարման համակարգի
ճարտարապետության հիմքով փուլի վերականգնման համակարգը

Հետևաբար՝ ՓԴ-ն պետք է տվյալի փաթեթից դետեկտի միայն տրամաբանական «0»-ից «1» և հակառակ փոխանջատումները: Ներկայացված ՓԴ-ի ճարտարապետությունը (նկ. 1.21) գրականությունում հայտնի է որպես «Հոգգի մեթոդ» [8,24,37]: Այն աշխատում է տակտային ազդանշանի երկու ճակատներով և դետեկտում է տվյալի ազդանշանի փոխանջատումը: Եթե $T_{տա}$ -ը տակտային ազդանշանի պարբերությունն է, իսկ տվյալի ազդանշանը տակտայինից փուլով առաջ է ընկած ΔT - ով, ապա $V_{տ1}$ -ում, որը հավասար է $U \oplus F$, ձևավորվում է ΔT չափով ազդանշան: $V_{տ2}$ - ում, որը հավասար է $F \oplus T$, ամեն տվյալի ազդանշանի ճակատի համար ստացվում է $T_{տա} / 2$ չափով ելքային ազդանշան: Արդյունքում՝ $V_{տ1}$ - ի և $V_{տ2}$ - ի տարբերությունը հավասար կլինի տակտային և տվյալի ազդանշանների փուլային շեղմանը:

Դասական Մ/Ե սարքերում [2-7] օգտագործվող փուլի վերականգնման համակարգերը հիմնականում ունեն սահմանափակ աշխատանքային հաճախության շերտ և պիտանի չեն այլ ստանդարտի Մ/Ե սարքերի համար: Աշխատանքային հաճախության հիմնական սահմանափակող հանգույցը լարմամբ ղեկավարվող գեներատորն է, իսկ հետադարձ կապով հապաղման սարքերի (տե՛ս 1.3.2-ում) հիման վրա ՍՓՎՀ-ի դեպքում՝ լարմամբ ղեկավարվող հապաղման գիծը (ԼՂՀԳ):



Նկ. 1.21. Փուլային դեպրեկտորի բոլոր-դիագրամը

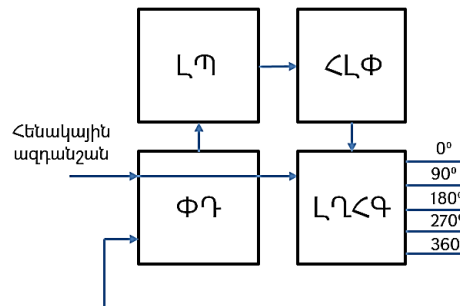
Հետևաբար՝ անհրաժեշտություն է առաջանում նախագծել համապիտանի ՍՓՎՀ, որը կաշխատի լայն հաճախականային տիրույթում և կբավարարի տարբեր աշխատանքային հաճախությամբ ու ռեժիմով աշխատող Մ/Ե հանգույցների ստանդարտներին ներկայացվող պահանջները:

1.3.2. Հապաղման սարքերում աշխատանքային հաճախականային շերտի մեծացման կարևորությունը

Հապաղման հետադարձ կապով սարքերը (ՀՀԿՍ) [103-105] օգտագործվում են Մ/Ե հանգույցներում տարբեր ենթահանգույցների սինքրոազդանշանների փուլային համաձայնեցման նպատակով, ինչպես նաև տվյալների և սինխրոազդանշանի ազդանշանների համապատասխանեցման համար, միմյանցից խիստ որոշակի հապաղմամբ շեղման եղանակով: ՀՀԿՍ-ը հետադարձ կապով համակարգ է, որի մուտքում կիրառվում է հենակային սինքրոազդանշան, իսկ ելքում ստացվում են նույն հաճախության ազդանշանի տարբեր փուլային շեղումները: ՀՀԿՍ-ի հիմնական նպատակն է ստանալ պահանջվող ճշտությամբ փուլային շեղվածությամբ ազդանշան և բավարարել մուտքային ազդանշանի հաճախությանը: ՀՀԿՍ-ի աշխատանքային հաճախականային շերտը սահմանափակ է, և ստանալ լայն հաճախականային շերտով ՀՀԿՍ՝ օգտագործելով դասական ճարտարապետությունը (նկ. 1.22), գրեթե անհնար է: Ցանկալի հաճախականային շերտի լայնությունը կախված է Մ/Ե հանգույցի տարբեր ռեժիմներից և հնարավորինս տարբեր ստանդարտներին բավարարելու պայմանից: Լայն հաճախականային շերտ ստանալու համար անհրաժեշտ է գնահատել ՀՀԿՍ-ի բոլոր ենթահանգույցների հաճախականային բնութագրերը և հաշվի առնել դրանց համատեղելիությունը: Սակայն հաճախականային շերտի հիմնական սահմանափակող ենթահանգույցը ԼՂՀԳ-ն է: Մեկ տիպի ԼՂՀԳ-ով ստանալ լայն հաճախականային շերտ դժվար է, քանի որ ԼՂՀԳ-ի կասկադներից յուրաքանչյուրն ունի վերջավոր տարածման հապաղում: Այդ հապաղումը ղեկավարվում է անալոգային լարմամբ, որը գեներացնում

է լիցքի պոմպը (ԼՊ): Հոսանք – լարում փոխակերպիչը ձևավորում է ԼՊ-ի ելքային հոսանքին համապատասխան լարում (նկ. 1.22):

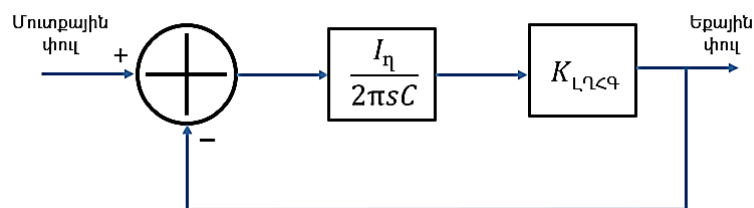
ՀԼՓ-ը կարող է հանդես գալ ուղղակի որպես ունակություն, որը լիցքավորվում և լիցքաթափվում է՝ ԼՊ-ի հոսանքի մեծությունից և ուղղությունից կախված:



Նկ. 1.22. Դասական ՀՀԿՄ-ի բլոկ-դիագրամը

ՀՀԿՄ-ի ելքում ստացված փուլերի քանակը նույնպես կախված է ԼՂՀԳ-ի [106-109] կասկադների քանակից: Երբ համակարգը համալարվում է, 0° և 360° փուլերի տարբերություն հավասարվում է 0-ի, ՀՀԿՄ-ի ելքային փուլերը համապատասխանաբար մեծ ճշտությամբ ձևավորում են մնացած բոլոր փուլերը: Եթե հենակային ազդանշանի փուլը թրթռոցի պատճառով շեղվում է, ապա հետադարձ կապը փորձում է զրոյացնել այդ տարբերությունը և կրկին համալարել համակարգն այնպես, որ հենակային և հետադարձ կապի ազդանշանների փուլերը համընկնեն:

Որպեսզի հասկանալի լինի ՀՀԿՄ-ի պարամետրերի կայունությունը պետք է դիտարկել դրա գծային մոդելը (նկ. 1.23): I_η – ն ՀԼՓ-ի մուտքային հոսանքն է, իսկ $K_{ԼՂՀԳ}$ – ն՝ ԼՂՀԳ-ի ուժեղացման գործակիցը: Փոխանցման ֆունկցիայից (1.8) երևում է, որ, ի տարբերություն ՓԻՀ-ի, ՀՀԿՄ-ն ունի առաջին կարգի փակ ցիկլի արձագանք և կայունության հարցում ավելի մեղմ է:



Նկ. 1.23. ՀՀԿՄ-ի գծային մոդելը

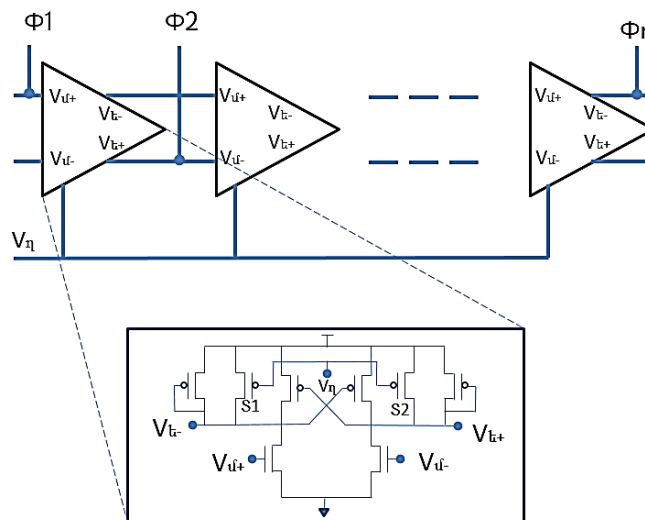
ՀՀԿՍ-ի փոխանցման ֆունկցիան կլինի՝

$$H(s) = \frac{1}{1 + \frac{I_{T1} K_{L\Gamma\Delta\Theta}}{2\pi C} s}, \quad (1.8)$$

որտեղ $K_{L\Gamma\Delta\Theta}$ – ն $L\Gamma\Delta\Theta$ -ի ուժեղացման գործակիցն է, I_{T1} –ն՝ ղեկավարման հոսանքը:

Հապաղման գծերը, համեմատած լարմամբ ղեկավարվող գեներատորների, հիմնականում ավելի կայուն են աղմուկների նկատմամբ, քանի որ համակարգում առաջացող լարման թռիչքները հապաղման գծի վերջում վերանում են, իսկ գեներատորներում դրանք հետադարձ կապի պատճառով վերարտադրվում են:

Գրականությունից հայտնի են տարբեր ճարտարապետությամբ հապաղման գծեր [106-108], որոնցից դիֆերենցիալ $L\Gamma\Delta\Theta$ -ն (նկ. 1.24) բաղկացած է n քանակի կասկադներից և որոնցից յուրաքանչյուրը իրենից ներկայացնում է դիֆերենցիալ մուտքերով (V_{i+} , V_{i-}) և ելքերով սխեմա (V_{i+} , V_{i-}): Հապաղումը ղեկավարվում է V_{η} լարմամբ: Փոփոխելով V_{η} լարումը, փոխվում է $S1$ և $S2$ տրազիստորներով հոսող հոսանքը և հետևաբար՝ նաև ելքային ազդանշանի փոխանջատման արագությունը:

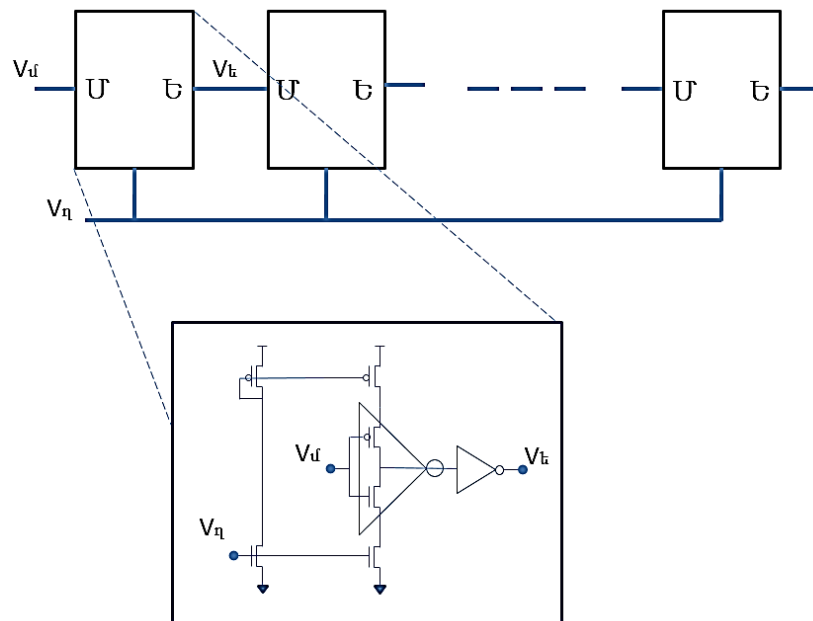


Նկ. 1.24. Դիֆերենցիալ $L\Gamma\Delta\Theta$ -ը

Քանի որ մուտքային n տիպի տրանզիստորները աշխատանքային պայմաններում գտնվում են հազեցած ռեժիմում, հետևաբար, մուտքային լարումից կախված՝ ճյուղերում հոսանքը փոխվում է քառակուսային օրենքով: Դիողային միացված p տիպի տրազիստորները նախատեսված են՝ ապահովելու համակարգի

ՎԱԲ-ի գծայնությունը: Դիֆերենցիալ ԼՂՀԳ-ի տվյալ ճարտարապետությունն ապահովում է մինչև 500 ՄՀg աշխատանքային հաճախություն և ունի մեծ աղմկակայունություն:

ԼՂՀԳ-ի մեկ այլ ճարտարապետություն է միաազդանշանային սխեման, որը հիմնված է շրջիչների վրա (նկ. 1.25):

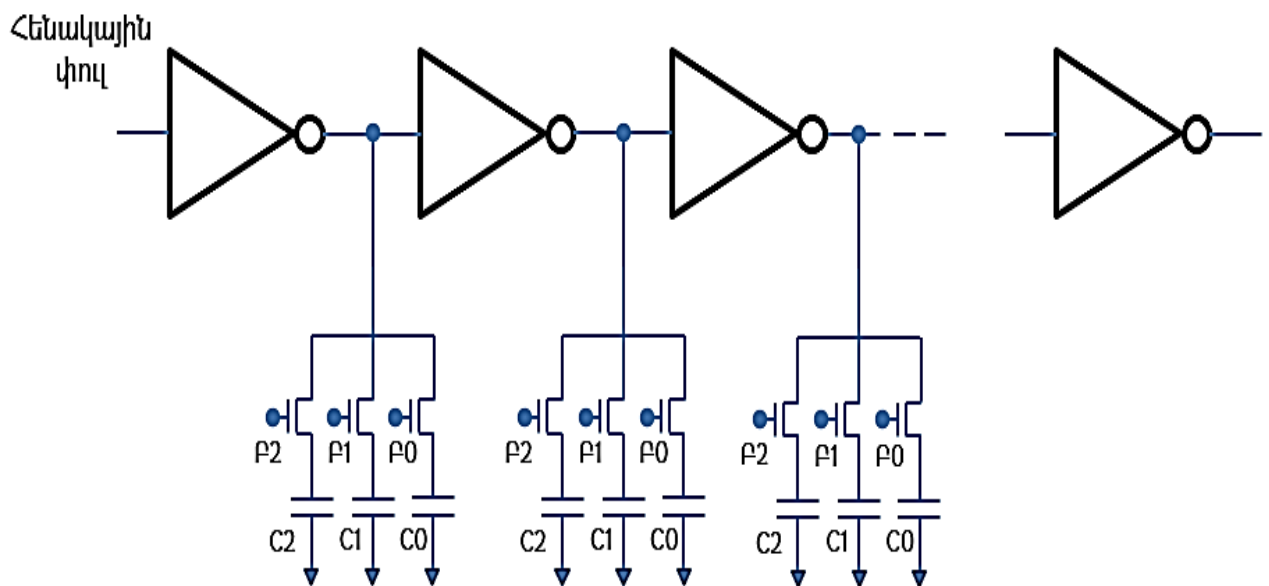


Նկ. 1.25. Շրջիչի հիման վրա ԼՂՀԳ-ը

Առաջին կասկադի ելքում ազդանշանի աճման և անկման ժամանակները փոխվում են V_n ազդանշանից կախված: Երկրորդ կասկադը նախատեսված է ազդանշանի ուժեղացման համար: Տվյալ ճարտարապետությամբ ԼՂՀԳ-ը աշխատանքային հաճախությունը հասնում է մինչև 5 ԳՀg-ի, սակայն այն, համեմատած դիֆերենցիալ ԼՂՀԳ-ի հետ, աղմուկների նկատմամբ ավելի զգայուն է: ԳԼԶ-ից կախված աշխատանքային հաճախականության շերտը կարող է փոխվել:

Հայտնի է նաև հապաղման գծերի մեկ այլ տեսակ, որի հապաղման չափը ղեկավարվում է թվային կոդով (նկ. 1.26): Այս հապաղման գծի ամեն մի կասկադից հետո միացված են F0, F1 և F2 թվային կոդով ղեկավարվող ունակություններ (C0, C1 և C2):

Կողից կախած՝ փոխվում է ամեն մի կասկադի հապաղումը: Սակայն այս հապաղման գծի թերությունն այն է, որ հապաղման փոփոխման քայլը դիսկրետ է: Այս հապաղման գծերն ապահովում են մինչև 2.5-ից 3 ԳՀգ աշխատանքային հաճախություն:

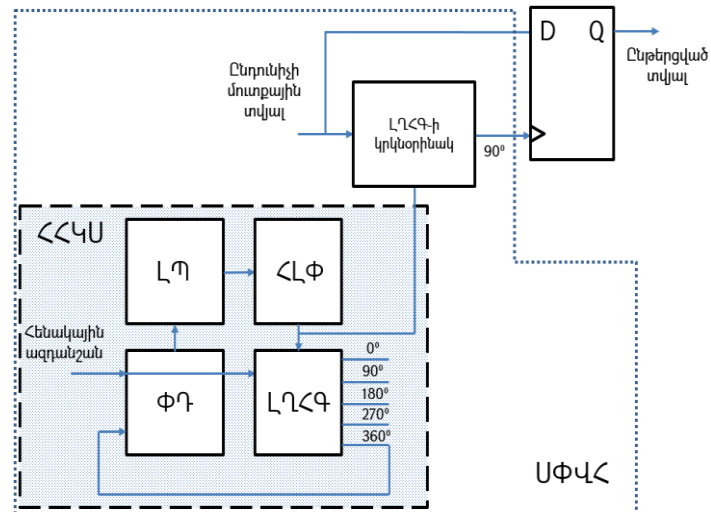


Նկ. 1.26. Թվային կողով ղեկավարվող հապաղման գիծը

ՀՀԿՍ-ները օգտագործվում են Մ/Ե սարքերում, որպես համակարգի տարրեր մասերի միջև ազդանշանների հապաղումները համաձայնեցնող հանգույց: Նաև ՀՀԿՍ-ն օգտագործվում է ՍՓՎՀ-ում որպես ենթահանգույց (նկ. 1.27): ՍՓՎՀ-ի այս տարրերակում մուտքային տվյալի ընթացման համար օգտագործվում է նույն տվյալի ազդանշանը 90° փուլով շեղված: Համակարգում օգտագործվում ԼՂՀԳ-ի կրկնօրինակը, որի մուտքին տրվում է ընդունիչի մուտքային ազդանշանը՝ հենակային ազդանշանի փոխարեն: ԼՂՀԳ կրկնօրինակի լարմամբ ղեկավարվող մուտքին տրվում է նույն ազդանշանը, ինչ միացված է իրական ԼՂՀԳ-ին ՀՀԿՍ-ի մեջ (նկ. 1.27): ԼՂՀԳ-ի կրկնօրինակի օգտագործումը թույլ է տալիս, նույն պայմաններում գտնվող հանգույցը օգտագործելով, ստանալ անհրաժեշտ փուլով ազդանշան:

Արդյունքում՝ ԼՂՀԳ-ի կրկնօրինակի ելքում ձևավորվում է ընդունիչի մուտքային ազդանշանի 90° շեղված ազդանշան, որը կիրառելով D տրիգերի մուտքին՝ կարելի է մեծ հուսալիությամբ ընթերցել մուտքային տվյալը ՓՏՍ-ի հնարավորինս նվազագույնը արժեքով:

ՀՀԿՍ-ի կիրառմամբ ՍՓՎՀ-ի այս ճարտարապետությունը միակը չէ: Առաջարկված է նաև նոր մշակված լայն հաճախականային տիրույթով ՀՀԿՍ-ի կիրառմամբ ՍՓՎՀ-ի ճարտարապետությունը [133]:



Նկ. 1.27. ՀՀԿՍ-ի կիրառմամբ ՍՓՎՀ-ը

Այսպիսով, ՀՀԿՍ-ների կիրառումը Մ/Ե սխեմաներում սահմանափակվում է դրանց աշխատանքային հաճախականային շերտով, որի մեծացման խնդիրը արդիական է, քանի որ Մ/Ե ստանդարտները բազմազան են, և բազմազան են նաև դրանց աշխատանքային ռեժիմները: Այս խնդրի լուծումն օգնում է փոքրացնելու ՀՀԿՍ-ների վրա ծախսվող նախագծման ժամանակը և դարձնում է դրանք ավելի համապիտանի:

1.4. Մուտք/ելք հանգույցներում դիմադրությունների համաձայնեցման առկա խնդիրները

Ինչպես նշված է 1.2.3-ում, մեծ հաճախությամբ ազդանշանի հոսքուղով փոխանցման ընթացքում առաջանում է ազդանշանի անդրադարձում, որն աղավաղում է օգտակար ազդանշանը և դժվարացնում տվյալի ընթերցման գործընթացը ընդունիչում: Այդ խնդրի լուծման նպատակով կատարվում է ՀՀԸ համակարգի դիմադրությունների համաձայնեցում: ԴՀՀ-ն, որը Մ/Ե համակարգի

դիմադրությունների համաձայնեցնող ենթահանգույցն է, համաձայնեցնում է հաղորդչի ելքային և ընդունիչի մուտքային դիմադրությունները հոսքուղու դիմադրությանը, որը սահմանված է ստանդարտով:

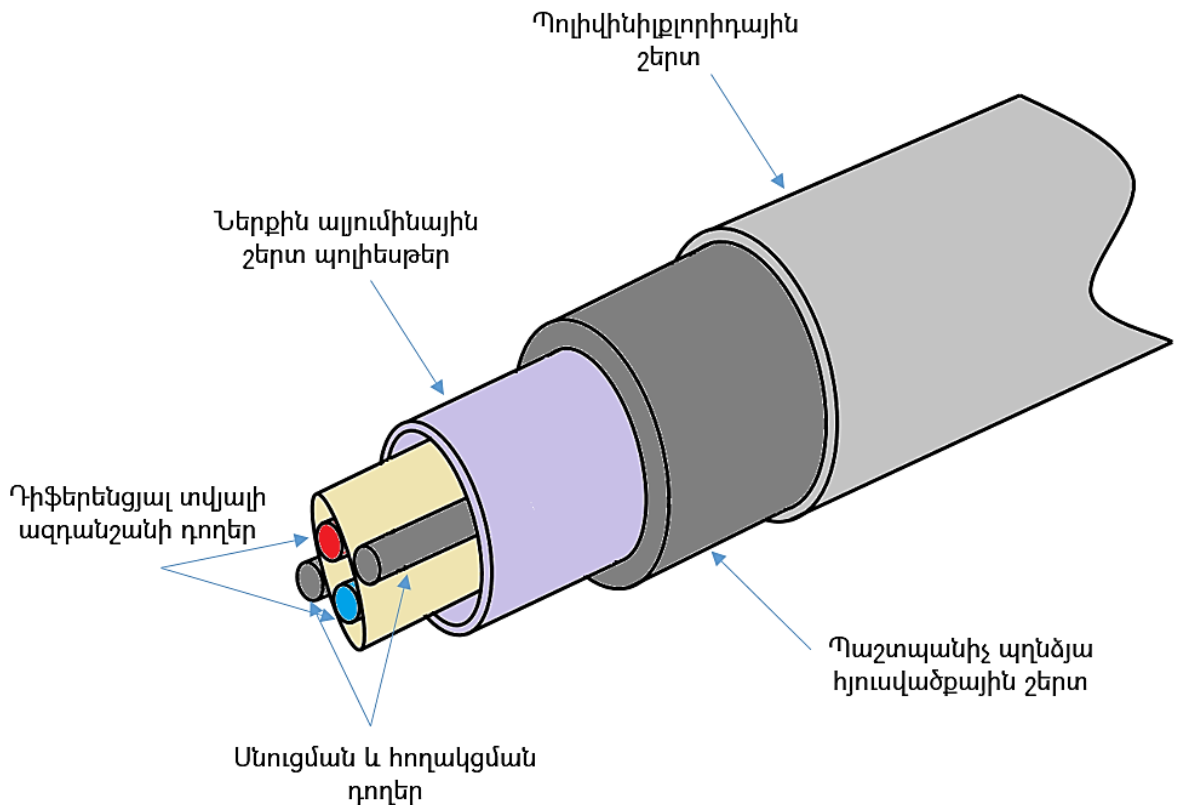
Այդպիսի ստանդարտի օրինակ է համապիտանի հաջորդական դողը (ՀՀԴ) [4,5], որը լայնորեն օգտագործվում է ժամանակակից գրեթե բոլոր էլեկտրոնային սարքավորումներում: ՀՀԴ-ի հոսքուղին ունի կոաքսիալ կառուցվածք, որը ներկայացնում է բազմաշերտ մեկուսացումով գլանաձև մալուխ (նկ. 1.28): Այդ մեկուսացումները նախատեսված են մալուխի ներքին ազդանշանները արտաքին աղմուկներից պաշտպանելու նշատակով: Այս մեթոդը կոչվում է էկրանավորում:

ՀՀԴ 2.0 ստանդարտի հոսքուղին բաղկացած է չորս դողերից, որոնցից երկուսը՝ սնուցման և հողակցման, իսկ մյուս երկուսը դիֆերենցիալ տվյալի ազդանշանի դողերն են:

Տրված արտաքին D տրամագծով և ε մեկուսչի դիէլեկտրիկ թափանցելիությամբ կոաքսիալ մալուխի իմպեդանսը (Z_0) որոշվում է (1.9)-ով:

$$Z_0 = \frac{138}{\sqrt{\varepsilon}} * \log\left(\frac{D}{d}\right), \quad (1.9)$$

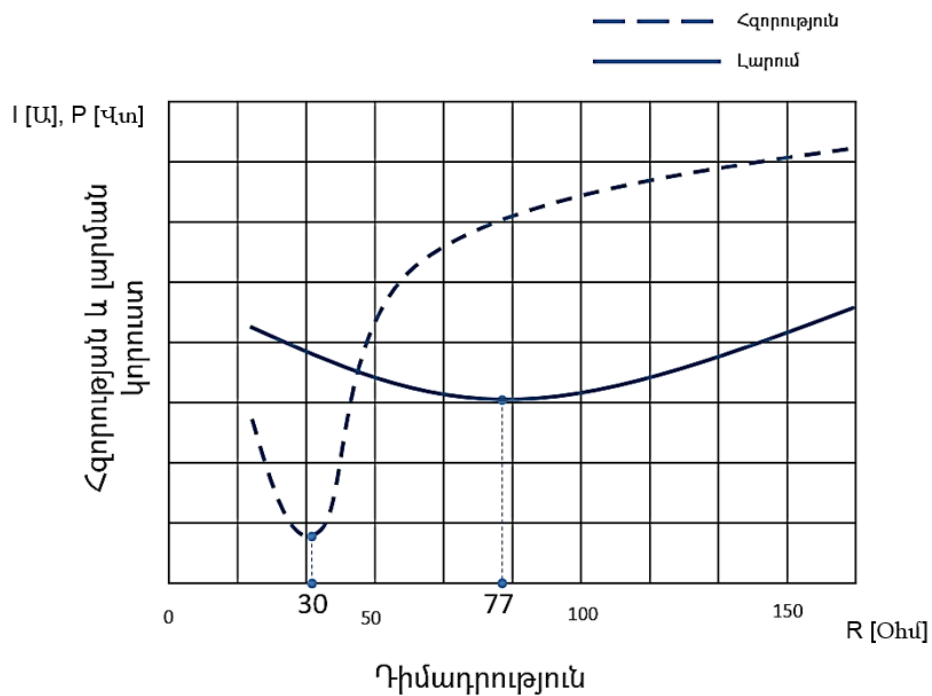
որտեղ d –ն ներքին հաղորդչի տրամագիծն է, D –ն՝ մալուխի տրամագիծը, ε –ը՝ մեկուսչի դիէլեկտրիկ թափանցելիությունը:



Նկ. 1.28. ՀՀԴ 2.0 ստանդարտի հոսքուղու լայնական կտրվածքը

ՀՀԴ-ի ստանդարտով հոսքուղու դիմադրությունը 50 Օմ է: Դիմադրության այս ընտրությունը կատարվել է ոչ պատահականորեն: Հոսքուղով ազդանշանի տարածման դեպքում անհրաժեշտ է գնահատել առավելագույն թույլատրելի հզորությունը, որի դեպքում կարելի է բացառել այն դիէլեկտրիկի ծակման հավանականությունը, որը մեկուսացնում է դողերը: Սակայն, մյուս կողմից պետք է հաշվի առնել ազդանշանի կորուստը հոսքուղու միավոր երկարության դեպքում: Արդյունքում պետք է ընտրել այնպիսի դիմադրություն, որն ապահովում է հզորության նվազագույն ծախս և լարման առավելագույն ուժեղացում: Փորձնական ճանապարհով ստացված գրաֆիկը (նկ. 1.29) ցույց է տալիս, որ ՀՀԴ-ի կոաքսիալ հոսքուղում նվազագույն հզորության ծախսը նկատվում է 30 Օմ դիմադրության, իսկ նվազագույն լարման կորուստը՝ 77 Օմ-ի դեպքում:

Քննարկված երկու ցուցանիշների լավագույն արժեքների հանրահաշվական միջինը հավասար է 53.5 Օմ-ի, իսկ երկրաչափականը՝ 48 Օմ-ի: 50 Օմ-ը համարվում է լավագույն փոխզիջումային տարբերակ՝ թույլատրելի հզորությամբ և միավոր երկարությամբ հոսքուղում տարածվող ազդանշանի կորստի միջև:



Նկ. 1.29. Հոսքուղու դիմադրության և հզորության կամ լարման կորուստների կախվածությունը

Քանի որ U/E սարքերում հոսքուղու դիմադրությունը սահմանված է ստանդարտով, հետևաբար՝ ազդանշանի անդրադարձումից խուսափելու նպատակով անհրաժեշտություն է առաջանում հաղորդչի ելքային և ընդունիչի մուտքային դիմադրությունները հավասարեցնել հոսքուղու դիմադրությանը:

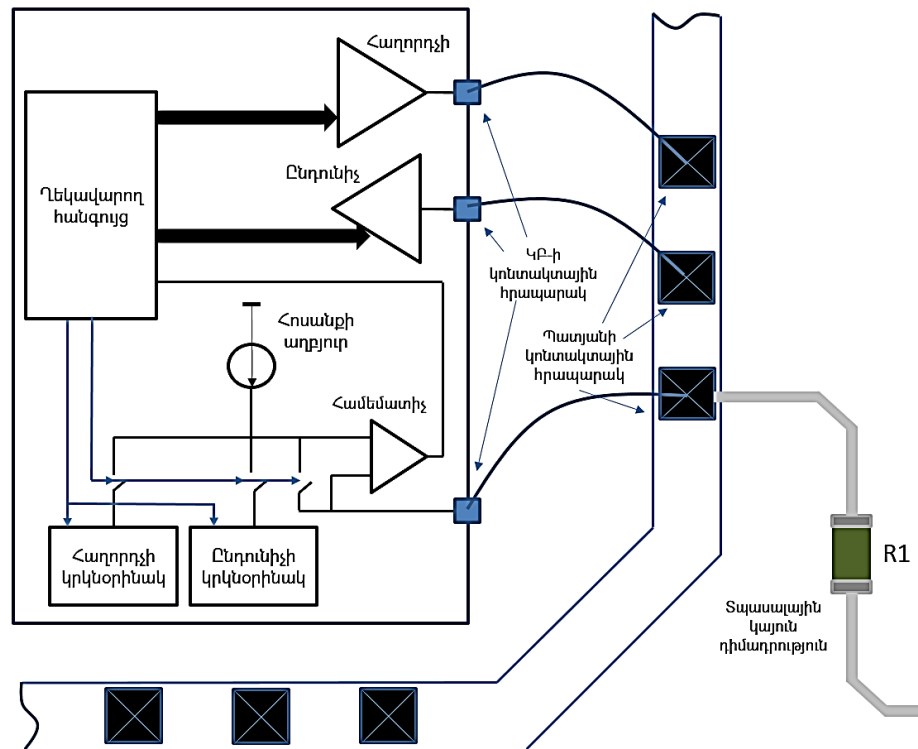
Հայտնի դիմադրության կարգաբերման կամ համաձայնեցման մեթոդների հիմնական խնդիրներից է համակարգի մեկանգամյա կարգաբերումը: ՀՀԴ-ի ստանդարտի դեպքում ընդունիչի և հաղորդչի դիմադրությունների կարգաբերումը կատարվում է մեկ անգամ: Երբ ընդունիչը միացվում է հաղորդչին, և հաղորդիչը հայտնաբերում է ընդունիչի առկայությունը, ԴՀՀ-ն սկսում է կարգաբերման գործընթացը, և այնուհետև սկսվում է տվյալների փոխանցումը: Սակայն այդ ընթացքում, քանի որ ԿԲ-ում ինտեգրալ դիմադրությունների չափը կախված է ջերմաստիճանից, տվյալների փոխանցման ընթացքում կարգաբերված դիմադրությունը շեղվում է իր սկզբնական արժեքից: Արդյունքում՝ ջերմաստիճանից կախված կարող է փոխվել անդրադարձման չափը և հետևաբար՝ տվյալների ճշգրիտ փոխանցման հավանականությունը:

Քանի որ դժվար է ԿԲ-ի վրա ստանալ ԳԼՁ-ից անկախ կայուն բաղադրիչ, հետևաբար՝ դիմադրությունների կարգաբերման համակարգերի աշխատանքը հիմնականում հիմնված է արտաքին կայուն տարրի վրա, որն նվազեցնում է Մ/Ե սարքի համապիտանիություն: Կարգաբերումը կատարվում է կայուն տարրի հետ համեմատության սկզբունքով: Սակայն այս սկզբունքի թերությունն այն է, որ այդ արտաքին կայուն տարրի պայմանները, մասնավորապես աղմուկները, լարման անկումները սնուցման կամ հողակցման վրա, ԿԲ-ի ներսում գտնվող տարրերի համեմատ տարբեր են, և ստանալ համատեղ կոմպոնենտներ գրեթե անհնար է:

Խնդրի լուծման մեկ այլ ճանապարհ է տպասալային ճշգրիտ դիմադրությունը օգտագործել նույն տպասալի վրա գտնվող մի քանի Մ/Ե համակարգեր համար: Սակայն այդ դեպքում մեծանում է բոլոր Մ/Ե համակարգերի ընդհանուր միջմիացման մակարձային ունակությունը, որը ազդում է ԴՀՀ-ի հաստատման գործընթացների վրա և դանդաղացնում դրանց: Ուստի այս լուծումը ևս արդյունավետ չէ:

1.4.1. Արտաքին կայուն տարրի վրա հիմնված դիմադրության համաձայնեցման ակնարկ

Գրականության մեջ հայտնի են դիմադրության համաձայնեցման մի շարք համակարգեր [16,17], որոնց աշխատանքը հիմնված է արտաքին R1 կայուն դիմադրության վրա (նկ. 1.30): ԴՀՀ-ում օգտագործվում են հաղորդչի և ընդունիչի դիմային կասկադների կրկնօրինակները: Համակարգի աշխատանքը բաղկացած է 2 փուլից: Առաջին փուլում աղբյուրից հոսանքը անցնում է հաղորդչի կրկնօրինակով, ապա՝ R1-ով: Այնուհետև համեմատիչը համեմատում է ձևավորված լարման անկումները և արդյունքից կախված ղեկավարող հանգույցը թվային կոդով փոխում է կրկնօրինակի դիմադրությունը: Գործընթացը կրկնվում է այնքան անգամ, մինչև երկու լարման անկումները հավասարվեն միմյանց: Յուրաքանչյուր համեմատությունից հետո համեմատիչը թվային կոդ է հաղորդում ղեկավարման հանգույցին: Այդ կոդը հիշվում է ռեգիստրում և կարգաբերման վերջում կիրառվում է իրական հաղորդչին: Երկրորդ փուլում այս գործընթացը կրկնվում է ընդունիչի համար:



Նկ. 1.30. Արտաքին կայուն դիմադրության վրա հիմնված ԴՀՀ-ն

Արտաքին դիմադրությունը սովորաբար ընտրվում է անհրաժեշտ դիմադրությունից չորս անգամ մեծ և ունի $\pm 1\%$ ճշտություն, քանի որ այդ դեպքում ԿԲ-ի վրա հաղորդչի և ընդունիչի կրկնօրինակների զբաղեցրած մակերեսը փոքր է: ՀՀԴ ստադարտի համար այն 200 Օմ է: Կարգաբերման արդյունքում ստացված կողը ղեկավարող հանգույցը թվային վերլուծությունից հետո կիրառում է հաղորդչին և ընդունիչին:

Արտաքին կայուն դիմադրության օգտագործման թերություն է նաև լրացուցիչ մակերեսի ծախսը: ԿԲ-ի և պատյանի կոնտակտային հրապարակները բավականին մեծ մակերես են զբաղեցնում: Սակայն ավելի զգալի թերություն է արտաքին կայուն տարրի վրա հիմնված ԴՀՀ-ի ոչ համապիտանելիությունը, քանի որ այն կարելի է օգտագործել միայն այն ստանդարտի Մ/Ե հանգույցներում, որտեղ առկա է արտաքին տպասալային դիմադրություն:

Արդյունքում՝ անհրաժեշտ է նախագծել այնպիսի ԴՀՀ-ը, որի չի պահանջում ԿԲ-ից դուրս կայուն տարր, որն ունի կարգաբերման գործընթացի պարբերական բնույթ և

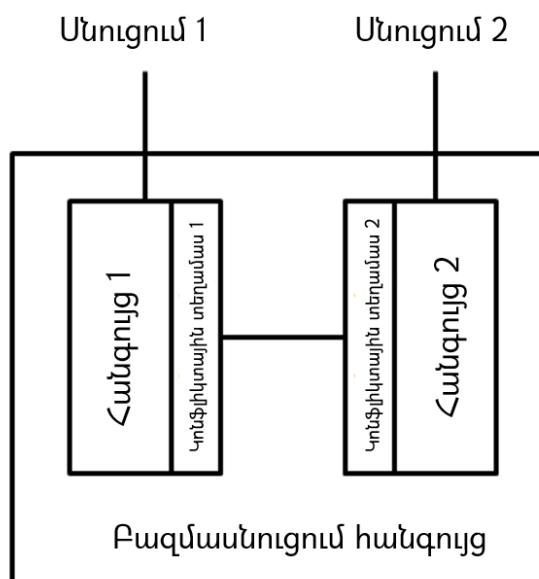
ապահովում է Մ/Ե ստանդարտներին համապատասխանող դիմադրության կարգաբերման ճշտություն:

1.5. Մուտք/ելք հանգույցներում տարբեր աշխատանքային ռեժիմներում սնման լարման անջատումից առաջացած խնդիրները

Մ/Ե հանգույցների այն ստանդարտներում, որոնք ունեն մեկից ավելի սնման կղզյակներ և նախատեսված են շարժական սարքերի [110-112] համար, տարբեր աշխատանքային ռեժիմներում անհրաժեշտություն է առաջանում սնուցումներից մեկը կամ մի քանիսը անջատել: Սնման լարումներից մեկի աջատումից հետո հիմնական խնդիրները առաջանում են տարբեր սնուցումներով աշխատող մասերի կոնֆլիկտային հատվածներում (նկ. 1.31):

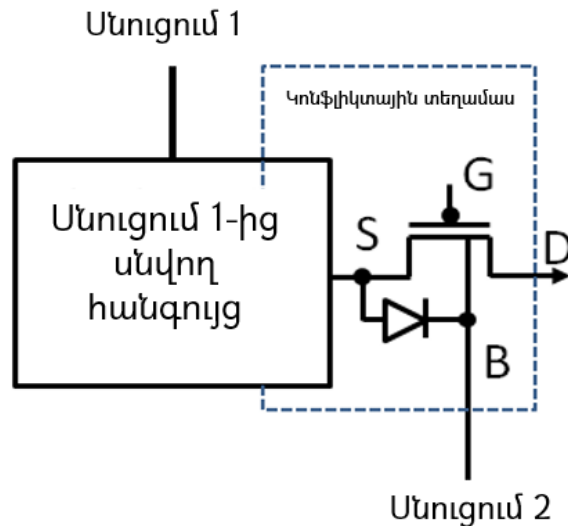
Օրինակ, եթե Բ-ՄՕԿ տրանզիստորի հարթակը միացված է սնուցումներից մեկին, որը պետք է ինչ-որ պահից անջատել, ապա կարող է առաջանալ կորուստային հաստատուն հոսանքի ճանապարհի ակունք-հարթակ կամ արտաբեր-հարթակ Բ-ո անցումներով: Կախված նրանից, թե տրանզիստորի ակունքը կամ արտաբերը ինչ պոտենցիալի են միացված, այդ կորստի հոսանքը կարող է լինել մեծ կամ փոքր:

Կորստի հոսանքների մեծ լինելը առավել կրիտիկական է այն Մ/Ե սարքերում, որոնք նախատեսված են շարժական համակարգերում օգտագործման համար:



Նկ. 1.31. Բազմասնուցումային համակարգի ճարտարապետությունը

Ներկայացված օրինակում (նկ. 1.32) P-ՄՕԿ տրանզիստորը միացված է Սնուցում 1-ից սնվող հանգույցին, սակայն հարթակը միասված է Սնուցում 2-ին:



Նկ. 1.32. Բազմասնուցումային համակարգի կոնֆլիկտային տեղամաս

Երբ Սնուցում 2-ը հողանցվում է և ակունքի (S) պոտենցիալը բավարարում է, որպեսզի p-n անցումը լինի ուղիղ միացված, ապա ակունք – հարթակ (S-B) դիոդը ակունքի կետը կհողանցի:

$$i_{p-n} = I_0 (e^{\frac{V_{SB}}{V_{th}}} - 1) , \quad (1.10)$$

որտեղ I_0 -ն p-n անցման կորստի հոսանքն է, V_{SB} -ն՝ անցմանը կիրառված պոտենցիալների տարբերությունը, V_{th} -ն՝ p-n անցման շեմային լարումը:

(1.10)-ից երևում է, որ p-n անցման հոսանքը էքսպոնենցյալ օրենքով կախված է ակունք – հարթակ լարումից:

Արդյունքում՝ առաջանում է օհմական միացում Սնուցում 1-ից դեպի հողանցում, որը մեծացնում է հզորության ծախսը, և, ինչը ավելի վտանգավոր է, փոխվում է ակունքի պոտենցիալը, որը կարող է ազդել համակարգի աշխատանքի ճշտության վրա, ընդհուպ մինչև ամբողջական խափանումը:

Որպես լուծում, այսպիսի դեպքերում պետք է լինի այնպիսի մի հանգույց, որը Սնուցում 2-ի անջատելուց անմիջապես հետո ինքնակարգաբերմամբ տրագիստորի հարթակը միացնի ամենաբարձր պոտենցիալին և ակունք – հարթակ p-ո անցում հուսալիորեն փակի: Արդյունքում՝ փոքրանում են Մ/Ե հանհույցի տարբեր աշխատանքային ռեժիմներում հզորության ծախսը և պարամետրական սխալանքի հավանականությունը:

Եզրակացություններ

1. Մ/Ե սարքերի բազմաթիվ ստանդարտների և դրանց առաջադրվող տարբեր պահանջների առկայության պատճառով դրանց ենթահանգույցների աշխատանքային ռեժիմների կայունացման և համապիտանիության ապահովումը դարձել է արդիական:
2. Մ/Ե սարքերում ազդանշանների սխալանքների հիմնական պատճառներն են սխեմաներում առկա սնման լարման և տարրերի սեփական աղմուկները, տեխնոլոգիական շեղումները, մակաբույծ տարրերը և ջերմաստիճանը, որոնք պայմանավորում են դրանց լավարկման առաջնահերթությունը:
3. Ինքնակարգաբերմամբ համակարգերի ներմուծումը փոքրացնում է նախագծման ժամկետը և մեծացնում համակարգի համապիտանիությունը, ինչը հանգեցնում է ԳԼՋ-ից անկախ ազդանշանի ձևավորմանը և նպաստում Մ/Ե սարքերում տարբեր աշխատանքային ռեժիմների կայունացմանը:
4. Մ/Ե սարքերում փոխանցված տվյալի սխալանքի փոքրացման հիմնական ուղին ԳԼՋ-ից անկախ ազդանշանի կարգման և հաստատման

Ժամանակային պաշարների մեծացումն է, որոնք տվյալի փոխանցման ժամանակ բացառում են հնարավոր հաճախականային թրթռոցի և սխալանքի առակայությունը:

5. Բազմասնուցումային Մ/Ե սարքերում տարբեր աշխատանքային ռեժիմներում սնման լարումների անջատումներից հետո առաջացող ավելորդ էներգասպառումը և սխեմայի աշխատանքի սխալանքները առաջացրել են վերջիններս բացառող համակարգի նախագծման անհրաժեշտություն:

ԳԼՈՒԽ 2. ՄՈՒՏՔ/ԵԼՔ ՀԱՆԳՈՒՅՑՆԵՐԻ ԱՇԽԱՏԱՆՔԱՅԻՆ

ՌԵԺԻՄՆԵՐԻ ԿԱՅՈՒՆԱՑՄԱՆ ԱՌԱՋԱՐԿՎՈՂ ԼՈՒԾՈՒՄՆԵՐԸ

2.1. Հետադարձ կապով հապաղման սարքերի հաճախականային շերտի մեծացման ինքնակարգաբերմամբ մեթոդը

Ատենախոսության առաջին գլխում ամփոփված խնդիրները և թերությունները վկայում են այն մասին, որ աշխատանքային ռեժիմների կայունացման հարցը Մ/Ե սարքերում ծայրահեղ արդիական է դարձել: Տվյալներ փոխանցման արագության մեծացումն ավելի է փոքրացնում մեկ բիթ տվյալ ժամանակային պաշարը, ինչն ավելի է մեծացնում սխալանքների բաժինը ժամանակային միավոր հատվածում: Այս ամենը ևս մեկ անգամ ապացուցում է քննարկված խնդիրների լուծման արդիականությունը:

1.3.2-ում քննարկված առկա ՀՀԿՍ-երի ճարտարապետությունները և դրանց հաճախականային բնութագրերը տարբեր ԼԴՀԳ-ի դեպքում ունեն մի շարք թերություններ, որոնցից են.

1. Սահմանափակ է աշխատանքային հաճախականային տիրույթը, ինչը տարբեր աշխատանքային ռեժիմներում կրճատում է Մ/Ե սարքի աշխատունակությունը:

2. Բերված ճարտարապետությունները համատեղելի չեն բազմաթիվ Մ/Ե սարքերի ստանդարտներին: Արդյունքում՝ մեծանում է նախագծման վրա ծախսվող ժամանակը, ինչն էլ հանգեցնում է նախագծի արժեքի մեծացմանը:

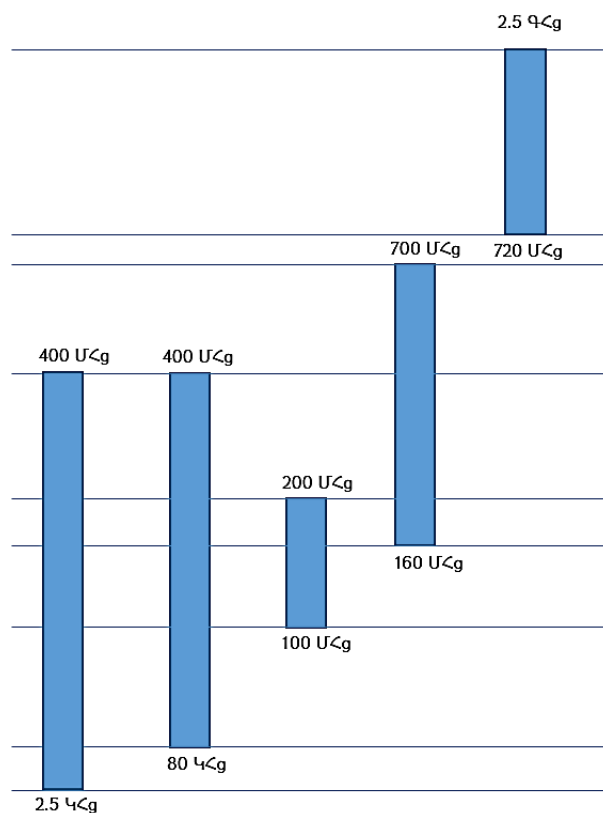
3. Աշխատանքային հաճախականության տարբեր պահանջները դժվարություն են առաջացնում նաև նախագիծը մի քանի տարբեր տեխնոլոգիական գործընթացներով իրականացնելիս:

Ստորև առաջարկված են այնպիսի մեթոդներ և միջոցներ, որոնք կնպաստեն տարբեր ստանդարտների Մ/Ե սարքերում աշխատանքային ռեժիմների կայունացմանը և անկախ ԳԼՋ-ից ինքնակարգաբերվող ենթահանգույցների օգտագործմանը, կլինեն համատեղելի ԿՄՕԿ տեխնոլոգիայի հետ և չեն պահանջի արտաքին կայուն գործոնների կիրառություն:

Նշված պահանջները բավարարելու նպատակով ՀՀԿՍ-ում կիրառվել է ինքնակարգաբերմամբ գործող լիովին նոր լուծում՝ հիմնված է հենակային ազդանշանի հաճախության վրա: Կախված այդ հաճախությունից՝ համակարգն ապահովում է լայն հաճախականային տիրույթում աշխատող ՀՀԿՍ, որը համատեղելի է բազմաթիվ Մ/Ե սարքերի ստանդարտներին:

Դիտարկվել են տարբեր ճարտարապետությամբ ԼՂՀԳ-ների աշխատանքային հաճախականային բնութագրերը և դրանց մեծացման դժվարությունները:

Պատկերված են գրականությունից հայտնի ՀՀԿՍ-երի թույլատրելի հաճախականային շերտերի դիագրամները [113-118] (նկ. 2.1):



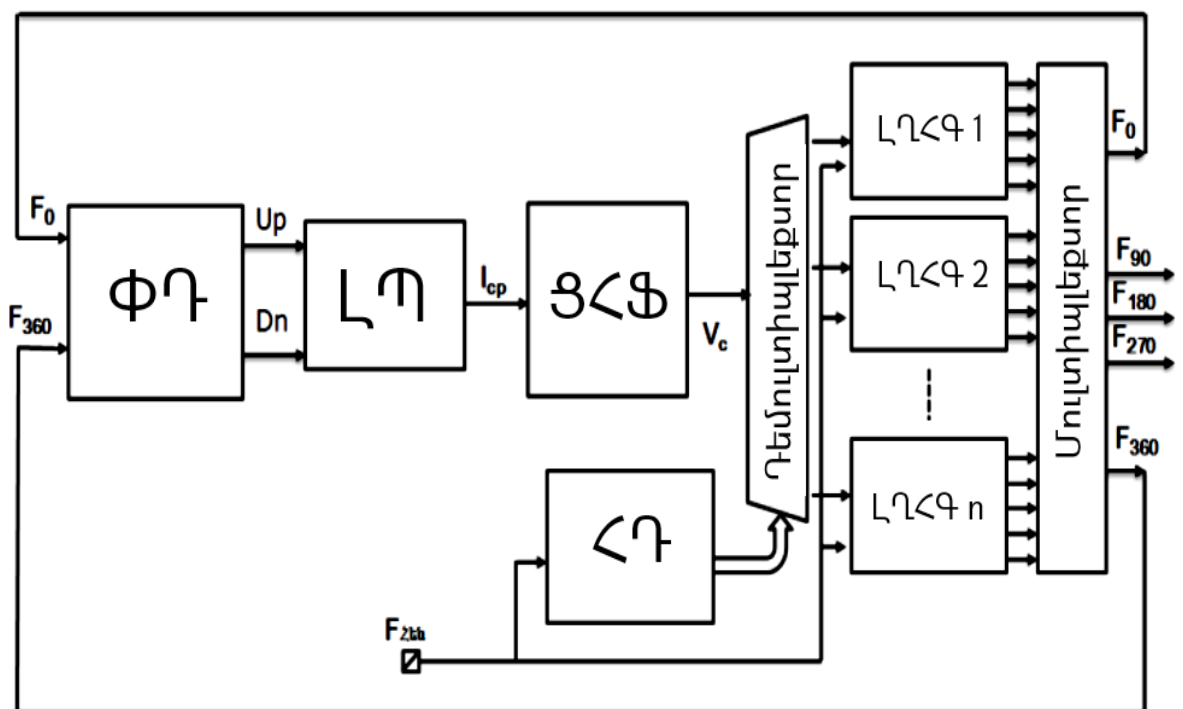
Նկ. 2.1. Հայտնի ՀՀԿՍ-ների հաճախականային շերտերը

Հայտնի ճարտարապետություններով ՀՀԿՍ-ները [113-118] ունեն սահմանափակ հաճախականային շերտ, և օգտագործել դրանք լայն հաճախականային տիրույթում հնարավոր չէ: Այս փաստը սահմանափակում է ՀՀԿՍ-ների օգտագործումը տարբեր Մ/Ե սարքերում կամ աշխատանքային տարբեր ռեժիմներում: Ստանալ մեկ ԼՂՀԳ-ով լայն հաճախականային տիրույթով ՀՀԿՍ գրեթե անհնար է:

ՀՀԿՍ-ում հենակային և հետադարձ կապի ազդանշանների փուլերի համեմատման ենթահանգույցը ՓԴ-ն է: Ժամանակակից ՓԴ-ների հաճախականային շերտը մի քանի ԿՀց-ից հասնում է մինչև ~ 4 ԳՀց-ի:

Արդյունքում ստացվում է, որ ՀՀԿՍ-ի ենթահանգույցներից հիմնական հաճախականային շերտը սահմանափակողը ԼՂՀԳ-ն է: Հաճախականային տարբեր շերտերով ՀՀԿՍ ստանալու համար անհրաժեշտ է նախագծել տվյալ շերտում աշխատող ԼՂՀԳ-ը, ինչը շատ ժամանակատար է և նախագծի այլ տեխնոլոգիայով վերարտադրման տեսանկյունից ոչ նպատակահարմար:

Որպես լայն հաճախականային տիրույթով ՀՀԿՍ, որը լիովին համատեղելի է ԿՄՕԿ տեխնոլոգիային և կարող է օգտագործվել բազմաթիվ ստանդարտ Մ/Ե սարքերում, առաջարկված է ստորև պատկերված ճարտարապետությունը [119,120] (նկ. 2.2):



Նկ. 2.2. Առաջարկվող ՀՀԿՍ-ի ճարտարապետությունը

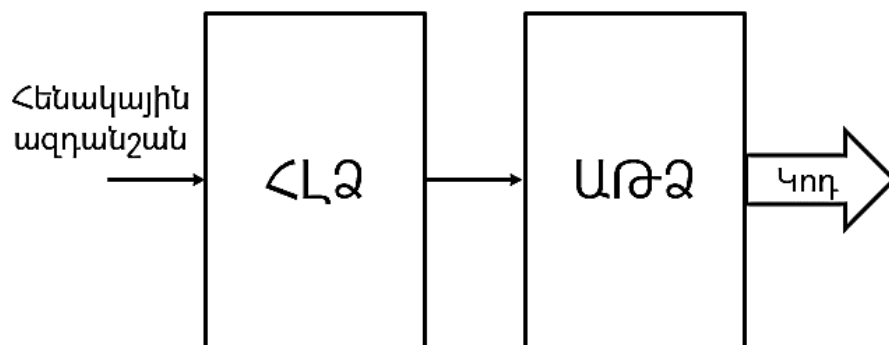
Առաջարկվող ճարտարապետությունը տարբեր հաճախությունների դեպքում ապահովում է հենակային ազդանշանի տարբեր փուլեր: Քանի որ ԼՂՀԳ-ն կարող է աշխատել սահմանափակ հաճախականային շերտում, ապա այս ՀՀԿՍ-ն ունի մեկից

ավելի ԼՂՀԳ-եր, որոնք աշխատում են տարբեր հաճախականային շերտերում: Դրանք ընտրվում են՝ կախված հենակային ազդանշանի հաճախությունից: ՀՀԿՍ-ն բաղկացած է ՓԴ-ից (նկ. 2.2), որն ապահովում է ԼՊ-ի մուտքում հենակային և հետադարձ կապի ազդանշանների փուլերի տարբերության չափով ազդանշան (Սբ և Dn): ԼՊ-ի ելքային լարումը, անցնելով ցածր հաճախականային ֆիլտրով (ՑՀՖ), ձևավորում է ԼՂՀԳ-երի ղեկավարող V_c լարումը:

Այս համակարգի [119,120] սկզբունքային տարբերությունները հայտնի լուծումների համեմատ [104-109] այն են, որ հենակային ազդանշանի հաճախությունից կախված՝ հաճախության դետեկտորը (ՀԴ) ընտրություն է կատարում, թե որ ԼՂՀԳ-ը պետք է աշխատի ՀՀԿՍ-ի հետադարձ կապի մեջ:

ՀԴ-ն ներկայացնում է ազդանշանի հաճախությունից թվային կոդի փոխակերպիչ: ՀԴ-ի ելքում ստացված կոդը ղեկավարում է անալոգային դեմոլտիպլեքսորի ընտրող մուտքեր:

ՀԴ-ն բաղկացած է երկու ենթահանգույցներից (նկ. 2.3): Առաջնահերթ հենակային ազդանշանը կիրառվում է հաճախություն-լարում ձևափոխիչի (ՀԼՁ) մուտքին, այնուհետև ստացված լարումը անալոգաթվային ձևափոխիչի (ԱԹՁ) միջոցով ձևափոխվում է թվային կոդի:



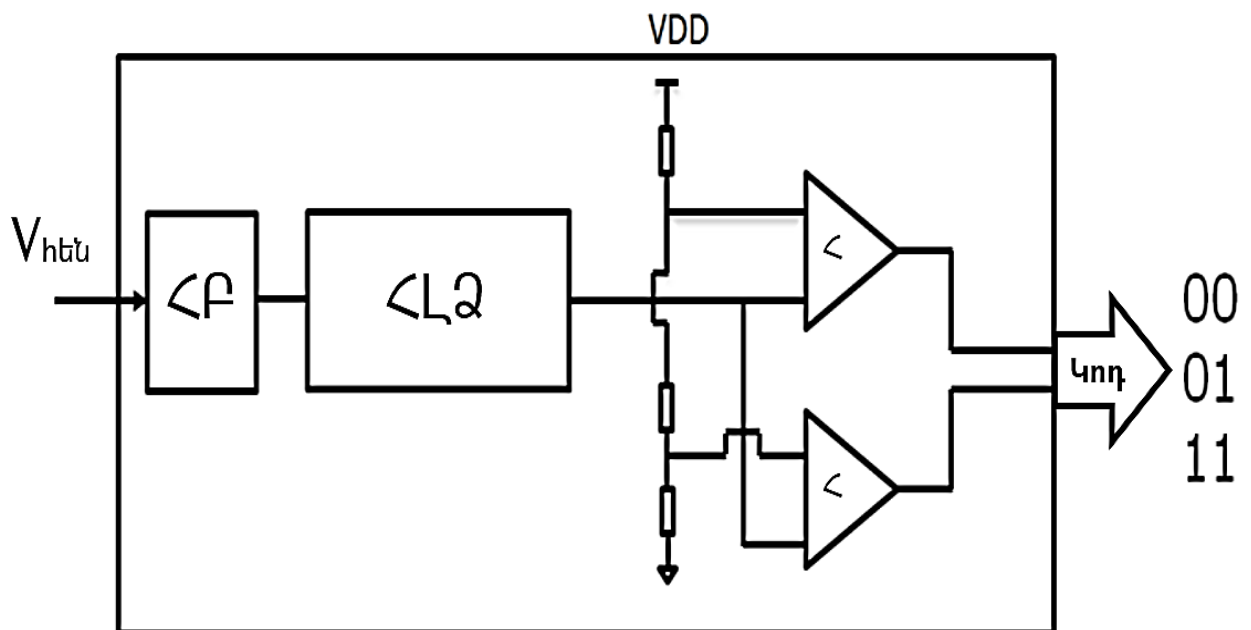
Նկ. 2.3. ՀԴ-ի բլոկ-դիագրամը

Ելքային կոդի 2 բիթ կարգայնությամբ ՀԴ-ն բաղկացած է ՀԼՁ-ից, 2 բիթ զուգահեռ ԱԹՁ-ից և ՀԲ-ից (նկ. 2.4): Քանի որ ՀԼՁ-ի առաջարկվող կառուցվածքը չի ապահովում անհրաժեշտ հաճախականային շերտ, հետևաբար՝ ՀԼՁ-ի մուտքում

անհրաժեշտություն է առաջանում կիրառել ավելի փոքր հաճախությամբ ազդանշան: Այս գործողությունն իրականացնում է ՀԲ-ն: Այն հենակային ազդանշանի հաճախությունը բաժանում է և կիրառում է ՀԼԶ-ի մուտքին:

Զուգահեռ ԱԹԶ-ն բաղկացած է դիմադրության բաժանիչից և համեմատիչներից:

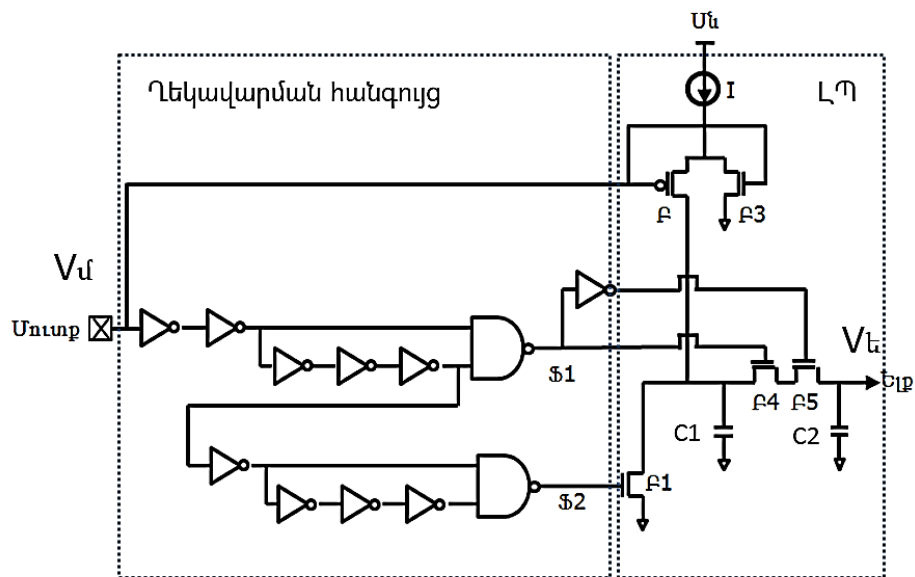
Առաջարկվում է լիովին նոր ՀԼԶ-ի կառուցվածք (նկ. 2.5): Այն բաղկացած է ղեկավարման հանգույցից (ՂՀ) և ԼՊ-ից, որը, կախված մուտքային ազդանշանի (V_{in}) հաճախությունից, ձևավորում է ելքային անալոգային լարում (V_{out}):



Նկ. 2.4. 2 բիթանի ելքային ազդանշանի կարգայնությամբ ՀԴ-ի բլոկ-դիագրամը

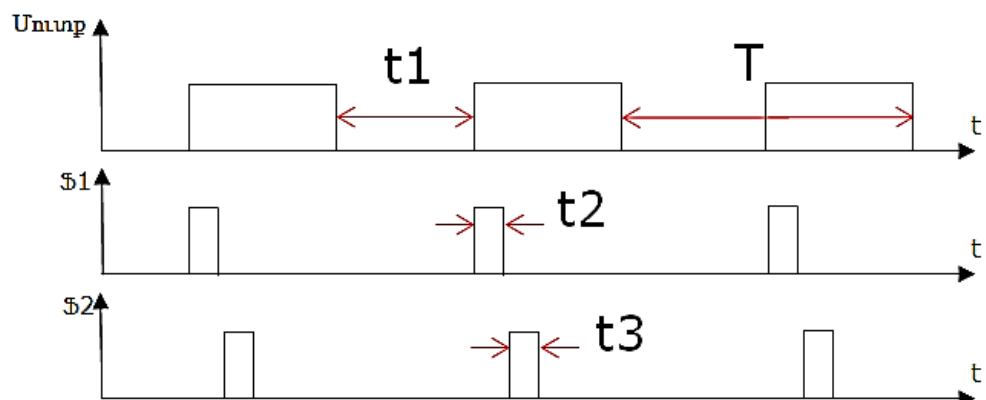
ՀԼԶ-ի աշխատանքը բաղկացած է երեք փուլերից (տե՛ս նկ. 2.7): ՀԲ-ով բաժաված հաճախությամբ V_{in} ազդանշանը կիրառվում է Բ և Բ3 համապատասխանաբար p-ՄՕԿ և n-ՄՕԿ տրանզիստորներին, որոնք աշխատում են որպես բանալիներ: Առաջին փուլում, t_1 ժամանակի ընթացքում (նկ. 2.6), երբ մուտքային ազդանշանը տրամաբանական «0» վիճակում է, Բ բանալին միացված է, և հաստատուն I հոսանքի աղբյուրը լիցքավորում է C1 ունակությունը: t_2 և t_3 ժամանակահատվածների ընթացքում Բ տրանզիստորը փակ է սակայն բաց է Բ3-ը, ինչի հետևանքով էլ հոսանքը հոսում է դեպի հողը: Երկրորդ փուլում, t_2

Ժամանակահատվածում, երբ $\Phi 1$ ազդանշանը «1» է, $\Phi 2$ -ը ընդունում է «0» արժեքը (նկ. 2.6), հետևաբար՝ $S 4$ փոխանցման փականը բաց է, և $C 1$ ունակության վրա կուտակված լիցքը վերաբաշխվում է $C 1$ և $C 2$ ունակությունների միջև: Երրորդ փուլում, երբ $\Phi 2$ -ը գտնվում է տրամաբանական «1» վիճակում, իսկ $\Phi 1$ -ը՝ «0», ապա $C 2$ ունակությունը մեկուսացվում է սխեմայից և պահում իր վրա կուտակված լիցքը, իսկ $C 1$ -ը լիցքաթափվում է $F 1$ -ի միջոցով: Մի քանի իտերացիաներից հետո V_{in} լարման արժեքը հաստատվում է:



Նկ. 2.5. Առաջարկվող ՀԼՁ-ի սխեման

(2.2)-ից հետևում է, որ ՀԼՁ-ի աշխատանքի արդյունքում ստացված ելքային լարումը կախված է միայն V_{in} ազդանշանի հաճախությունից, քանի որ հոսանքի I մեծությունը հաստատուն է:



Նկ. 2.6. Առաջարկվող ՀԼՁ-ի ղեկավարման հանգույցի ժամանակային
դիագրամները

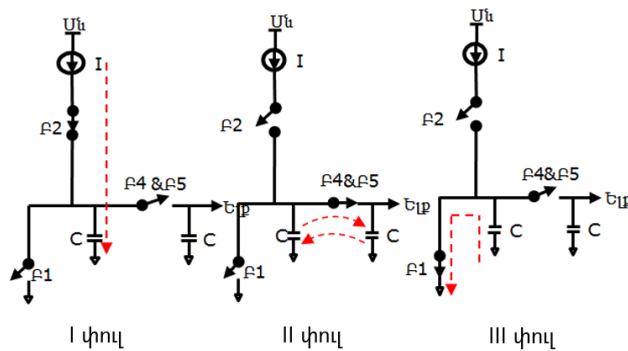
$$V_k = \frac{I \cdot t_1}{C_2} \quad , \quad (2.1)$$

որտեղ I -ն հոսանքի աղբյուրի հոսանքն է, t_1 -ը՝ մուտքային ազդանշանի կիսապարբերությունը (նկ. 2.6), C_2 -ը՝ ելքային ունակությունը (նկ. 2.5):

$$V_k = \frac{I \cdot T}{2 \cdot C_2} = \frac{I}{2 \cdot f \cdot C_2} \quad , \quad (2.2)$$

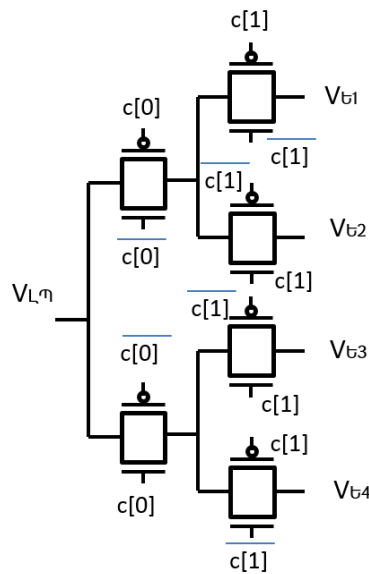
որտեղ T -ը մուտքային ազդանշանի պարբերությունն է, իսկ f -ը՝ հաճախությունը:

Անալոգային դեմուլտիպլեքսորը (նկ. 2.8) բաղկացած է փոխանցման փականներից, որոնք ՀԴ-ի ելքային կողմից կախված՝ ԼՊ-ի ելքային լարումը հաղորդում են ԼՂՀԳ-ից մեկին:

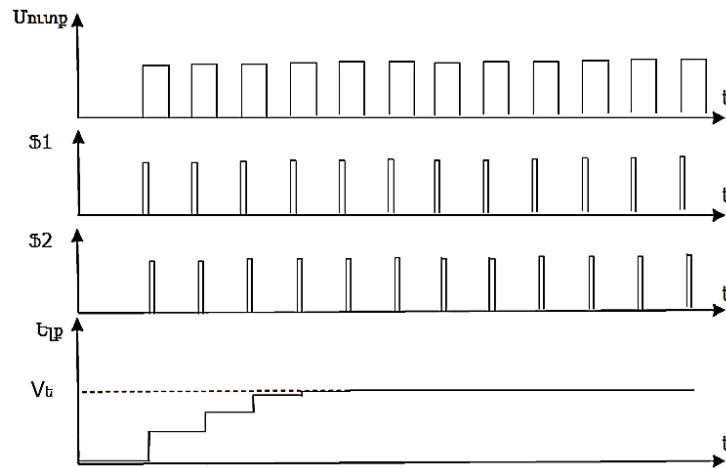


Նկ. 2.7. ՀԼՁ-ի աշխատանքային փուլերը

Կախված 2 բիթ կարգայնությամբ $c[0:1]$ կողմի արժեքից՝ $V_{L\eta}$ – ն միացվում է չորս ելքերից մեկին, որոնք ղեկավարում են ԼՂՀԳ-ները:



Նկ. 2.8. Անալոգային դեմուլտիպլիկատորի կառուցվածքը



Նկ. 2.9. Առաջարկվող ՀԼԶ-ի ժամանակային դիագրամները

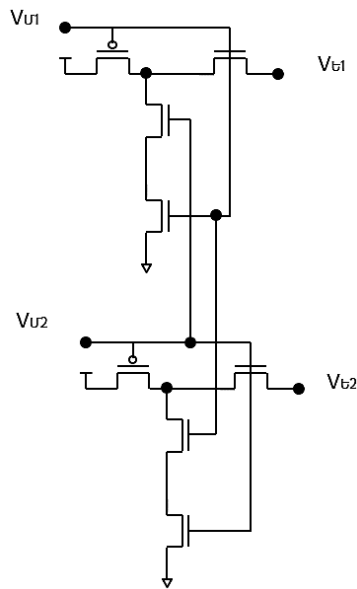
Մուտքային նվազագույն և առավելագույն հաճախությունների արժեքները որոշվում են հետևյալ արտահայտություններով՝

$$F_{\min} = (I/2 * C) * (1/V_{\max}) \quad (2.3)$$

$$F_{\max} = (I/2 * C) * (1/V_{\min}) \quad (2.4)$$

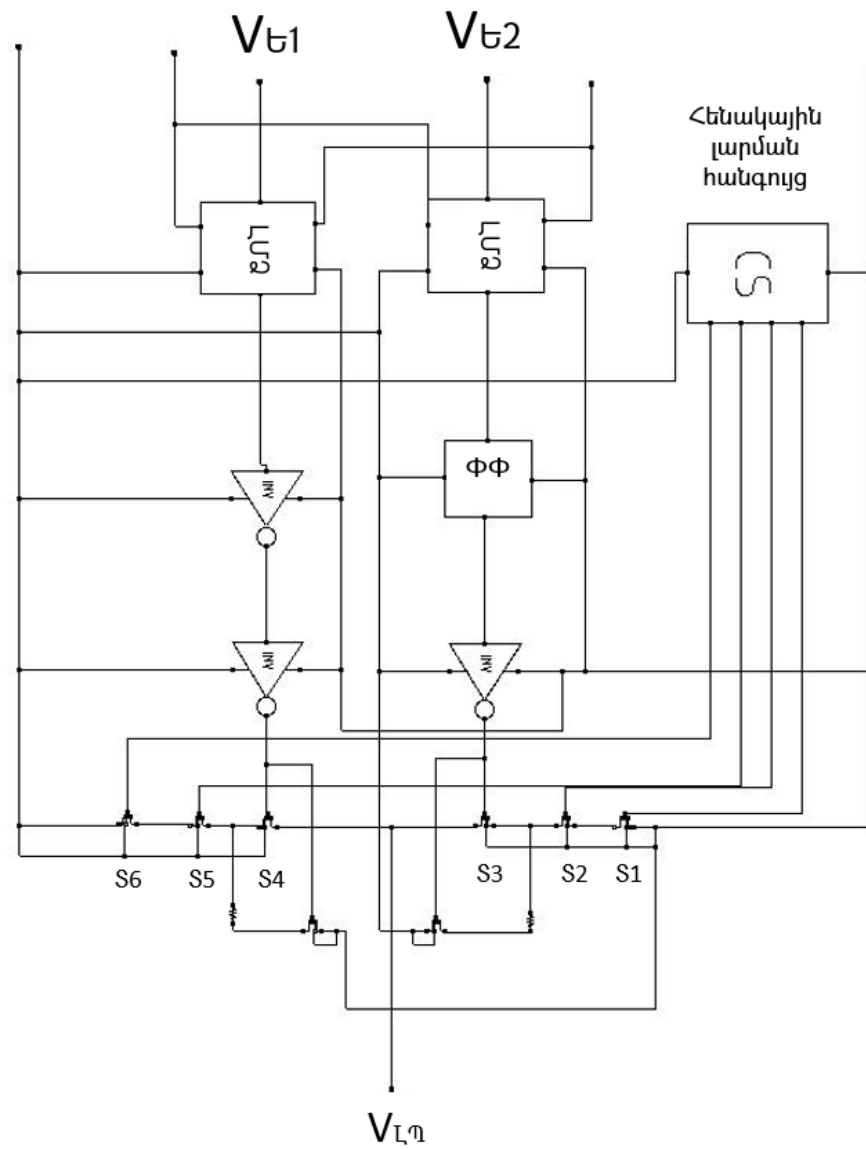
որտեղ $F_{\min}$ -ը և $F_{\max}$ -ը համապատասխանաբար մուտքային հաճախությունների, իսկ $V_{\min}$ -ը և $V_{\max}$ -ը ելքային լարումների նվազագույն և առավելագույն արժեքներն են:

Որպես ՓԴ օգտագործվել է գրականությունից [121] ճարտարապետությունը (նկ. 2.10): Այս կառուցվածքը, տեխնոլոգիական գործընթացից կախված, կարող է ապահովել մինչև ~8,5 ԳՀց աշխատանքային հաճախականություն:



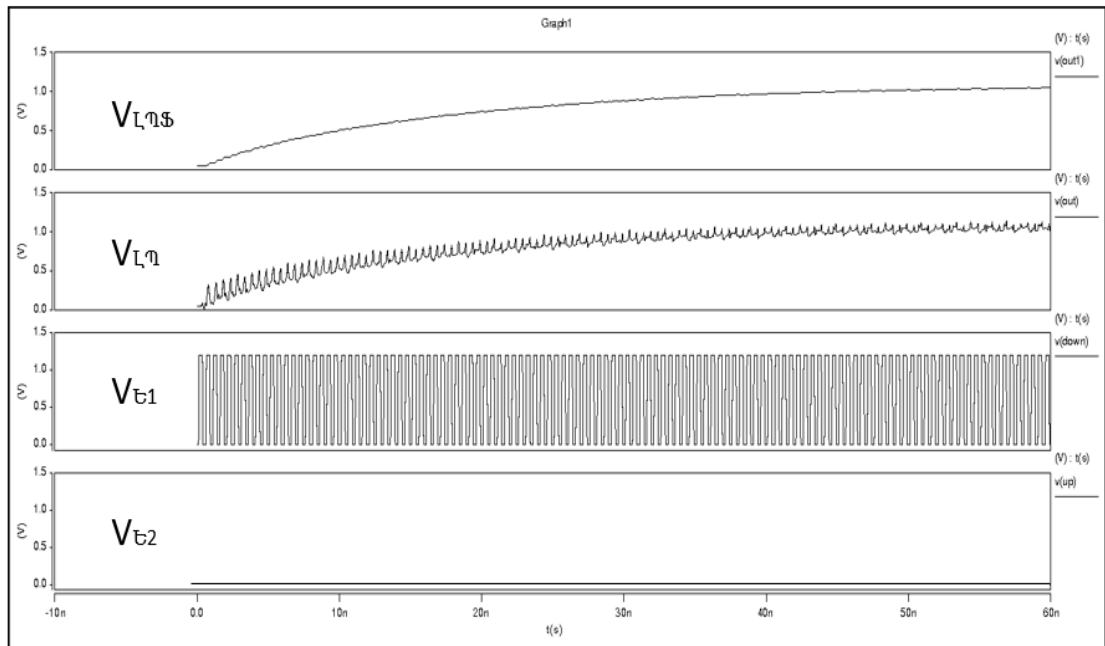
Նկ. 2.10. ՓԴ-ի կառուցվածքը

Նախագծված ԼՊ-ի կառուցվածքը (նկ. 2.11) բաղկացած է հենակային լարման հանգույցից, որն ապահովում է S1, S2, S5 և S6 հոսանքի աղբյուրների հենակային լարումները: S3 և S4 տրանզիստորներն աշխատում են որպես փականներ: Նրանց մուտքային ազդանշանները գալիս են ՓԴ-ից և անցնում լարման մակարդակի ձևափոխիչով (ԼՄՁ): Փոխանցման փականը (ՓՓ) դրված է շրջիչի հապաղումը կրկնօրինակելու համար:



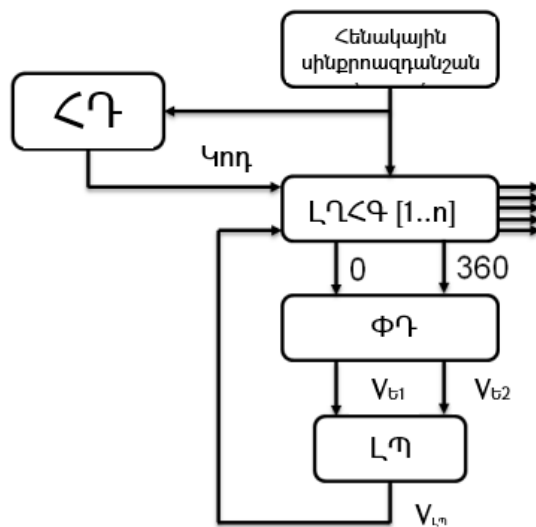
Նկ. 2.11. Նախագծված ԼՊ-ի կառուցվածքը

Պատկերված են ԼՊ-ի ժամանակային դիագրամները (նկ. 2.12), որտեղ $V_{\text{լն}}$ – ն ԼՊ-ի ելքային լարումն է մինչև ՅՀՖ-ով անցնելը: ՅՀՖ-ից հետո ազդանշանը $V_{\text{լնՖ}}$ -ն է:



Նկ. 2.12. Նախագծված $L\Gamma$ -ի ժամանակային դիագրամները

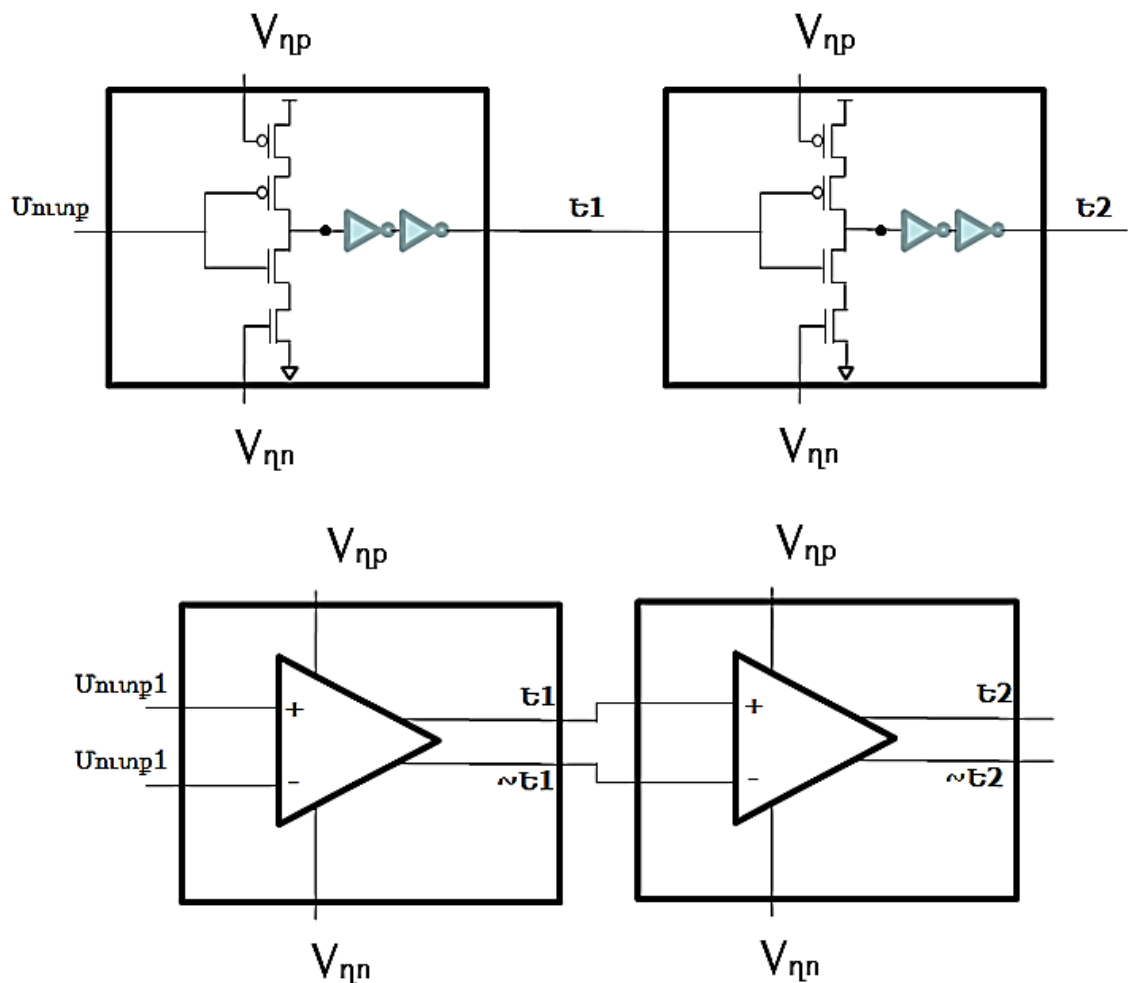
Ինչպես երևում է ՀՀԿՍ-ի բլոկ-դիագրամից (նկ 2.13), այն բաղկացած է երկու հետադարձ կապի շղթաներից:



Նկ. 2.13. Առաջարկվող ՀՀԿՍ-ի աշխատանքի բլոկ-դիագրամը

Առաջին շղթան ՀՀԿՍ-ների ավանդական $L\GammaՀԳ - \Phi\Gamma - L\Gamma$ հետադարձ կապն է, որի համալարումից հետո ՀՀԿՍ-ի ելքում հաստատվում են հենակային ազդանշանի փուլերը, իսկ երկրորդը՝ $L\GammaՀԳ - ՀԴ$ -ն է, որն ինքնակարգաբերմամբ ընտրում է $L\GammaՀԳ$ -ներից մեկը:

Առաջարկվող ՀՀԿՍ-ում օգտագործված են երկու տիպի ԼՂՀԳ-եր՝ շրջիչների և դիֆերենցիալ հանգույցների (նկ. 2.14) հիման վրա:



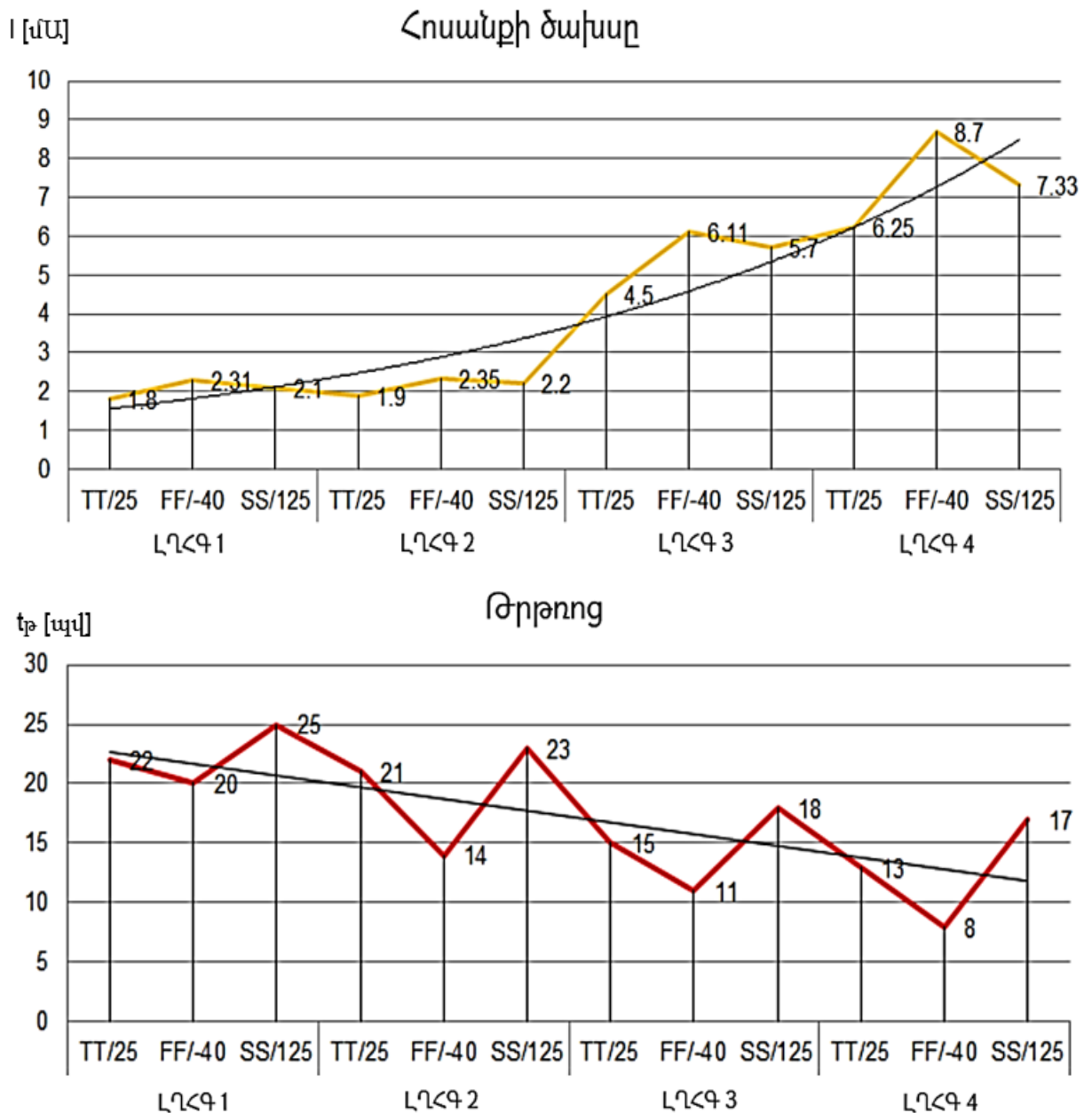
Նկ. 2.14. Առաջարկվող ՀՀԿՍ-ում օգտագործված ԼՂՀԳ-ի տեսակները

Առաջարկվող ՀՀԿՍ-ի համար իրականացվել է մոդելավորում HSpice [134] ծրագրային գործիքի միջոցով գործընթացի 20 տարբեր դեպքերի համար (արագ, դանդաղ, տիպային և խառը), ինչպես նաև հաշվի առնելով ջերմաստիճանի և սնման լարման փոփոխման դեպքերը:

Արդյունքում՝ առաջարկվող ՀՀԿՍ-ի ճարտարապետությամբ հնարավոր է ապահովել 1 ԿՀց -ից մինչև ~8 ԳՀց հաճախականային շերտ, ինչը լիովին բավարարում է Մ/Ե սարքերի հայտնի գրեթե բոլոր ստանդարտներին, ունի ~640 նվ առավելագույն համալարման ժամանակ, որը բավարարում է տվյալ տիպի

սխեմաներին ներկայացվող պահանջները, ~15-20% մակերեսի և ~10% հզորության մեծացման հաշվին:

Ստորև պատկերված են (նկ. 2.15) առաջարկվող ՀՀԿՍ-ի հոսանքի ծախսի և թրթռոցի մոդելավորման արդյունքները տարբեր դեպքերի և ԼՂՀԳ-երի համար:



Նկ. 2.15. Առաջարկվող ՀՀԿՍ-ի հոսանքի ծախսը և թրթռոցը

Արդյունքներից երևում է, որ հոսանքի առավելագույնը ծախսը (~8.7 մԱ) ստացվում է չորրորդ ԼՂՀԳ-ի դեպքում, որն ապահովում է առավելագույն հաճախությունը, իսկ

թրթռոցի վատագույն արժեքը (~25 *սկ*) դիտարկվում է ցածր հաճախություններում, որտեղ օգտակար ազդանշանն ունի ժամանակային մեծ միջակայք:

2.2. Դիմադրությունների համաձայնեցման եղանակը՝ առանց արտաքին, կայուն պարամետրերով տարրի օգտագործման,

Ինչպես նշվեց 1.4 - ում, Մ/Ե հանգույցներում հայտնի դիմադրության կարգաբերման մեթոդն ունի մի շարք թերություններ, մասնավորապես.

1. լրացուցիչ մակերեսի ծախսը, որը հիմնականում պայմանավորված է պատյանի և ԿԲ-ի կոնտակտային հրապարակներով,
2. արտաքին կայուն տարրի վրա հիմնված ԴՀՀ-ն համապիտանի չէ: Այն չի կարող օգտագործվել մի շարք Մ/Ե ստանդարտներում,
3. համակարգի մեկանգամյա կարգաբերումը,
4. արտաքին կայուն տարրի պայմանները ԿԲ-ի ներսում գտնվող տարրերի համեմատ տարբեր են, և ստանալ համատեղ կոմպոնենտներ գրեթե անհնար է,

Այս բոլոր թերությունները արտաքին կայուն տարրի առկայության հետևանք են: Այսպիսի ԴՀՀ-ում դիմադրությունը ԿԲ-ի վրա համեմատվում է ~1% ճշտությամբ ունեցող արտաքին կայուն տարրի հետ, և կատարվում է հաղորդչի և ընդունիչի կրկնօրինակ դիմադրությունների ստուգաճշտում:

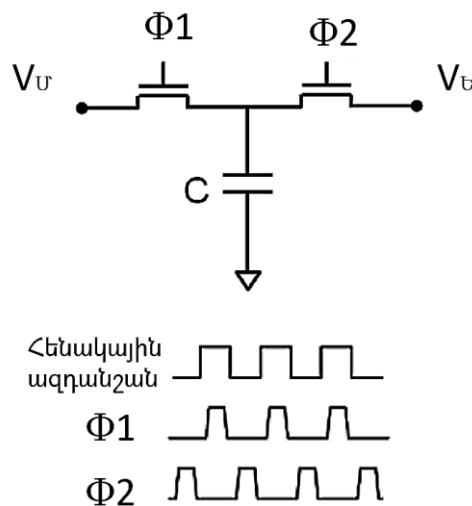
Առաջարկվող ԴՀՀ-ի ճարտարապետությունը զերծ է թվարկված թերություններից, քանի որ դրա աշխատանքի սկզբունքը հիմնված է ԿԲ-ի վրա ինտեգրված կայուն տարրի վրա: Այս ճարտարապետությունը հիմնված է փոխանջատվող ունակությունների տեսության վրա և կարող է զգալիորեն նվազեցնել Մ/Ե սարքերի ինքնարժեքը և բարձրացնել համապիտանիությունը: Առաջարկվող լուծումը հիմնված է քվարցային գեներատորից եկող հենակային ազդանշանի վրա, որի հաճախությունն ունի ~1% ճշտություն, ինչպես նաև մետաղական ունակությունների վրա:

Անալոգային ազդանշանի ընդհատ ժամանակային տեսությունից [71] հայտնի է, որ «դիմադրությունը համարժեք է ունակության և հաճախության գումարին»: Այս

գաղափարը օգտագործելով որպես տարրական լուծում՝ նկարում պատկերված սխեմայից (նկ 2.16) կարելի է ստանալ դիմադրության վարքը: Սխեման բաղկացած է ունակությունից և տրազիստորներից, որոնք աշխատում են որպես «բանալիներ»:

Սխեմայի աշխատանքը պատկերացնելու համար հարմար է ընդունել, որ $V_U > V_E$:

1. $\Phi 2$ ազդանշանի տրամաբանական «1» վիճակում C ունակության լարումը հավասար է V_E -ի, իսկ $\Phi 1$ -ով ղեկավարվող n -ՄՕԿ տրանզիստորը փակ է:



Նկ. 2.16. Ունակությամբ և փականներով դիմադրության վարքի ձևավորումը

2. $\Phi 1$ ազդանշանի տրամաբանական «1» վիճակում C ունակությունը լիցքավորվում է $V_U - V_E$ լարումների տարբերության չափով:

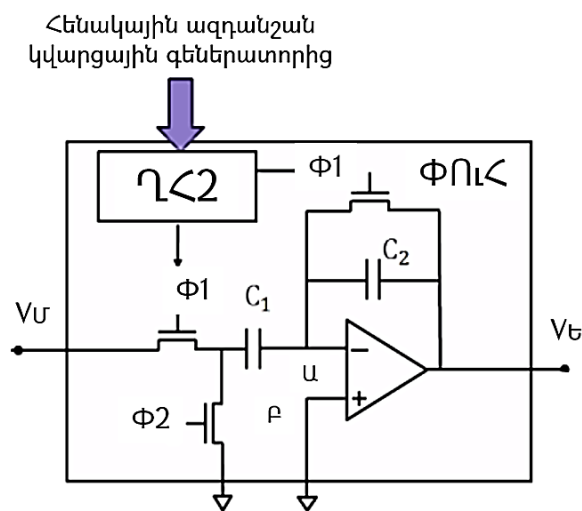
$$\Delta Q = C * (V_U - V_E) \quad (2.5)$$

որտեղ ΔQ -ը լիցքի չափն է, իսկ V_U -ը և V_E -ը՝ համապատասխանաբար մուտքային և ելքային լարումները:

3. Հաջորդ $\Phi 2$ ազդանշանի տրամաբանական «1» վիճակի ընթացքում ΔQ լիցքը տեղափոխվում է C ունակությունից դեպի V_E : Արդյունքում ΔQ լիցքը տեղափոխվում V_U -ից դեպի V_E հենակային ազդանշանի T պարբերության ընթացքում:

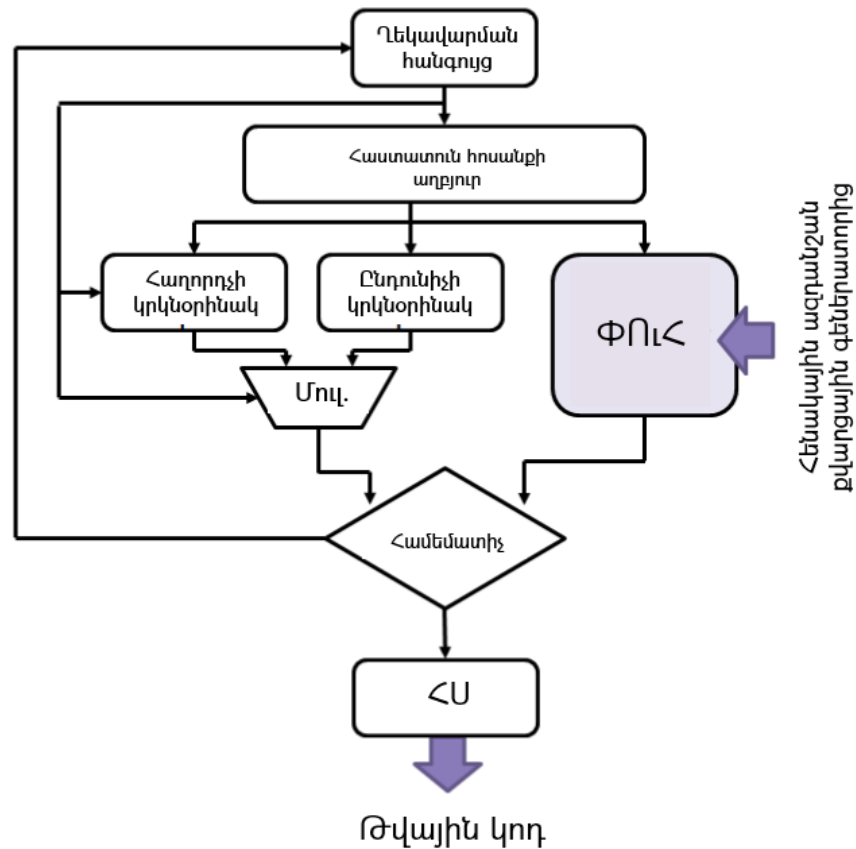
Արդյունքում՝ միջին հոսանքը ($I_{\text{միջ}}$) կարելի է ներկայացնել (2.6)-ով, իսկ միջին դիմադրությունը ($R_{\text{միջ}}$)՝ (2.7)-ով:

Որպես «կայուն տարր» ԴՀՀ-ի առաջարկվող ճարտարապետությունում օգտագործվում է փոխանջատվող ունակություններով համակարգը (ՓՈԼՀ) (նկ. 2.18): Այս համակարգի մուտքերին տրվում են քվարցային գեներատորից եկող հենակային ազդանշան և հաստատուն հոսանք: Համակարգի առաջին փուլում, երբ $\Phi 1$ փականները բաց են, և օպերացիոն ուժեղարարը գտնվում է կրկնիչի ռեժիմում, C_1 ունակությունը լիցքավորվում է որոշակի Q լիցքով: Այնուհետև, $\Phi 2$ փականի բացվելուն պես, Q լիցքը վերաբաշխվում է C_1 և C_2 ունակությունների միջև: Այս գործընթացը կրկնվում է այնքան ժամանակ, մինչև C_2 ունակությունը լիցքավորվում է Q լիցքի չափով:



Նկ. 2.18. ՓՈԼՀ-ի ճարտարապետությունը

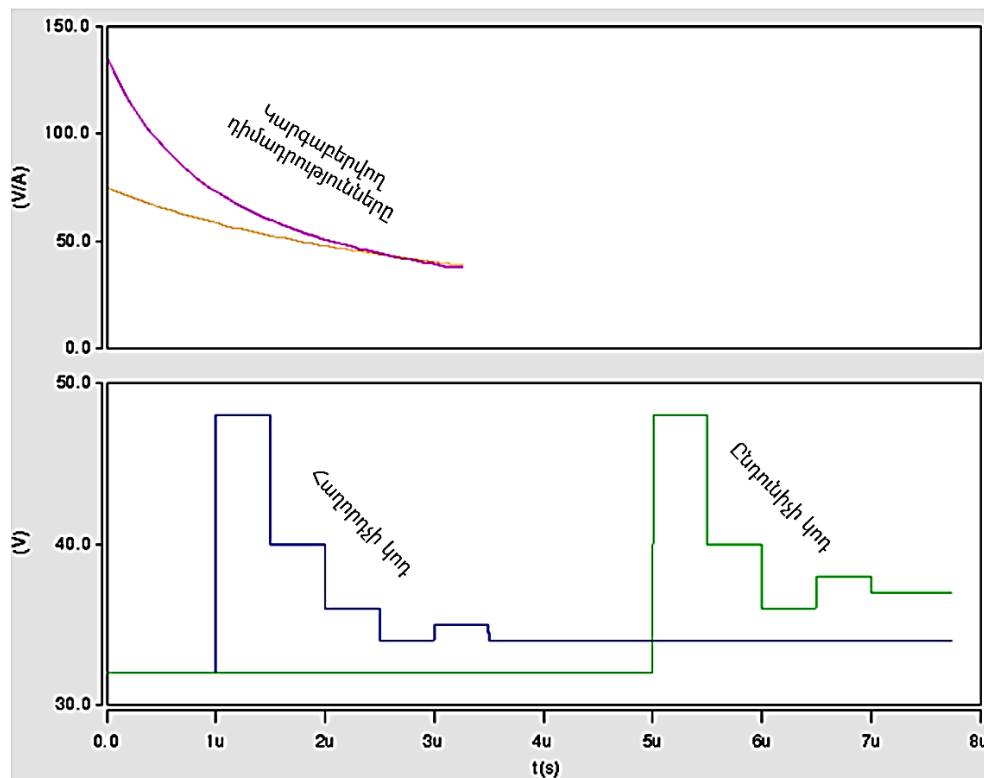
Արդյունքում՝ ՓՈԼՀ-ի ելքային լարումը կախված է C_1 և C_2 ունակությունների տարբերությունից և հենակային ազդանշանի հաճախությունից:



Նկ. 2.19. ԴՀՀ-ի աշխատանքի առաջարկվող բլոկ-դիագրամը

Առաջարկվող ԴՀՀ-ում (նկ. 2.19) համեմատիչը համեմատում է հաղորդչի և ընդունիչի կրկնօրինակների լարման անկումները ՓՈՒՀ-ի ելքային լարման հետ և արդյունքը փոխանցում ղեկավարման հանգույցին: Վերջինս ղեկավարում է հաստատուն հոսանքի աղբյուրը, կրկնօրինակների դիմադրությունների փոխանջատմանը և մուլտիպլեքսորը: Հիշող սարքը (ՀՍ) պահպանում է յուրաքանչյուր իտերացիայից հետո ստացված արդյունքը: Ստացված թվային կոդն ուղղարկվում է իրական հաղորդչին և ընդունիչին:

Առաջարկվող ԴՀՀ-ի համար կատարվել է մոդելավորում HSpice ծրագրային գործիքի միջոցով 20 տարբեր դեպքերի համար: Տիպային դեպքին համապատասխանող ժամանակային դիագրամները պատկերված են ստորև (նկ. 2.20):



Նկ. 2.20. Առաջարկվող ԴՀՀ-ի կարգաբերման ժամանակային դրագրամները

Ցուցադրված են երեք ծայրագույն դեպքերի համար մոդելավորման արդյունքները (աղ. 2.1), որոնցից առանձնացվել են կարգաբերման և դիմադրության ճշտությունները: Աղյուսակից երևում է, որ դիմադրության կարգաբերման սխալանքի առավելագույն արժեքը $\sim 5.1\%$ է:

Առաջարկվող ԴՀՀ-ն, համեմատած գրականությունից հայտնի լուծումների հետ [16-18], ունի հետևյալ առավելությունները.

1. ԿԲ-ի վրա զբաղեցնում է $\sim 21\%$ քիչ մակերես՝ համեմատած արտաքին կայուն տարով ԴՀՀ-ն հետ:
2. Համապիտանի է, քանի որ համատեղելի է տարբեր Մ/Ե սարքերի ստանդարտների հետ:
3. Համակարգը լիովին ինքնակարգաբերվող է և հնարավորություն է տալիս պարբերաբար կատարել կարգաբերումը:
4. Զերծ է արտաքին կայուն տարրից, ինչը հնարավորություն է տալիս ազատվել արտաքին ազդեցություններից և սխալանքներից:

Աղյուսակ 2.1

Առաջարկվող ԴՀՀ-ի մոդելավորման արդյունքները

Մոդելավորման դեպքերը	Կարգաբերման կողը (#)	Կարգաբերման ճշտությունը (%)	Դիմադրության սխալանք (%)
Տիպային-տիպային (55°C)	25	3,8	0,7
Արագ-արագ (-40°C)	23	1,1	4,5
Դանդաղ-դանդաղ (125°C)	30	2,3	5,1

Արդյունքում՝ մշակվել է Մ/Ե սարքերի հաղորդչի և ընդունիչ հանգույցների ԴՀՀ, որը ապահովում է վերոհիշյալ առավելությունները, սակայն ~3%-ով ավելի փոքր ճշտությամբ, քան արտաքին կայուն տարրով մեթոդը՝ 12%-ով ավելի մեծ հզորության հաշվին:

Ստացված արդյունքները լիովին բավարարում են մի շարք Մ/Ե սարքերի ստանդարտներին, ինչպիսիք են համապիտանի հաջորդական դողը (ՀՀԴ) և համակարգչային հանգույցների միջմիացումային համակարգերը (ՀՀՄՀ):

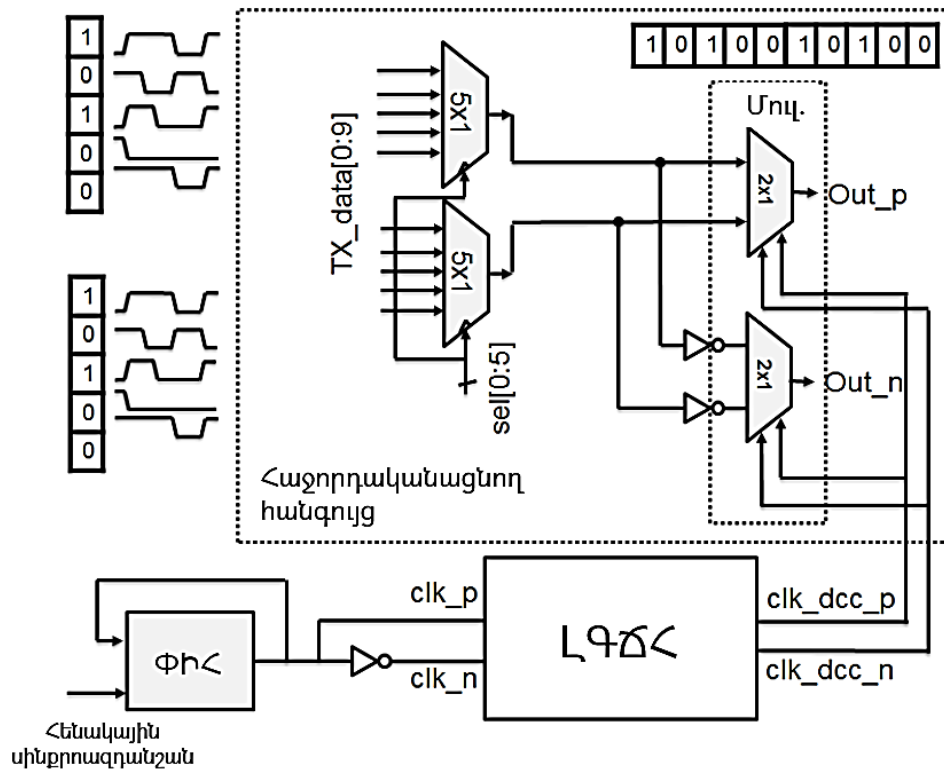
2.3. Սինքրոազդանշանի լցման գործակցի ճշգրտման օպերացիոն ուժեղարարով մեթոդը

1.2.1-ում շարադրված սինքրոազդանշանի լցման գործակցի սխալանքի աղբյուրները և դրանց բացասական հետևանքները ոչ միայն փոքրացնում են օգտակար ազդանշանի ժամանակային պաշարը, այլև կարող են ազդել որոշ համակարգերի աշխատունակության վրա:

Հաշվի առնելով, որ Մ/Ե սարքերի արագագործության պահանջարկը օր օրի ավելի է մեծանում, ինչը հանգեցնում է ազդանշանի պարբերության փոքրացմանը, լցման գործակցի կարգավորման հարցը գնալով կրիտիկական է դառնում: Այս փաստը

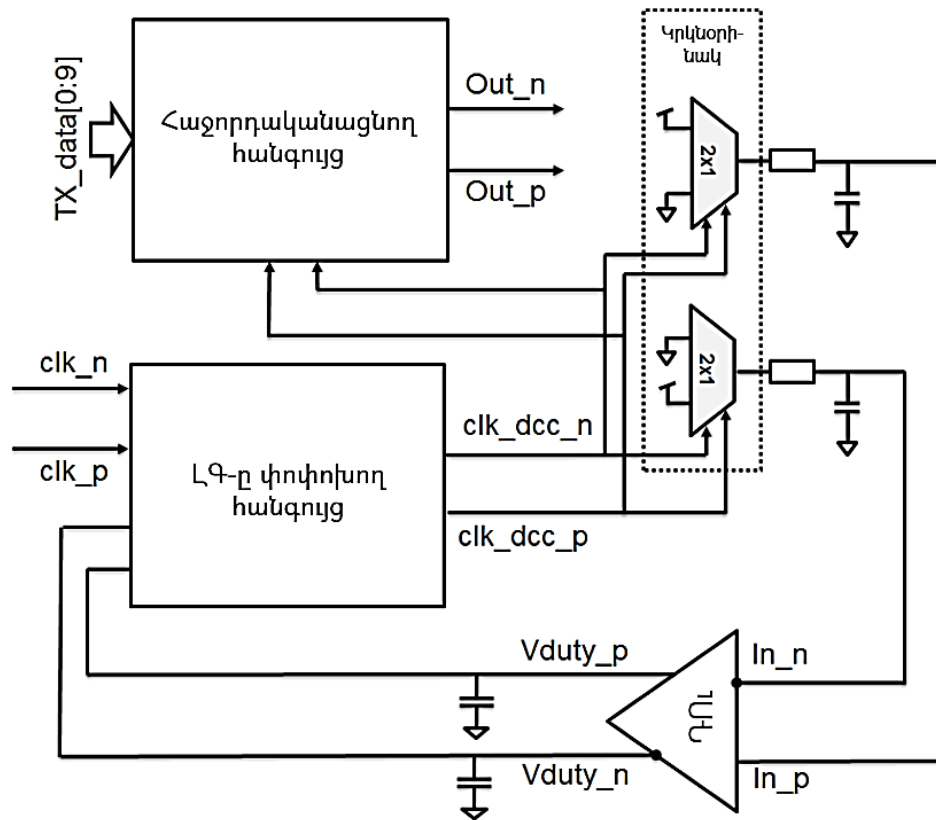
հիմնավորում է լցման գործակցի ճշգրտման համակարգերի մշակման անհրաժեշտությունը:

Անհրաժեշտ է մի այնպիսի համակարգ (նկ. 2.21), որը, ԳԼՋ-ից անկախ, կարգաբերի լցման գործակիցը և բավարարի ներկայիս Մ/Ե սարքերի պահանջները:



Նկ. 2.21. Հաջորդականացնող հանգույցում առաջարկվող ԼԳՃՀ-ն

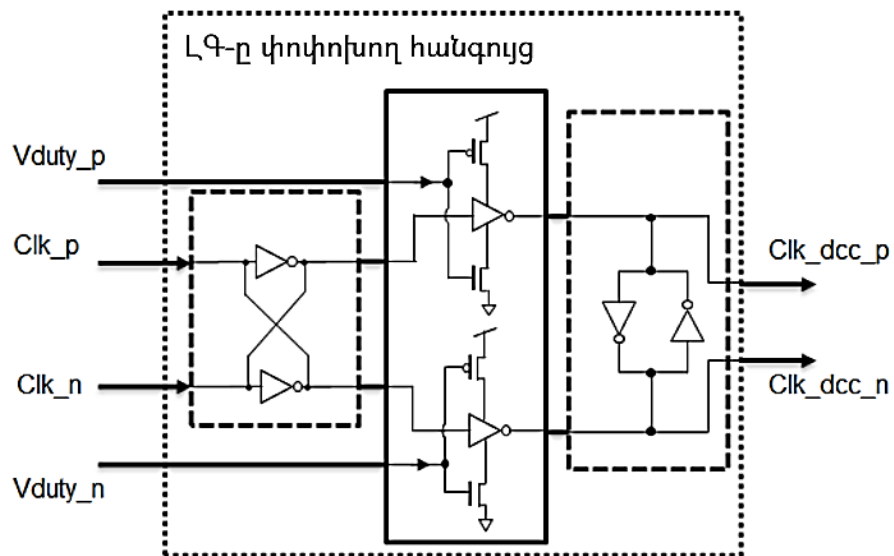
Ինչպես նշվեց 1.1-ում, տվյալների հաջորդական փոխանցման Մ/Ե սարքերում կարիք է առաջանում օգտագործել ազդանշանի՝ զուգահեռից հաջորդական և հաջորդականից զուգահեռ կերպափոխիչներ: Պատկերված է հաջորդականացնող հանգույցի ելքային ազդանշանների լցման գործակցի ճշգրտման համակարգի առաջարկվող ճարտարապետությունը [124], որի մուտքին տրվում է ՓԻՀ-ից եկող սինքրոազդանշանի դիֆերենցիալ զույգը (clk_n և clk_p): ԼԳՃՀ-ի ելքային ազդանշանները (clk_dcc_n և clk_dcc_p) կիրառվում են 2×1 հաջորդականացնող կասկադին որպես ընտրման ազդանշան: Այս ազդանշանների հիմնական նպատակն է շեղել լցման գործակիցն այնպես, որ 2×1 կասկադի ելքում ստացվի 50%-ին հնարավորինս մոտ լցման գործակցով ազդանշան:



Նկ. 2.22. Առաջարկվող ԼԳՃՀ-ի բլոկ դիագրամը

Առաջարկվող ԼԳՃՀ-ում օգտագործվում է 2x1 կասկադի կրկնօրինակը (նկ. 2.22), որի մուտքերին տրվում են տրամաբանական ստատիկ «0» և «1» ազդանշաններ, իսկ ելքերն ինտեգրվում են, այնուհետև կիրառվում դիֆերենցիալ ուժեղարարի (ԴՈւ) մուտքերին [128,129]:

Հայտնի է, որ ամբողջական մակարդակներով փոփոխվող ազդանշանի ինտեգրված լարման արժեքը (In_n և In_p) համեմատական է լցման գործակցի մեծությանը: Այս արժեքներից կախված ԴՈւ-ն ձևավորում է ելքային Vduty_n և Vduty_p ազդանշանները, որոնք էլ ղեկավարում են ԼԳ-ի փոփոխող հանգույցի (նկ. 2.23) ղեկավարող ազդանշանները: Համակարգը համարվում է համալարված, երբ ԴՈւ-ի մուտքային լարումները հավասարվում են սնման լարման կեսին, հետևաբար՝ կրկնօրինակների ելքային ազդանշանների ԼԳ-ն առավելագույնս մոտենում է 50%-ին:

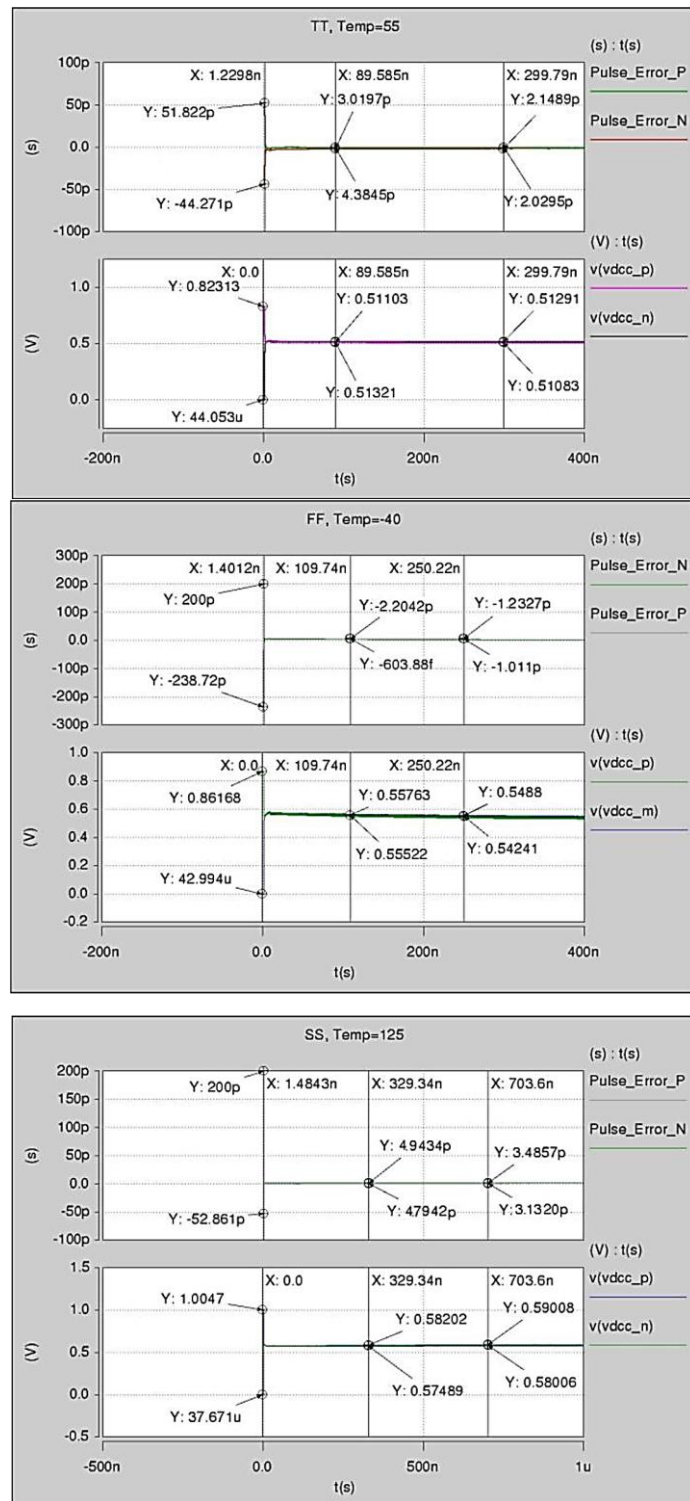


Նկ. 2.23. Առաջարկվող L9ՃՀ-ի L9-ն փոփոխող հանգույցը

Համակարգի համալարումից հետո L9-ի փոփոխող հանգույցի ելքային ազդանշանները (clk_dcc_n և clk_dcc_p) կիրառվում են հաջորդականացնող հանգույցի իրական 2x1 կասկադին:

L9-ն փոփոխող հանգույցի (նկ. 2.23) առաջին կասկադը ներկայացնում է դիֆերենցիալ ազդանշանների շեղումը փոքրացնող սխեմա: Երկրորդ կասկադն ապահովում է մուտքային լարման փոփոխությունից L9-ի շեղման գործողությունը, իսկ երրորդը՝ վիճակի պահպանման և մակարդակների հաստատման համար է:

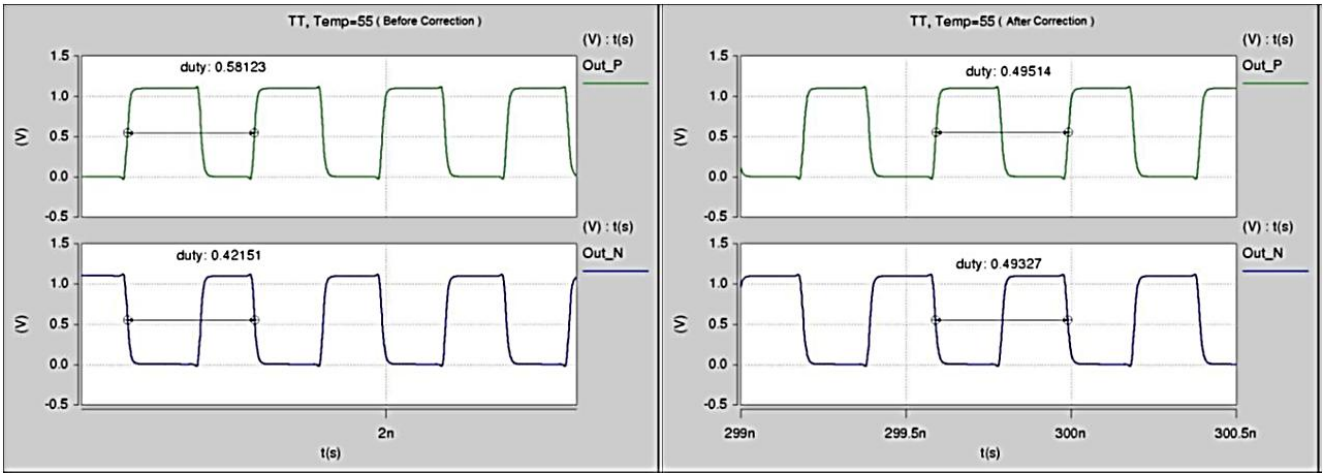
Առաջարկվող L9ՃՀ-ի համար կատարվել է մոդելավորում HSpice ծրագրային գործիքով 20 տարբեր դեպքերի համար: Ծայրագույն դեպքին համապատասխանող ժամանակային դիագրամները, որոնք արտահայտում են L9-ի սխալանքի չափը, պատկերված են ստորև (նկ. 2.24): Այս արդյունքներում պատկերված են նաև համալարումից առաջ և հետո ԴՈւ-ի ելքային լարման արժեքները:



Նկ. 2.24. Ծայրագույն 3 դեպքերի մոդելավորման արդյունքները

Տիպային դեպքի համար ԼԳՃՀ-ի ելքային ազդանշանի տեսքը, մինչև ճշգրտումը և ճշգրտումից հետո, պատկերված է ստորև (նկ 2.25): Համակարգի ելքերը մինչև ճշգրտումն ունեն համապատասխանաբար ~58% և ~42% լքման գործակիցներ: Այնուհետև, համակարգի ճշգրտումից հետո, դիֆերենցիալ ազդանշանների լքման

գործակիցները ճշգրտվել են ընդհուպ մինչև ~49.5% և ~49.3%: Մոդելավորման մյուս դեպքերի արդյունքները պատկերված են ստորև (աղ. 2.2):



Նկ. 2.25. Տիպային դեպքի համար ԼԳՃՀ-ի ելքային ազդանշանի տեսքը ճշգրտումից առաջ և հետո,

Աղյուսակ 2.2

Առաջարկվող ԼԳՃՀ-ի մոդելավորման արդյունքները

Մոդելավորման դեպքերը	Լցման գործակիցը (%)				Հոսանքի ծախսը (մԱ)
	Առաջ		Հետո		
	Out_P	Out_N	Out_P	Out_N	
Տիպային-տիպային (55°C)	58	42	50,32	49,51	1,7
Արագ-արագ (-40°C)			50,78	49,62	2,3
Դանդաղ-դանդաղ (125°C)			50,13	49,25	1,5

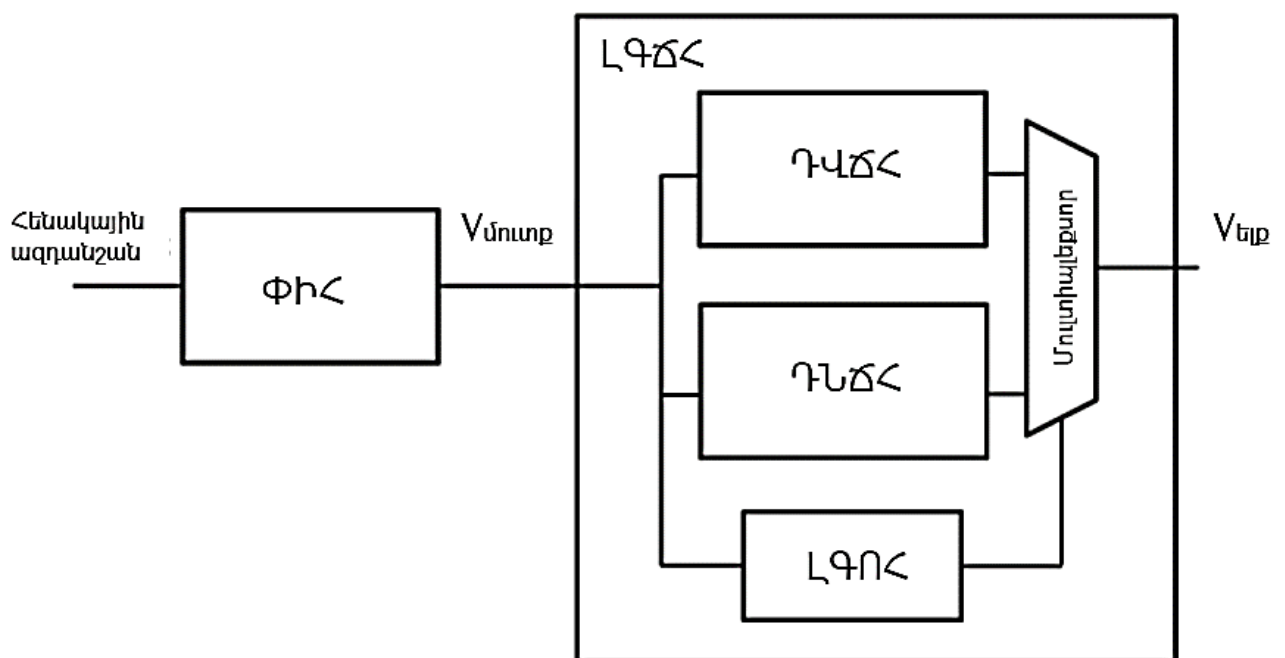
2.3.1. Առանց օպերացիոն ուժեղարարի կիրառության սինքրոնազդանշանի լցման գործակցի ճշգրտման համակարգ:

Նախորդ ենթագլխում լցման գործակցի ճշգրտման համակարգում օգտագործվում է ԴՈւ: ԴՈւ-ի օգտագործումը հանգեցնում է մի շարք թերությունների, մասնավորապես՝

1. մակերեսի մեծացմանը,
2. հզորության ծախսի մեծացմանը,
3. լրացուցիչ նախագծման ժամանակի ծախսին, որը անհրաժեշտ է ԴՈւ-ի կայունությունը կարգաբերելու համար:

Արդյունքում՝ անհրաժեշտ է մշակել այնպիսի մի ԼԳ-ի ճշգրտման համակարգ, որը չի պարունակի ԴՈւ, կամ այլ հանգույց, որը կայունությունը կարգաբերելու անհրաժեշտություն ունի, զբաղեցնում է ավելի փոքր մակերես և ծախսում է համեմատաբար փոքր հզորություն:

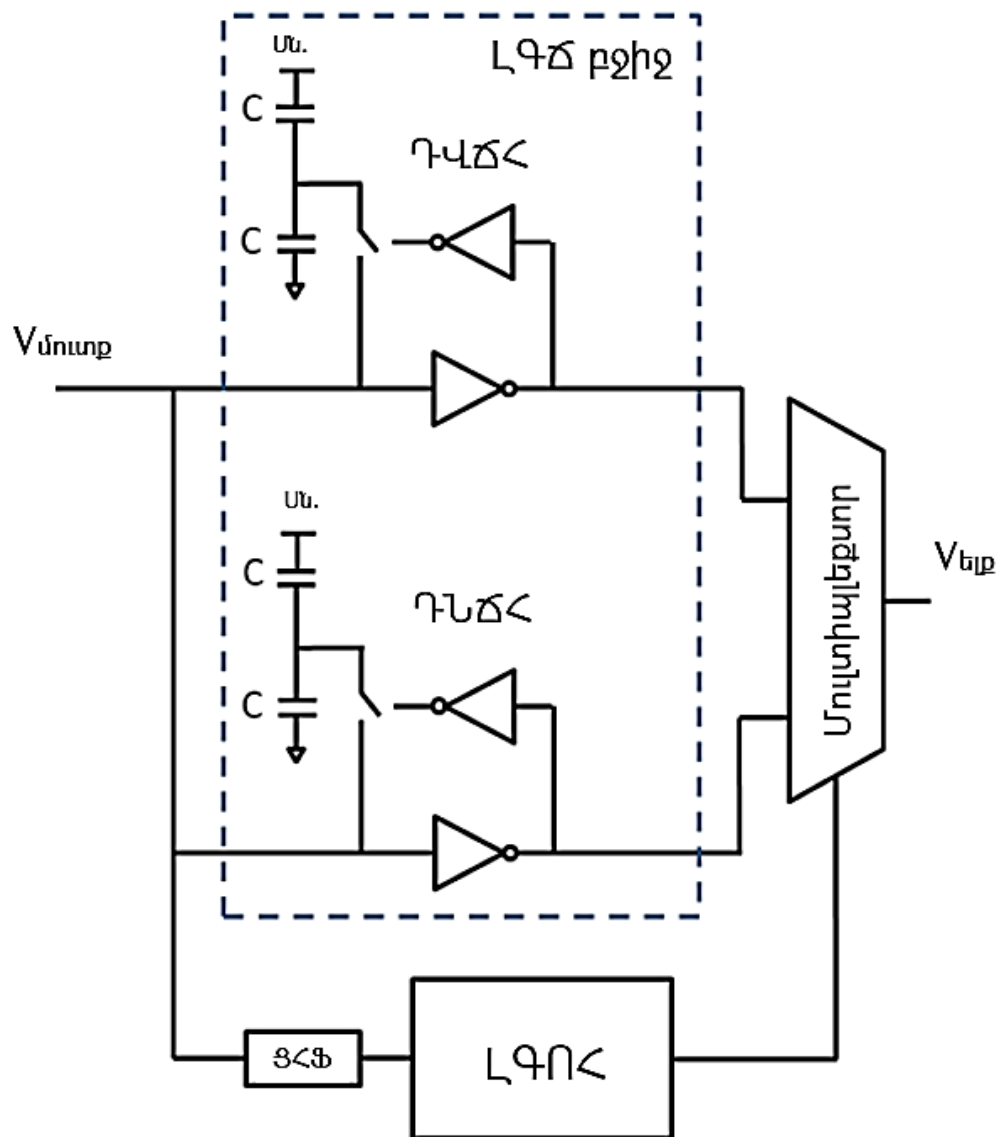
Առանց ԴՈւ-ի ԼԳՃՀ-ի [125] բլոկ-դիագրամը պատկերված է ստորև (նկ. 2.26), որում ԼԳՃՀ-ի մուտքին տրվում է ՓԻՀ-ի ելքային սինքրոազդանշանը:



Նկ. 2.26. Առանց ԴՈւ-ի ԼԳՃՀ-ի բլոկ-դիագրամը

Առաջարկվող ճարտարապետության առանձնահատկությունը այն է, որ այն կարող է ճշգրտել ԼԳ-ի շեղումը միայն մեկ ուղղությամբ: Քանի որ ՓԻՀ-ի ելքային ազդանշանի ԼԳ-ն կարող է լինել 50%-ից և՛ մեծ, և՛ փոքր, ապա առաջարկվող ԼԳՃՀ-ի

մեջ օգտագործվում է դեպի վերև և դեպի ներքև L -ի ճշգրտման ենթահանգույցներ (Γ -ՎՃՀ և Γ -ՆՃՀ): Սակայն, նախքան այս երկու ենթահանգույցների օգտագործումը, անհրաժեշտ է որոշել, թե Φ -ի ելքային ազդանշանի ($V_{\text{մուտք}}$) L -ն որ ուղղությամբ է շեղվել: Այս գործողությունը կատարում է L -ի որոշման հանգույցը (L -ԳՈՀ): Այն որոշում է, թե ճշգրտման հանգույցներից որի ելքն է ակտիվ լինելու: Ընտրման գործողությունը կատարվում է մուլտիպլեքսորի միջոցով:

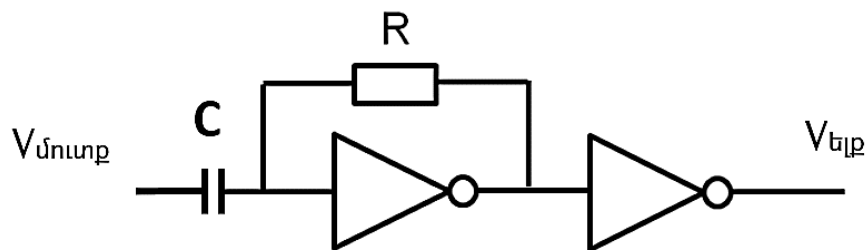


Նկ. 2.27. Առանց Γ -ի L -ի կառուցվածքը

Առանց Γ -ի L -ի կառուցվածքում (նկ. 2.27) հետադարձ կապի շրջիչով ղեկավարվելով, ունակություններով լարման բաժանիչի միջին կետը միանում է մուտքային ազդանշանին՝ շեղելով լցման գործակիցը ընդհուպ 50%: Քանի որ Γ -ՎՃՀ-

ունակությունների միջին կետը ակտիվանում է մուտքային ազդանշանի ինվերս ազդանշանով, ապա այն ճշգրտում է մուտքային ազդանշանի այն հատվածը, որը LQ -ի շեղման պատճառն է: Մեկ ճշգրտման հանգույցը կարող է ուղղել միայն մեկ կողմի վրա շեղված LQ -ով ազդանշանը: Հետևաբար՝ օգտագործված է երկու տիպի ճշգրտման հանգույց, որոնք տարբերվում են միմյանցից հետադարձ կապի ազդանշանի ակտիվ մակարդակով:

$LQNC$ -ի (նկ 2.28) մուտքին տրվում է համակարգի մուտքային ազդանշանի ինտեգրված լարումը: Մուտքային ազդանշանը, անցնելով $ՅՀՖ$ -ով, ինտեգրվում է: Ինտեգրված ազդանշանը տվյալ է պարունակում մուտքային ազդանշանի LQ -ի մասին: $LQNC$ -ն բաղկացած է դիմադրությամբ հետադարձ կապով շրջիչից, որի մուտքը պարապ ընթացքի ռեժիմում գտնվում է փոխանջատման կետի վրա: Մուտքային ազդանշանի փոփոխությունը հաղորդվում է ունակության ոտքերից մեկին: Կախված այն բանից՝ աճում է մուտքային ազդանշանը, թե նվազում, ելքում կունենանք տրամաբանական «0» կամ «1», քանի որ C ունակությունը հաղորդում է միայն մուտքային ազդանշանի փոփոխությունը: $LQNC$ -ի ելքային ազդանշանը թվային կոդ է, որը ղեկավարում է մուլտիպլեքսորի ընտրման մուտքին:



Նկ. 2.28. $LQNC$ -ի կառուցվածքը

Առաջարկվող առանց ԴՈւ-ի $LQNC$ -ի համար կատարվել է մոդելավորում HSpice ծրագրային գործիքի միջոցով 20 տարբեր դեպքերի համար: Ծայրագույն դեպքերի մոդելավորման արդյունքները ներկայացված են ստորև (աղ. 2.3):

Տիպային դեպքի մոդելավորման ժամանակային դիագրամներից մեկում (նկ. 2.29) աշխատում է ԴՎՃ-ը, քանի որ մուտքային ազդանշանի LQ -ն փոքր է 50%-ից (45%), իսկ մյուսում՝ մեծ է (55), հետևաբար՝ $LQNC$ -ն ընտրել է ԴՆՃ-ը: Արդյունքում՝

որպես համակարգի ելքային ազդանշան ընտրվում է այն ազդանշանը, որի $L_{\text{Գ}}$ -ն 50%-ին առավել մոտ է:

Աղյուսակ 2.3

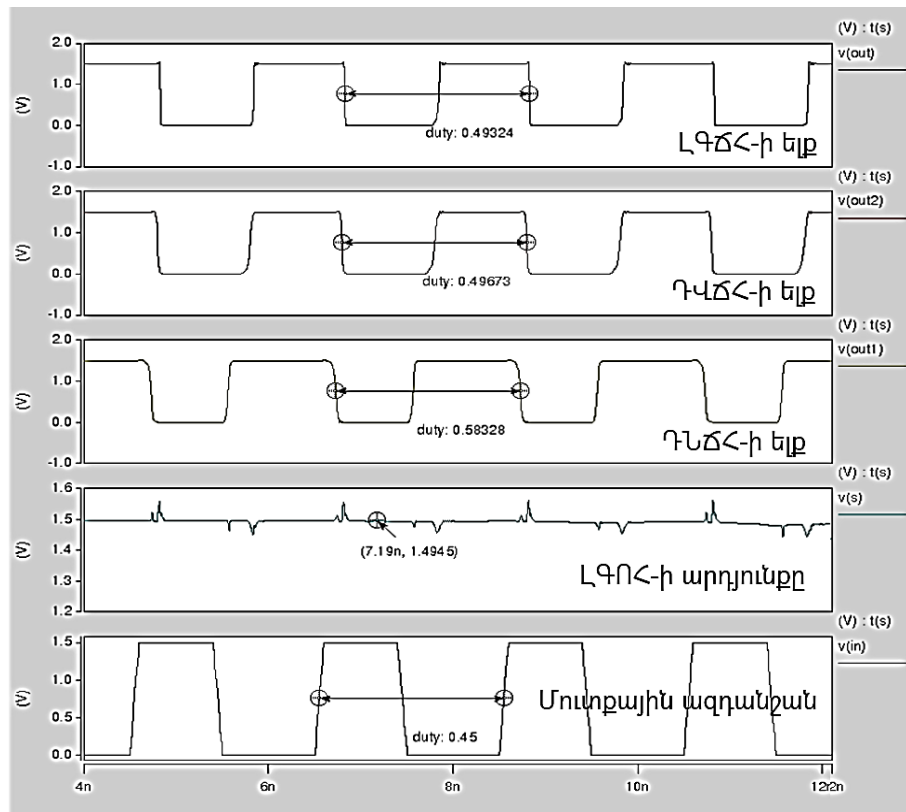
Առանց ԴՌ-ի $L_{\text{ԳԾՀ}}$ -ի մոդելավորման արդյունքները

Մոդելավորման դեպքերը	Լցման գործակիցը (%)		Հոսանքի ծախսը (մկրԱ)
	ԴՎԾՀ	ԴՆԾՀ	
Տիպային-տիպային (55°C)	49.9	49.7	373
Արագ-արագ (-40°C)	50.8	50.4	428
Դանդաղ-դանդաղ (125°C)	49.1	51.1	315

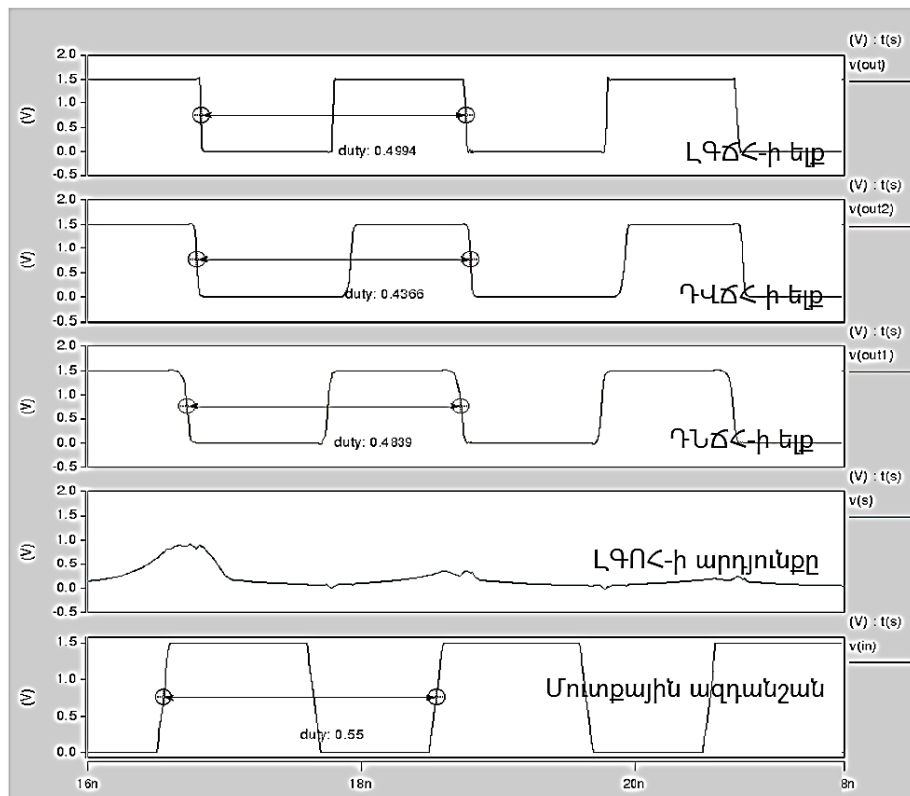
Առաջարկվող առանց ԴՌ-ի $L_{\text{ԳԾՀ}}$ -ը ապահովում է $\sim \pm 1\%$ Լցման գործակից՝ անկախ ԳԼԶ-ից: Համեմատած $L_{\text{ԳԾՀ}}$ -ի ԴՌ-ով ճարտարապետության հետ, վատագույն դեպքում այն սպառում է $\sim 80\%$ -ով քիչ հոսանք և $\sim 35\%$ -ով փոքր մակերես:

Սակայն առաջարկվող համակարգի թերությունն այն է, որ նրա աշխատանքային հաճախության շերտը վերևից սահմանափակ է 2.5-3 ԳՀց-ով, իսկ ԴՌ-ով $L_{\text{ԳԾՀ}}$ -ի դեպքում առավելագույն աշխատանքային հաճախությունը հասնում է 5.5-ից 6 ԳՀց-ի:

Այսպիսով, առանց ԴՌ-ի $L_{\text{ԳԾՀ}}$ -ը համատեղելի է Մ/Ե սարքերի մի շարք ստանդարտների, ԴՌ-ով տարբերակի համեմատ սպառում է քիչ հզորություն և մակերես, սակայն սահմանափակվում է առավելագույն աշխատանքային հաճախությամբ:



ա)



բ)

Նկ. 2.29. ԼԳՃՀ-ը՝ ա) ակտիվ ԴՎՃՀ-ով և բ) ԴՆՃՀ-ով

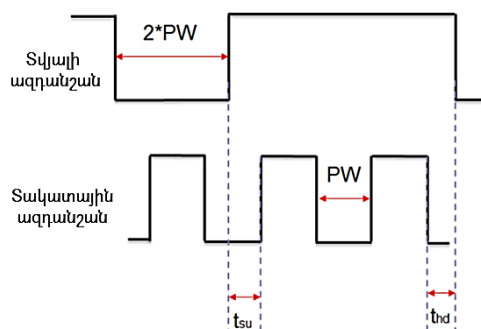
2.4. Տվյալի և սինքրոազդանշանի կարգման ու հաստատման ժամանակային պաշարների կայունացման մեթոդը

1.2.2-ում քննարկվող հարցերը, Մ/Ե սարքերի արագագործության մեծացմանը հետ զուգընթաց, ավելի կրիտիկական են դարձել: Խառը-ազդանշանային սխեմաներում կարգման և հաստատման ժամանակների համապատասխան պաշարների պահպանում ժամանակատար գործընթաց է, որի լուծմամբ կարելի է խուսափել թրթռոցի մեծացումից և տվյալի սխալանքից:

Սակայն շատ դժվար է պահպանել կարգման և հաստատման ժամանակների համապատասխան պաշարները՝ հաշվի առնելով ԳԼՋ-ն և աղմուկները: Տարբեր տեխնոլոգիաների դեպքում նախագծի վերարտադրման ընթացքում այդ պաշարների ճշգրտման վրա ծախսվող նախագծման ժամանակը բավականին մեծ է:

Արդյունքում՝ անհրաժեշտ է ստեղծել այնպիսի մի համակարգ, որը, անկախ ԳԼՋ-ից, ինքնակարգաբերմամբ ապահովում է ցանկալի կարգման և հաստատման ժամանակային պաշարներ և անկախ Մ/Ե սարքի աշխատանքային ռեժիմից՝ ապահովում է համակարգի կայունությունը և անխափան աշխատանքը:

Հաջորդական Մ/Ե սարքերում հաջորդականացնող հանգույցում տվյալի ազդանշանի ընտրումը տակտային ազդանշանով հիմնականում կատարվում է ազդանշանի մակարդակով:



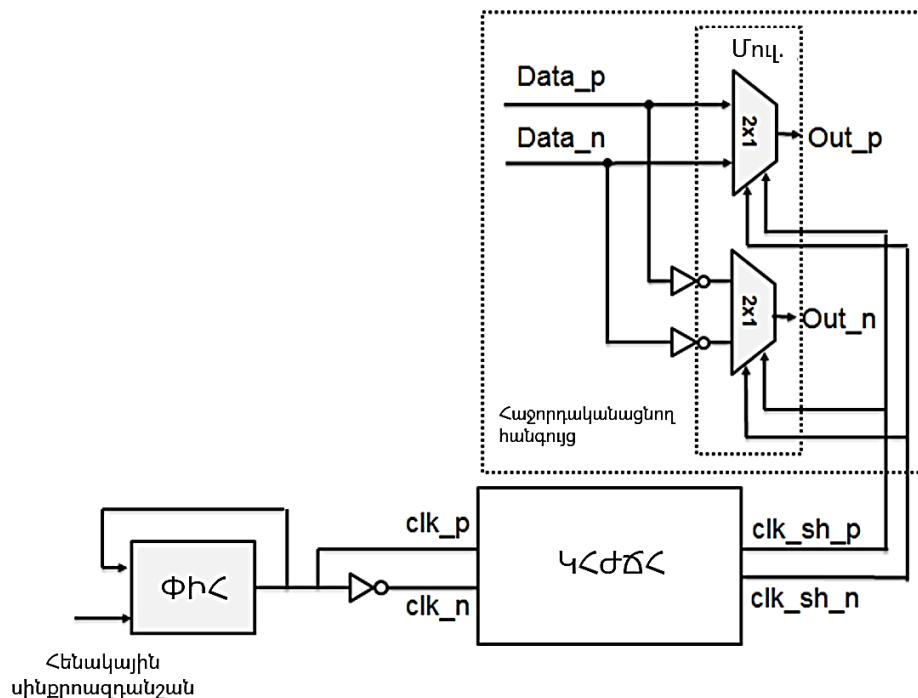
Նկ. 2.30. Հաջորդականացնող հանգույցում տակտային և տվյալի ազդանշանները

Տակտային և տվյալի ազդանշանների ժամանակային դիագրամներից (նկ. 2.30), երևում է, որ լավագույն դեպքում տակտային ազդանշանը պետք է գտնվի տվյալի

ազդանշանի միջին դիրքում, ինչի արդյունքում էլ ստացվում են կարգման և հաստատման ժամանակային պաշարների լավագույն չափերը:

Առաջարկվում է կարգման և հաստատման ժամանակների ճշգրտման նոր համակարգ (ԿՇԺՀ) [126], որը, ԳԼԶ-ից անկախ, կապահովի տվյալ և տակտային ազդանշանների փուլերի ճիշտ դիրքերը միմյանց նկատմամբ:

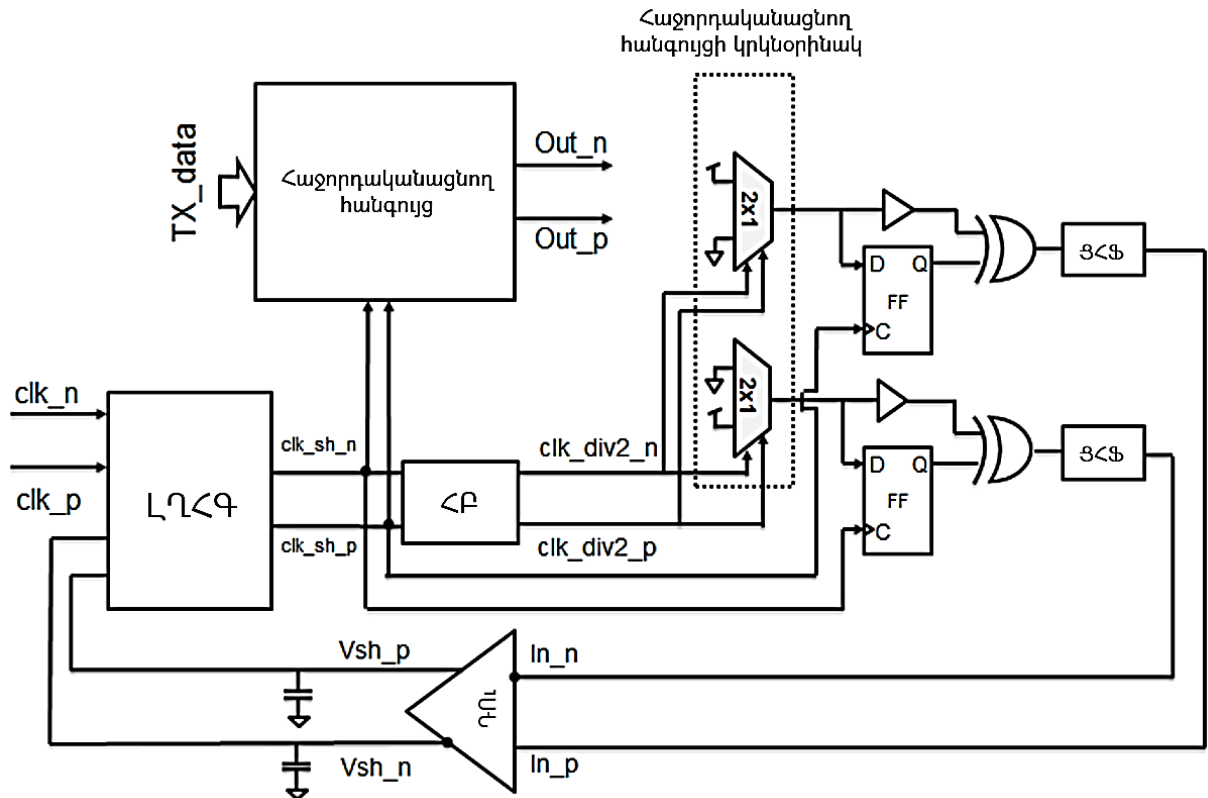
ԿՇԺՀ-ի (նկ. 2.31) մուտքին որպես հենակային ազդանշան կիրառվում են ՓԻՀ-ի ելքային սինքրոազդանշանները (clk_p և clk_n): Ելքում ստացվում են փուլով ուղղված սինքրոազդանշաններ (clk_sh_p և clk_sh_n), որոնք ապահովում են մեծ կարգման և հաստատման ժամանակների պաշարներ տվյալի ազդանշանների նկատմամբ (Data_n և Data_p):



Նկ. 2.31. Հաջորդականացնող հանգույցում ԿՇԺՀ-ն

Առաջարկվող ԿՇԺՀ-ում (նկ. 2.32) ևս օգտագործվում է հաջորդականացնող հանգույցի կրկնօրինակը: Հենակային սինքրոազդանշանները, անցնելով ԼՂՀԳ-ով, կիրառվում են «տեր-ծառա» կառուցվածքով տրիգերներին և ՀԲ-ին: ՀԲ-ի ելքային ազդանշանները (clk_div2_p և clk_div2_n) կիրառվում են հաջորդականացնող հանգույցի կրկնօրինակին, որոնց ելքային ազդանշանները և ԼՂՀԳ-ով ընտրված ազդանշանները կիրառվում են բացառող-կամ փականի մուտքերին: Արդյունքում՝

ստացվում է հենակային սինքրոազդանշանի և հաջորդականացնող հանգույցի կրկնօրինակի ելքային ազդանշանների փուլային տարբերությունը: Այդ ազդանշանները, անցնելով ՑՀՖ-ներով, ինտեգրվում են և կիրառվում ԴՈւ-ի մուտքերին, իսկ ԴՈւ-ի ելքերը ղեկավարում են ԼՂՀԳ-ի հապաղումը:

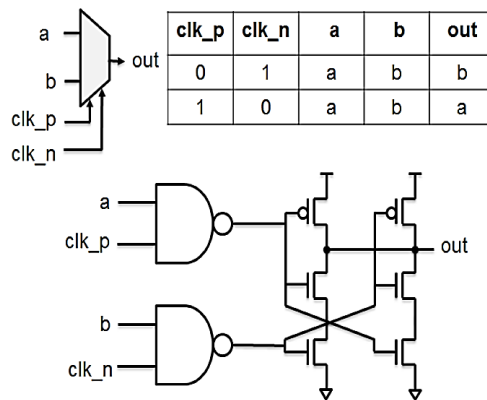


Նկ. 2.32. Առաջարկվող ԿՀԺՀ-ի ճարտարապետությունը

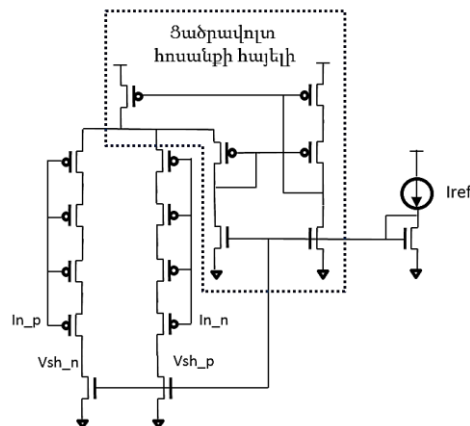
ԼՂՀԳ-ի ելքային ազդանշանները համալարումից հետո կարող են կիրառվել իրական հաջորդականացնող հանգույցին: Հաջորդականացնող հանգույցի ճարտարապետությունը և իսկության աղյուսակը պատկերված է նկարում (նկ. 2.33):

ԴՈւ-ի ճարտարապետությունում (նկ. 2.34) օգտագործված է ցածրավոլտ և ելքային լարման աշխատանքային մեծ տիրույթով հոսանքի հայելին [127]: Հաշվի առնելով ներկայիս Մ/Ե սարքերի սնման լարման փոքր արժեքները, առաջարկվել է տրանզիստորների՝ գծային աշխատանքային տիրույթներում կրկնօրինակման մոտ 85% ճշտություն ապահովող հոսանքի հայելու սխեմա: Սնման լարման փոքր արժեքների դեպքում, այսինքն՝ ակունք-արտաբեր լարման փոքր արժեքների պատճառով տրանզիստորների գծային աշխատանքային ռեժիմ անցնելու պարագայում, հայելին

ունակ է կրկնօրինակելու հոսանքները: Չվատթարացնելով հոսանքների տեխնոլոգիական շեղումներով պայմանավորված անճշտությունները՝ առաջարկված տարբերակը ավանդական հոսանքի հայելու սխեմային գերազանցում է ելքային լարման աշխատանքային տիրույթով՝ հասցնելով այն ընդհուպ մինչև 0,94 Վ (նորմավորված սնման լարման արժեքին): Հոսանքի հայելու ավանդական սխեմայի համեմատ զգալիորեն ավելի մեծ ճշտություն ապահովելու շնորհիվ՝ մշակված սխեման կարող է լայնորեն կիրառվել ցածրավոլտ և փոքր էներգասպառմամբ անալոգային և խառը ազդանշանային համակարգերում:



Նկ. 2.33. Հաջորդականացնող հանգույցի ճարտարապետությունը



Նկ. 2.34. ԴՈւ-ի ճարտարապետությունը

Առաջարկվող առանց ԿՀԺՀ-ի համար կատարվել է մոդելավորում HSpice ծրագրային գործիքի միջոցով 20 տարբեր դեպքերի համար: Ծայրագույն դեպքերի համար հաստատման (T_h) և կարգման (T_l) ժամանակների պաշարների, ինչպես նաև

համակարգի համալարման ժամանակի մոդելավորման արդյունքները ներկայացված են ստորև (աղ. 2.4):

Աղյուսակ 2.4

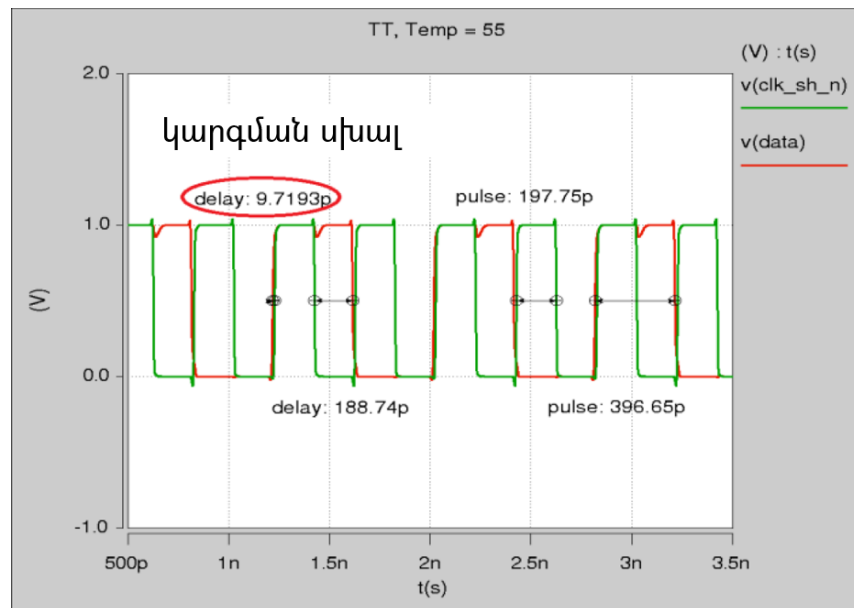
ԿՀԺՀ-ի մոդելավորման արդյունքները

Մոդելավորման դեպքեր	T _h և T _y (պվ)		Համալարման ժամանակ (նվ)
	N	P	
Տիպային- տիպային (55°C)	98,05/100,93	98,7/100,12	~42
Արագ-արագ (-40°C)	108,08/90,7	107,5/91,32	~40
Դանդաղ- դանդաղ (125°C)	88,05/110,7	89,7/112,3	~46

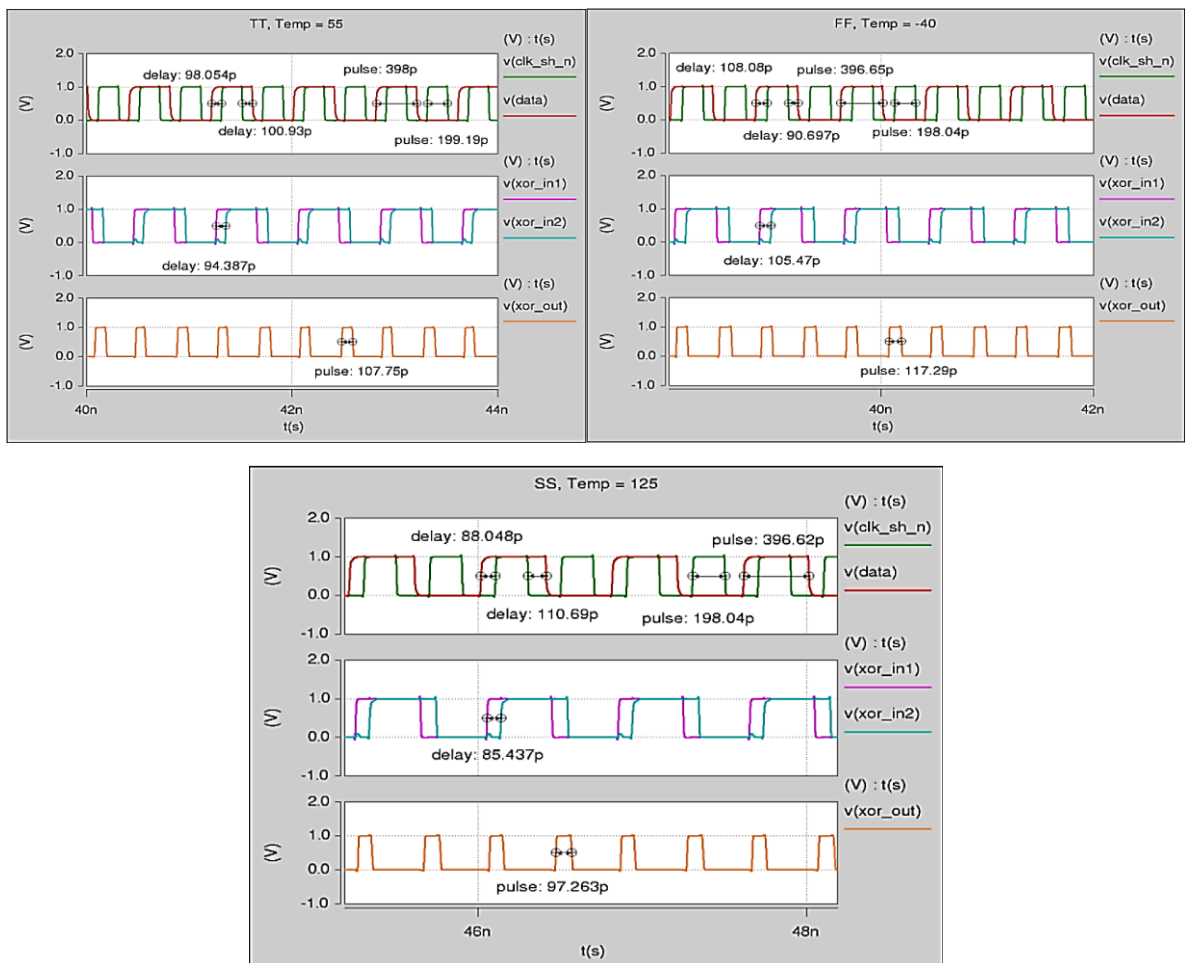
Ստորև պատկերված է սինքրոազդանշանի և տակտային ազդանշանի միջև կարգման ժամանակի սխալի դեպքը (նկ. 2.35): Այս իրավիճակում հնարավոր է ելքային ազդանշանի թրթռոցի մեծացում, իսկ վատագույն դեպքում՝ նաև տվյալի սխալ ընթերցում: Այս օրինակում, կիրառելով առաջարկվող ԿՀԺՀ-ն, հնարավոր կլինի ճշգրտել կարգման ժամանակի պաշարը հաստատման ժամանակի հաշվին:

Առաջարկվող ԿՀԺՀ-ի համալարումից հետո երեք ծայրագույն դեպքերի համար տվյալի և սինքրոազդանշանի ժամանակային դիագրամները պատկերված են ստորև (նկ. 2.36): Ինչպես երևում է նկարից համակարգի համալարումից հետո տիպային դեպքի համար համալարման ժամանակը մեծացել է ~9,7 *պվ*-ից մինչև ~98 *պվ*, իսկ վատագույն հաստատման ժամանակի՝ դանդաղ լինելու դեպքում է և հավասար է ~88 *պվ*:

Վատագույն համալարման ժամանակը ստացվել է դանդաղ դեպքում՝ 46 *նվ*:



Նկ. 2.35. Կարգման ժամանակի սխալի օրինակը



Նկ. 2.36. ԿՀԺՀ-ի համալարումից հետո տվյալի և սինքրոազդանշանի ժամանակային դիագրամները

Արդյունքում՝ նախագծվել է բոլորովին նոր ԿՀԺՀ, որը համատեղելի է ժամանակակից հաջորդական Մ/Ե սարքերին և ապահովում է ինքնակարգաբերմամբ և անկախ ԳԼԶ-ից կարգման և հաստատման ժամանակային պաշարների ճշգրտում, ինչը էլ իր հերթին ապահովում է ազդանշանի թրթռոցի և տվյալի ՓՏՍ-ի փոքրացում:

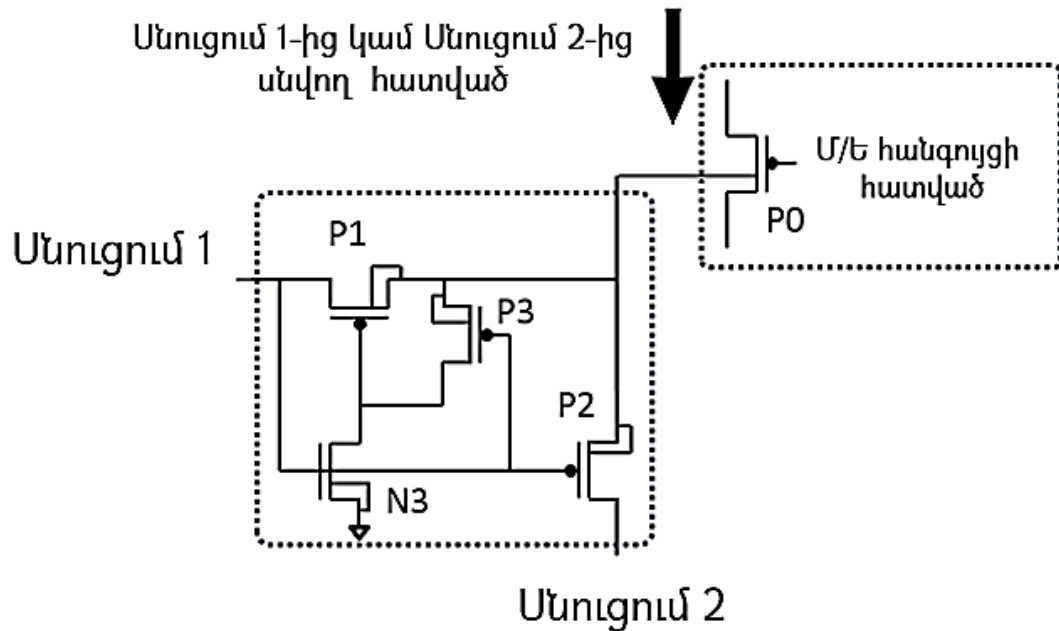
5 Գրիթ/վ տվյալի փոխանցման արագության դեպքում ապահովում է նվազագույնը ~88 *սվ* կարգման և ~89 *սվ* հաստատման ժամանակային պաշարներ, ինչը լիովին համապատասխանում է տվյալի փոխանցման հաջորդական Մ/Ե ժամանակակից սարքերի (≤ 2.0 , ≤ 3.0 և ≤ 3.1) կարգման և հաստատման ժամանակային սահմանափակումներին (≥ 20 *սվ*)՝ մակերեսի ~12% և հզորության ~14% մեծացման հաշվին: Առաջարկվող համակարգը կրճատում է նաև ժամանակային պաշարների մեծացման վրա ծախսվող նախագծման ժամկետը մոտ 70%-ով:

2.5. Սնման լարման անջատումից առաջացած կորուստներից և ազդանշանի աղավաղումներից ինքնակարգաբերմամբ պաշտպանման համակարգը

Ինչպես նշվեց է 1.5-ում, այն Մ/Ե սարքերում, որոնք ունեն մեկից ավելի սնման կղզյակներ և էներգախնայող են, տարբեր աշխատանքային ռեժիմներում անհրաժեշտություն է առաջանում սնուցում մեկը կամ մի քանիսը անջատել:

Մեծ համակարգերի նախագծման ընթացքում շատ դժվար է հաշվի առնել աջատումից հետո առաջացած կորստի հոսանքները, որոնք առաջանում են տարբեր սնուցումներով աշխատող մասերի կոնֆլիկտային հատվածներում: Հետևաբար անհրաժեշտություն է առաջանում նախագծել մի հանգույց, որը սնուցումն անջատելուց անմիջապես հետո սխեմայի կոնֆլիկտային կետերը ինքնակարգաբերմամբ կմիացնի ամենաբարձր կամ ամենացածր պոտենցիալին՝ բացառելով անցանկալի կորստի հոսանքների առաջացումը և դրա պատճառած հետևանքները: Արդյունքում փոքրանում են Մ/Ե հանհույցի տարբեր աշխատանքային ռեժիմներում հզորության ծախսը և պարամետրական սխալանքի հավանականությունը:

Առաջարկվող մեթոդը (նկ. 2.37) [130] նպաստում է բացառելու բազմասնուցումային համակարգերում լրացուցիչ հզորության կորուստները սնման անջատումների բոլոր ռեժիմներում: Գլխավոր P1 և P2 p-ՄՕԿ տրանզիստորներն աշխատում են հակափուլ:



Նկ. 2.37. Պաշտպանման համակարգի ճարտարապետությունը

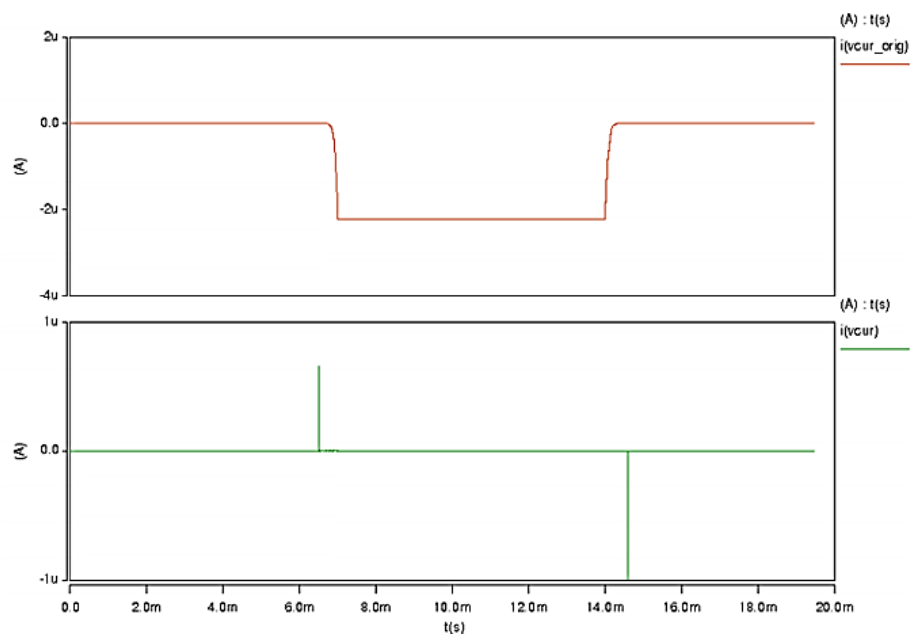
Երբ Մնուցում 1-ը անջատվում է, P2 և P3 տրանզիստորները բացվում են, և արդյունքում P0 տրանզիստորի հարթակը միանում է Մնուցում 2-ին, որը ակտիվ է: Բացառվում է P0 տրանզիստորի հարթակ-ակունք և հարթակ-արտաբեր p-n անցումների ուղիղ միացման դեպքը: P3 տրանզիստորը P1 տրանզիստորի փականը միացնում է Մնուցում 2-ին և հուսալիորեն փական աշխատում:

Մյուս դեպքում, երբ Մնուցում 2-ն է անջատվում, Մնուցում 1-ին միացված N3 տրանզիստորը բացվում է և P1 տրանզիստորի փականը միացնում հողանցմանը: Արդյունքում՝ բացվում է P1 տրանզիստորը, և P0-ի հարթակը միանում է Մնուցում 1-ին: Առաջարկվող համակարգի համար կատարվել է մոդելավորում HSpice ծրագրային գործիքի միջոցով 20 տարբեր դեպքերի համար: Ծայրագույն դեպքերի համար չափվել է P0 տրանզիստորի կորստի հոսանքը համար (աղ. 2.5): Փորձը կատարվել է երկու դեպքի համար: Առաջին դեպքում չափվել է P0-ի կորստի հոսանքը՝ առանց համակարգի կիրառման: Այս դեպքում առավելագույն հոսանքը $\sim 2,7$ մկրԱ է:

Առաջարկվող համակարգի մոդելավորման արդյունքները

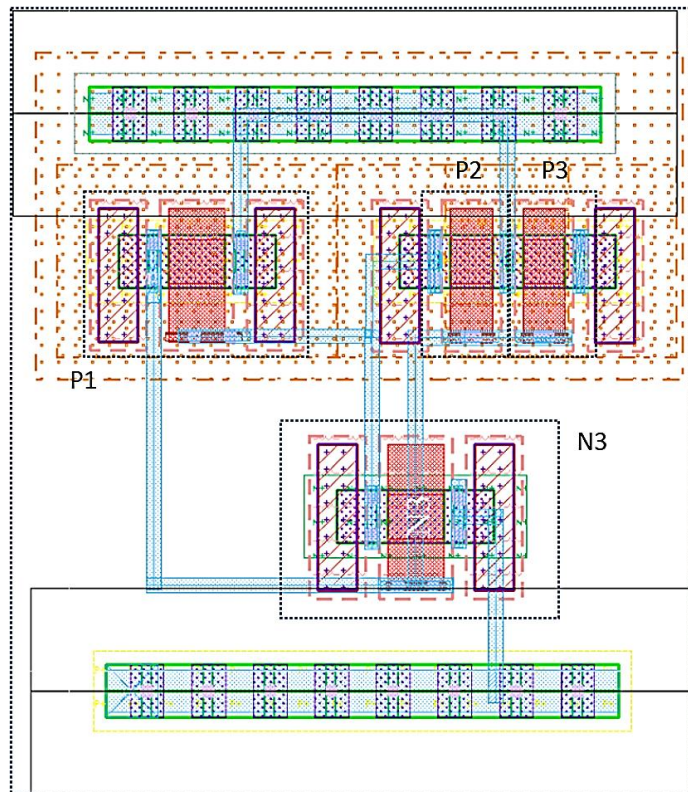
Մոդելավորման դեպքերը	Կորստի հոսանքը՝ առանց համակարգի կիրառման (մկրԱ)	Կորստի հոսանքը համակարգի կիրառմամբ (նԱ)
Տիպային- տիպային (55°C)	0,25	4,2
Արագ-արագ (-40°C)	2,7	20
Դանդաղ-դանդաղ (125°C)	0,21	1,8

Երկրորդ դեպքում չափվել է P0-ի կորստի հոսանքը համակարգի կիրառմամբ: Այս դեպքում առավելագույն հոսանքը ~ 20 նԱ է: Արդյունքում տվյալ չափերով մեկ տրանզիստորի դեպքում համակարգը կորստի հոսանքը նվազեցնում է $\sim 98\%$ -ով:



Նկ. 2.38. Պաշտպանիչ համակարգի մոդելավորման արդյունքների
ժամանակային դիագրամները

Պաշտպանիչ համակարգի օգտագործմամբ և առանց դրա մոդելավորման արդյունքների ժամանակային դիագրամներից (նկ. 2.38) երևում է, որ այն զգալիորեն նվազեցրել է կորստի հոսանքները: Մոդելավորման բոլոր արդյունքները ներկայացված են տոպոլոգիական նախագծի (նկ. 2.39) տեսքով [135,136]:



Նկ. 2.39. Առաջարկվող համակարգի տոպոլոգիական նախագիծը

Առաջարկվող համակարգը համատեղելի է ժամանակակից ԿՄՕԿ տեխնոլոգիաներին և կարող է օգտագործվել արդի շարժական սարքերի Մ/Ե համակարգերում, որոնք պահանջում են էներգախնայողություն:

Եզրակացություններ

1. Մշակվել է ինքնակարգաբերվող և համապիտանի լայն հաճախականային շերտով հապաղման հետադարձ կապով սխեմա, որը հապաղման մի քանի տարրերի կիրառման շնորհիվ՝ ապահովում է 1 ԿՀg -ից մինչև ~8 ԳՀg հաճախականային շերտ, ինչը ~70%-ով մեծ է առկա լուծումների համեմատ:
2. Ստեղծվել է դիմադրությունների համաձայնեցման եղանակ, որը արտաքին կայուն պարամետրերով տարրը չօգտագործելու և առկա լուծումների համեմատ 12...72%-ով պակաս էներգասպառման հաշվին ապահովում է էապես լավ ~5,1% կարգաբերման սխալանք:
3. Առաջարկվել են լցման գործակցի ճշգրտման սխեմաներ, որոնք ինքնակարգաբերմամբ ԴՌ-ով և առանց դրա օգտագործման ճարտարապետությունների կիրառման հաշվին ապահովում են առկա լուծումներն էապես գերազանցող պարամետրեր՝ առավելագույնը $\sim \pm 0,78\%$ ԴՌ-ով և $\sim \pm 1\%$ առանց ԴՌ-ի լցման գործակցի շեղում՝ մուտքային ազդանշանի $\pm 8\%$ շեղման դեպքում:
4. Մշակվել է ժամանակների պաշարների ճշգրտման համակարգ, որը ինքնակարգաբերմամբ և անկախ ԳԼԶ-ից, ժամանակային պաշարների ճշգրտման հաշվին, բացառում է կարգման կամ հաստատման փոքր տևողություններից առաջացած թրթռոցը, փոքրացնում է փոխանցված տվյալի սխալանքը և կրճատում նախագծման ժամկետը մոտ 70%-ով:
5. Ստեղծվել է բազմասնուցումային համակարգերում լրացուցիչ էներգասպառման կորուստները բացառող մեթոդ, որը ԿԲ-ի վրա մակերեսի ~5 մկմ²-ով մեծացման հաշվին ապահովում է սնման լարումների անջատումներից առաջացած կորստի հոսանքների ~98 % նվազեցում:

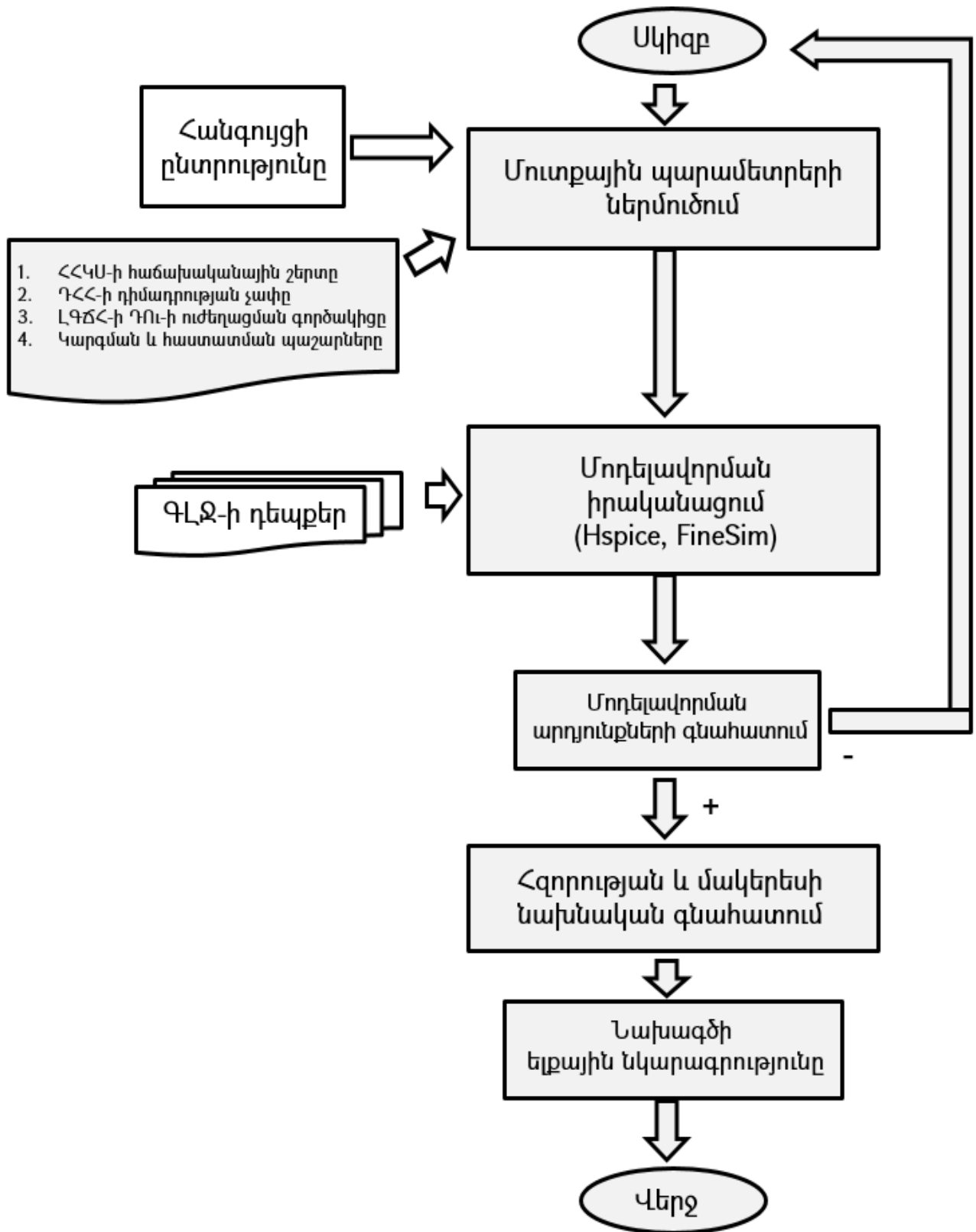
ԳԼՈՒԽ 3. ՄՈՒՏՔ/ԵԼՔ ՀԱՆԳՈՒՅՑՆԵՐԻ ԱՇԽԱՏԱՆՔԱՅԻՆ ՌԵԺԻՄՆԵՐԻ ԿԱՅՈՒՆԱՑՄԱՆ ԾՐԱԳՐԱՅԻՆ ՄԻՋՈՑԻ ՆԿԱՐԱԳՐՈՒԹՅՈՒՆԸ ԵՎ ՕԳՏԱԳՈՐԾՈՒՄԸ

Առաջարկվող լուծումների և ճարտարապետությունների իրականացման համար ստեղծվել է IO Designer ծրագրային միջոց, որը հեշտացնում է նախագծողի աշխատանքը և նվազեցնում նախագծման ժամկետը:

Այն իրագործված է MS Visual Studio .NET-2010 միջավայրում tcl և perl սկրիպտավորման լեզուներով: Գործիքը կողմնորոշված է Windows օպերացիոն համակարգերի համար:

Առաջարկվող ծրագրային միջոցը հնարավորություն է տալիս կատարել ներկայացված ճարտարապետությունների ցանկալի պարամետրերով նախագծում, մոդելավորում և արդյունքների վերլուծություն: IO Designer ծրագրային գործիքը կարելի է օգտագործել նաև մեկ տեխնոլոգիական գործընթացից մյուսին անցնելիս նախագծի չափերի մասշտաբավորման և պարամետրերի ճշգրտման համար: Առաջարկվող ծրագրային միջոցը հնարավորություն է տալիս նաև գնահատել նախագծի էներգասպառման ծախսը և կատարել ԿԲ-ի վրա զբաղեցված մակերեսի գնահատում:

Ծրագրային գործիքի աշխատանքը հիմնված է Սինոփսիս ընկերության Custom Designer [135,136], HSpice [134], FineSim [137] և CosmosScope [138] նախագծման և վերլուծման համար նախատեսված գործիքների վրա: Մոդելավորման արդյունքում ստացված արդյունքների վերլուծությունից հետո նախագծողը կարող է գեներացնել նախագծի ելքային նկարագրությունը: Առաջարկվող ծրագրային գործիքը հնարավորություն է տալիս նվազեցնելու տվյալ տիպի նախագծերի նախագծման ժամկետը ընդհուպ մինչև ~ 10 անգամ: IO Designer-ը իրականացնում է Մ/Ե սարքերի աշխատանքային ռեժիմների կայունացման հանգույցների նախագծում և տպաստում է գնահատելու նախագծի նախնական էներգասպառման և մակերեսի ծախսը: IO Designer ծրագրային գործիքի աշխատանքը կարելի է նկարագրել փուլերի հաջորդականությամբ կամ երթուղով (նկ. 3.1):



Նկ. 3.1. IO Designer ծրագրային միջոցի աշխատանքային երթուղու բլոկ-դիագրամը

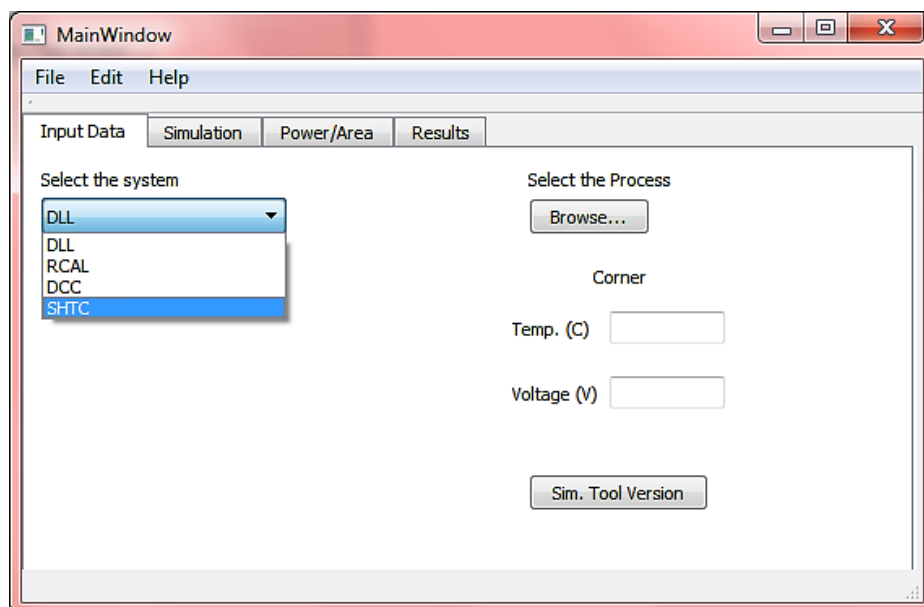
3.1. Մուտք/ելք հանգույցների աշխատանքային ռեժիմների կայունացման ծրագրային միջոցի կառուցվածքը և աշխատանքի սկզբունքը

Գործնականում նախագծման ժամկետի 10...50% բաժինը նախագծողը վատնում է նախագծմանն անհրաժեշտ մուտքային տվյալների նախապատրաստման, մոդելավորումից հետո զգուշացումների և սխալների վերացման գործընթացի վրա: Առաջարկվող IO Designer ծրագրային գործիքը թույլ է տալիս նախագծողին ավտոմատացնել նաև մուտքային տվյալների նախապատրաստման գործընթացը՝ կրճատելով նախագծման ժամկետը:

IO Designer-ը հարմարեցված է նախագծման գործընթացին և ունի նախագծմանը կողմնորոշված հարմարավետ ինտերֆեյս: Շատ կարճ ժամանակահատվածում կարելի է ներմուծել նախագծի մուտքային տվյալները, որից հետո կատարել մոդելավորում:

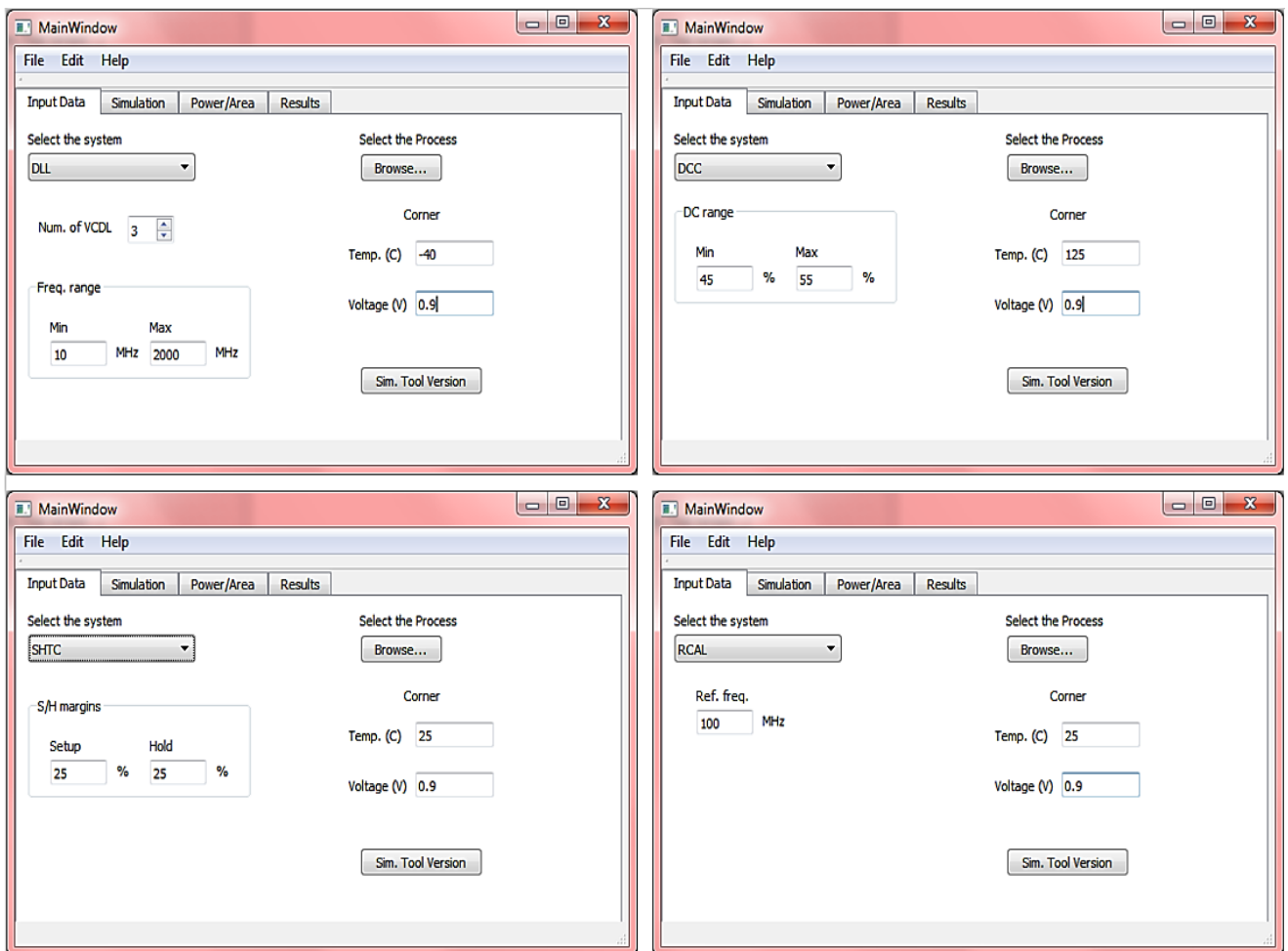
IO Designer գործիքը (նկ. 3.2) ունի չորս հիմնական պատուհաններ՝

1. Input Data,
2. Simulation,
3. Power/Area Estimation,
4. Results :



Նկ. 3.2. IO Designer ծրագրային գործիքի հիմնական տեսքը և «Input Data» պատուհանը

Առաջարկվող ծրագրային գործիքի «**Input Data**» բաժինը բաղկացած է չորս ենթաբաժիններից: Կարգաբերման հանգույցի ընտրությունը կատարվում է «**Select the System**» դաշտում, որտեղ կան «**DLL**», «**RCAL**», «**DCC**» և «**SHTC**» տարբերակները: Կախված «**Select the System**» դաշտում ընտրված համակարգերից՝ փոխվում են մուտքային պարամետրերի ներմուծման դաշտերը (նկ. 3.3):



Նկ. 3.3. IO Designer ծրագրային գործիքի «Select the System» դաշտը

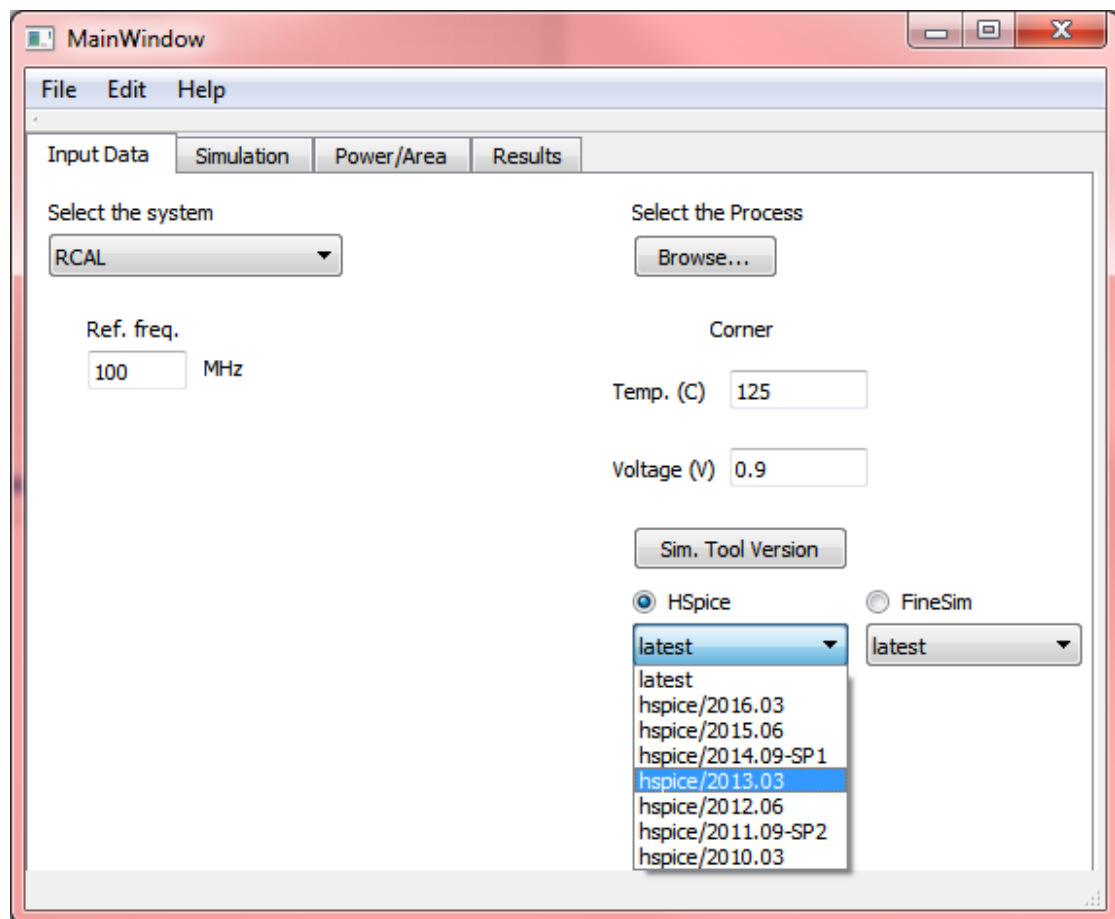
«**Select the System**» դաշտում «**DLL**»-ի ընտրության դեպքում առաջանում է «**Freq range**» դաշտը, որում նախագծողը, «**min**» և «**max**» ենթադաշտերում պետք է մուտքագրի ՀՀԿՍ-ի աշխատանքային ցանկալի հաճախության շերտը:

Համապատասխանաբար «**RCAL**» ընտրության դեպքում «**Ref. Freq.**» դաշտում պետք է մուտքագրել հենակային հաճախությունը, «**DCC**»-ում՝ առավելագույն և նվազագույն լցման գործակիցները, իսկ «**SHTC**»-ում՝ կարգման և հաստատման ժամանակների ցանկալի պաշարները:

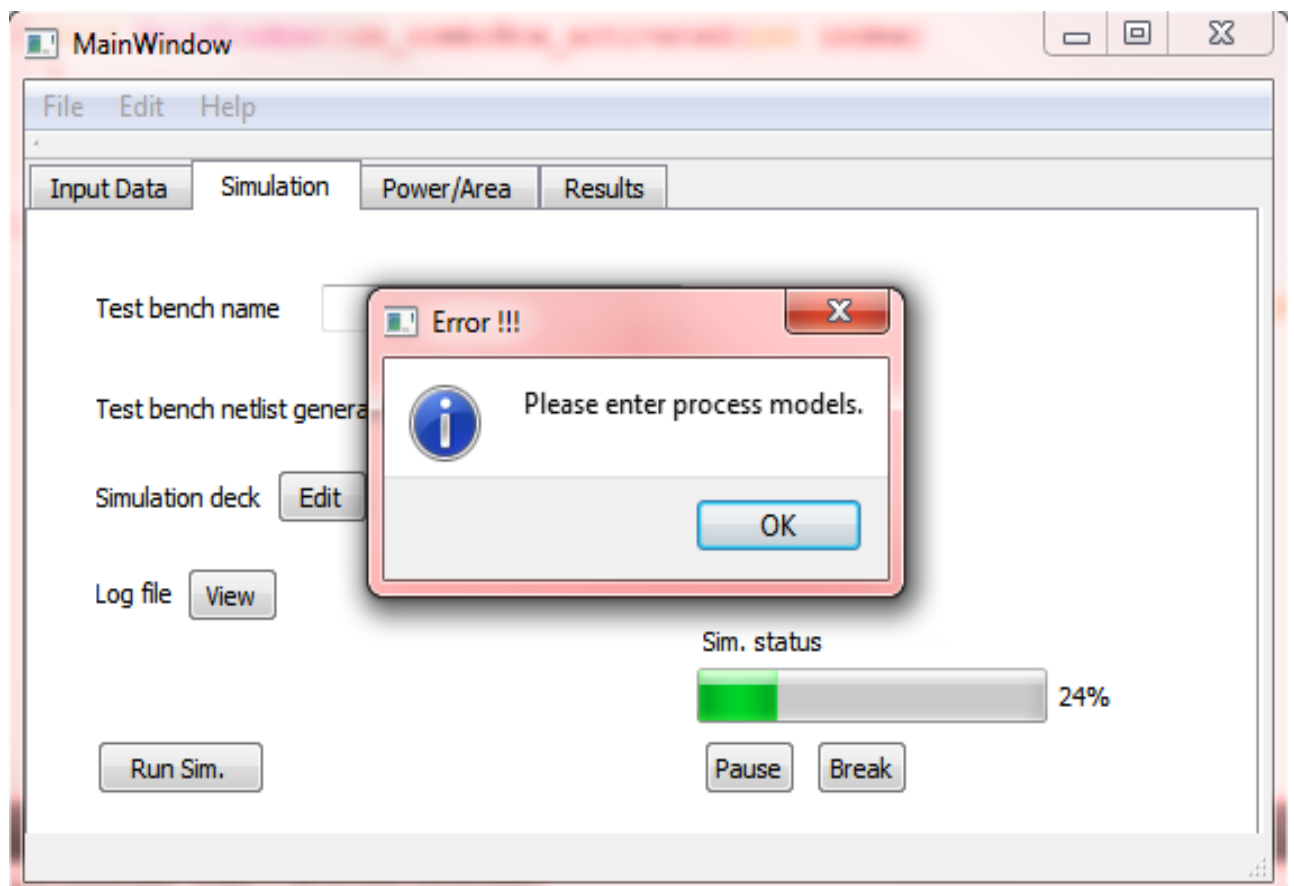
«**Input Data**» էջում կա նաև «**Corner**» դաշտը, որտեղ լրացվում են մոդելավորման դեպքերի ջերմաստիճանը («**Temp (°C)** ») և սնման լարման արժեքը («**Voltage**»):

«**Select Process**» դաշտի «**Browse...**» կոճակով ընտրվում են տեխնոլոգիական գործընթացի համապատասխան մոդելները, իսկ «**Sim. Tool Version**» կոճակով՝ HSpice կամ FineSim մոդելավորման գործիքների թողարկման տարբերակները (նկ. 3.4):

Որոշ դաշտերը չլրացնելու դեպքում մոդելավորումից առաջ ծրագիրը վերադարձնում է զգուշացման (Warning!) կամ խափանման (Error!) հաղորդագրություններ: Օրինակ՝ «**Select Process**» դաշտը չլրացնելու դեպքում IO Designer ծրագրային միջոցը վերադարձնում է համապատասխան հաղորդագրությունը (նկ. 3.5):



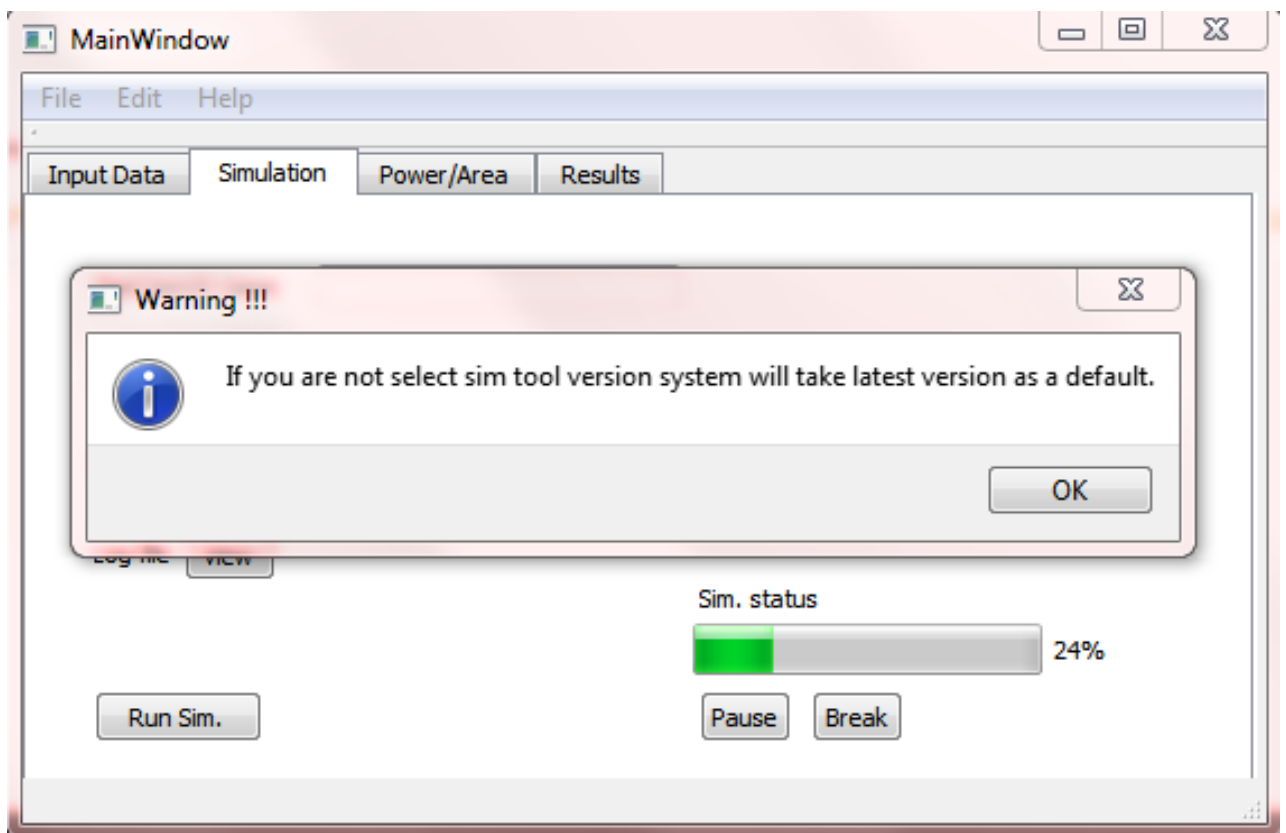
Σχ. 3.4. IO Designer δρωαγραμμήν գործիքի «Sim. Tool Version» բաժինը



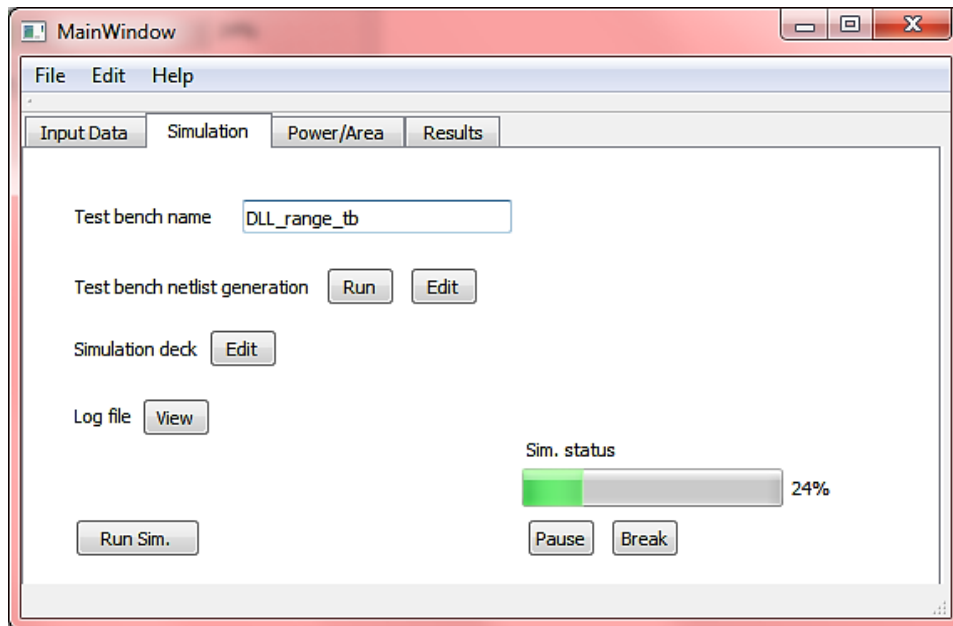
Նկ. 3.5. IO Designer ծրագրային գործիքի սխալի հաղորդագրությունը

Կան նաև դաշտեր, որոնք ունեն լռությամբ սահմանվող արժեքներ, և դրանք չլրացնելու դեպքում ծրագիրը վերադարձնում է զգուշացնող հաղորդագրություն, այդպիսով տեղեկացնելով նախագծողին ընտրության մասին տվյալները: Օրինակ՝ «**Sim. Tool Version**» դաշտում մոդելավորման գործիքի թողարկման տարբերակը չընտրելու դեպքում ծրագիրը կվերադարձնի ստորև պատկերված նախազգուշացնող հաղորդագրությունը (նկ. 3.6):

IO Designer ծրագրային գործիքի հաջորդ էջը «**Simulation**»-ն է (նկ. 3.7), որի «**Test bench name**» դաշտը հնարավորություն է տալիս ընտրել փորձարկման սխեման, իսկ «**Test bench netlist generation**» դաշտը թույլ է տալիս «Custom Designer» գործիքի միջավայրից ստանալ փորձարկման սխեմայի նկարագրությունը: «**Edit**» կոճակները թույլ են տալիս փոփոխել արդեն առկա սխեմայի և մոդելավորման նկարագրությունները: «**Log file**» դաշտի «**View**» կոճակը թույլ է տալիս դիտել մոդելավորման ընթացքի արդյունքները:



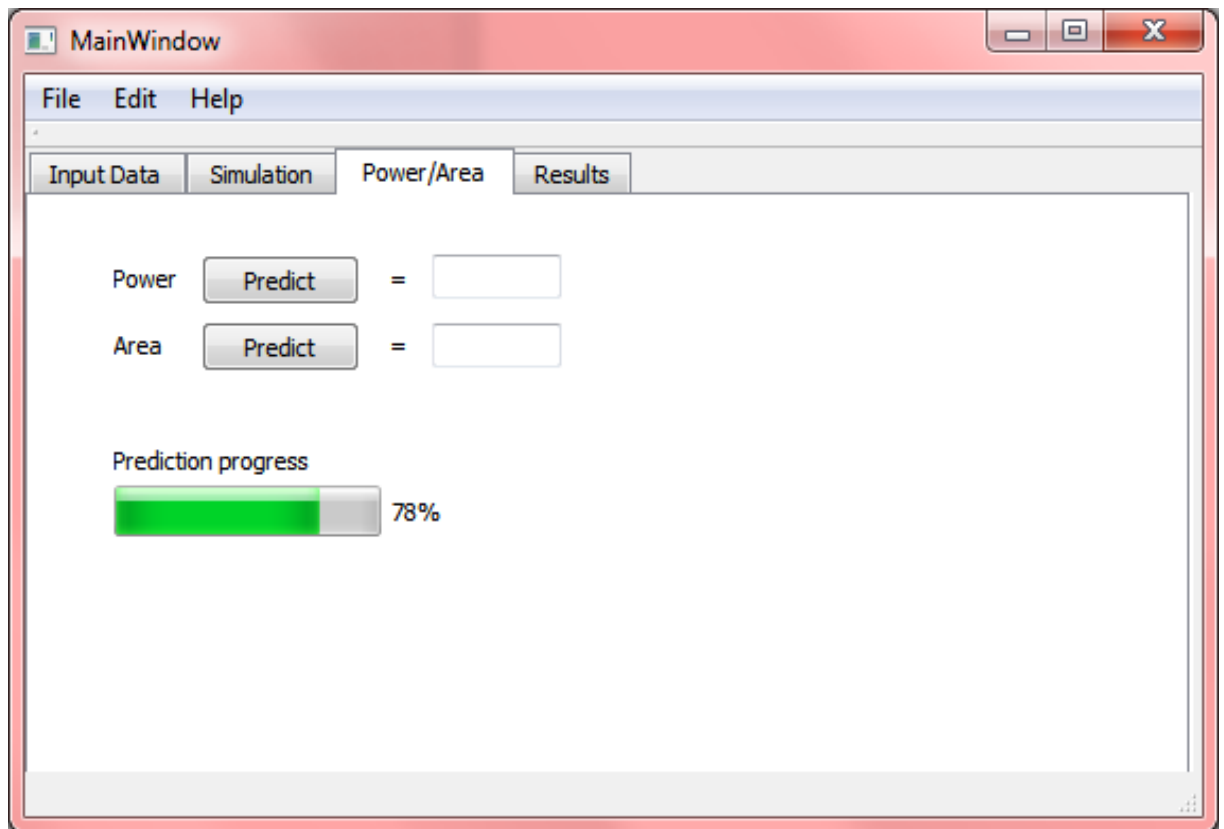
Նկ. 3.6. IO Designer ծրագրային գործիքի նախազգուշացնող հաղորդագրությունը



Նկ. 3.7. IO Designer ծրագրային գործիքի «Simulation» էջը

«**Simulation**» էջում առկա է նաև «**Sim. status**» դաշտը, որը ցույց է տալիս մոդելավորման կարգավիճակը՝ արտահայտված տոկոսներով: «**Pause**» կամ «**Break**» կոճակները համապատասխանաբար ընդհատում կամ դադարեցնում են մոդելավորման գործընթացը:

Առաջարկվող ծրագրային ապահովման երրորդ էջը «**Power & Area**»-ն է (նկ. 3.8): Այս բաժինը հնարավորություն է տալիս գնահատել նախագծի էներգասպառման և մակերեսի ծախսը՝ առանց նախագծի հետտոպոլոգիական մոդելավորման արդյունքների: «**Predict**» կոճակը կատարում է «գնահատում» գործողությունը, իսկ «**Refresh**»-ը՝ թարմացնում է արդյունքները:



Նկ. 3.8. IO Designer ծրագրային գործիքի «Power & Area» էջը

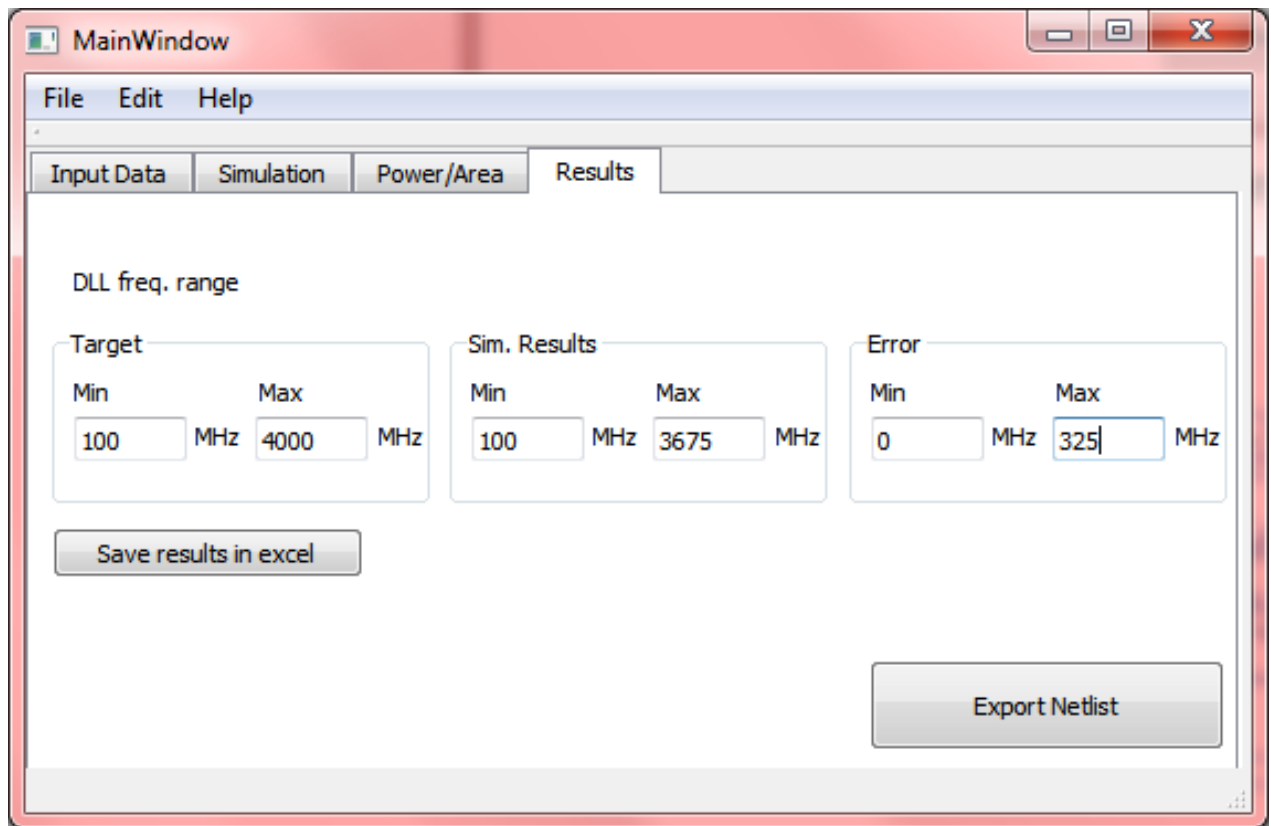
«**Power & Area**» էջը կատարում է հզորության և մակերեսի ծախսի մոտավոր գնահատում: Պարզ է, որ հետտոպոլոգիական մոդելավորումից հետո արդյունքները կարող են տարբեր լինել:

IO Designer ծրագրային գործիքի վերջին էջը «**Results**»-ն է (նկ. 3.9): Այն նախագծողին տրամադրում է մոդելավորման արդյունքները: «**Target**» դաշտի «**min**» և «**max**» հատվածներում ներկայացվում են նախագծի մուտքային տվյալները, իսկ «**Results**» հատվածում՝ մոդելավորումից ստացված արդյունքները: «**Error**» դաշտում հաշվարկվում են աշխատանքային հաճախության շերտի վերին և ստորին սահմանների մուտքային և ստացված արդյունքների տարբերությունները:

Եթե արդյունքները բավարարում են պահանջները, նախագծողը «**Export Netlist**» կոճակով կարող է պահպանել նախագծի ընթացիկ նկարագրությունը:

IO Designer ծրագրային գործիքի «**Results**» էջի տեսքը «**RCAL**» հանգույցի դեպքում պատկերված է նկ. 3.10-ում: Այս պատուհանում ծրագիրը վերադարձնում է

կարգաբերումից հետո դիմադրությունը («**Results**») և ցանկալի արդյունքից շեղվածությունը («**Error**»)՝ արտահայտված տոկոսներով:



Նկ. 3.9. «DLL» հանգույցի դեպքում IO Designer ծրագրային գործիքի «Results» էջը

«DCC» և «SHTC» հանգույցների «**Results**» էջի (նկ. 3.10) «DCC» հանգույցի դեպքում ծրագիրը չափում է լցման գործակցի հնարավոր ուղղման տիրույթի վերին և ստորին սահմանները, իսկ «SHTC»-ի դեպքում՝ կարգման և հաստատման ժամանակների պաշարները: «**Results**» էջի «**Save results in excel**»-ը հնարավորություն է տալիս պահպանել նաև ստացված արդյունքները՝ *.xls ձևաչափով հետագա վերլուծության համար:

MainWindow

File Edit Help

Input Data Simulation Power/Area Results

Resistance results after calibration

Target (Ohms)	Sim. Results (Ohms)	Error (%)
50	49.2	1.6

Save results in excel

Export Netlist

MainWindow

File Edit Help

Input Data Simulation Power/Area Results

Delay cell range

Target		Sim. Results		Error	
Min	Max	Min	Max	Min	Max
40	60	42	55	2	5

Save results in excel

Export Netlist

MainWindow

File Edit Help

Input Data Simulation Power/Area Results

Setup and Hold Times Margins

Target		Sim. Results		Error	
Setup	Hold	Setup	Hold	Setup	Hold
25	25	23	29	2	4

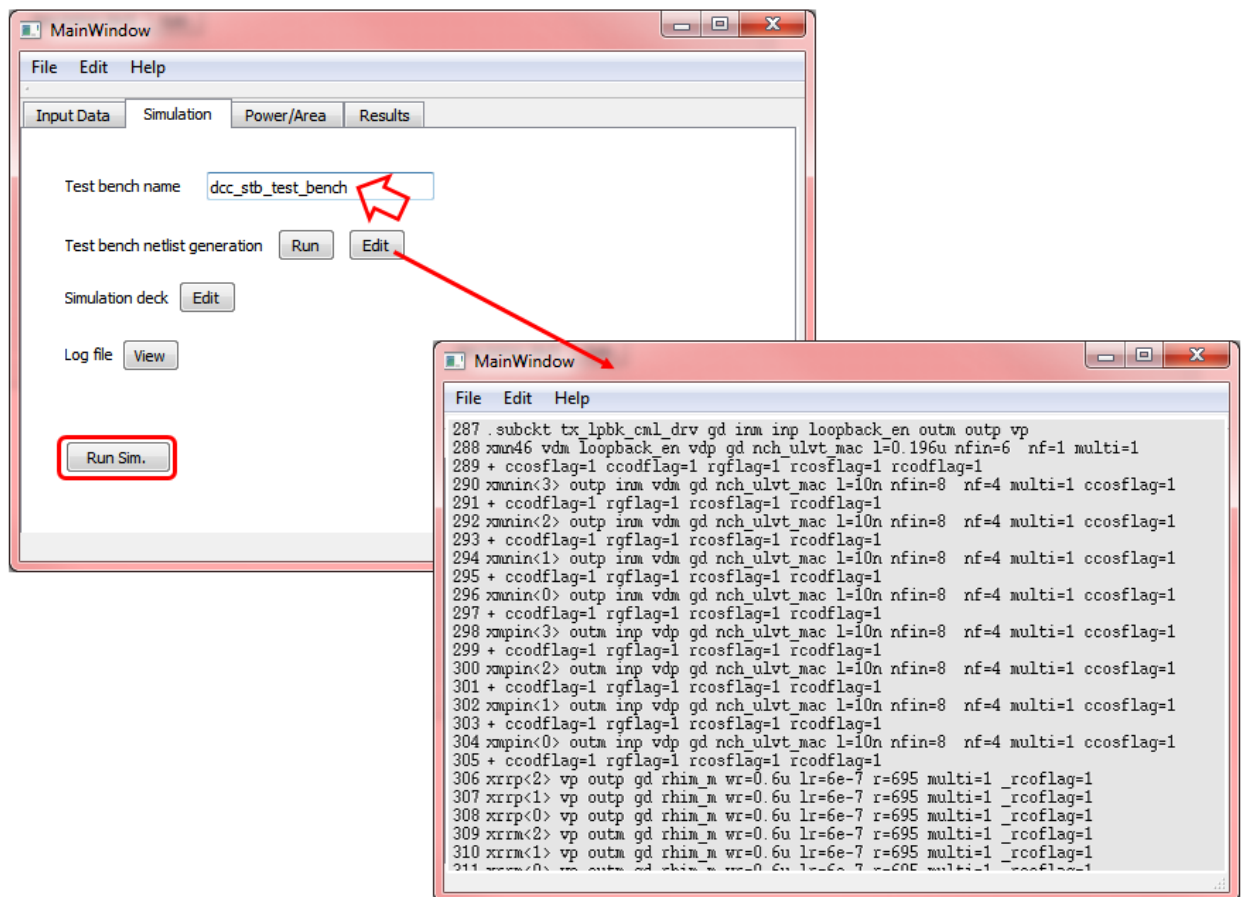
Save results in excel

Export Netlist

Նկ. 3.10. «RCAL», «DCC» և «SHTC» հանգույցների դեպքում IO Designer ծրագրային գործիքի «Results» էջը

3.2. Մուտք/ելք հանգույցների աշխատանքային ռեժիմների կայունացման ծրագրային միջոցով նախագծումը

Ներկայացված IO Designer ծրագրային գործիքը մշակված է մուտք/ելք հանգույցների աշխատանքային ռեժիմների կայունացման առաջարկվող հանգույցների մոդելավորման, ճշգրտման և պարամետրերի վերլուծման համար: Այն օգնում է նախագծողին՝ հեշտությամբ ընտրելու կայունացման հանգույցներից որևէ մեկը, մոդելավորման դեպքը և կատարելու մոդելավորում: IO Designer նախագծման գործիքը նպաստում է՝ ավտոմատացնելու նախագծողի աշխատանքը:

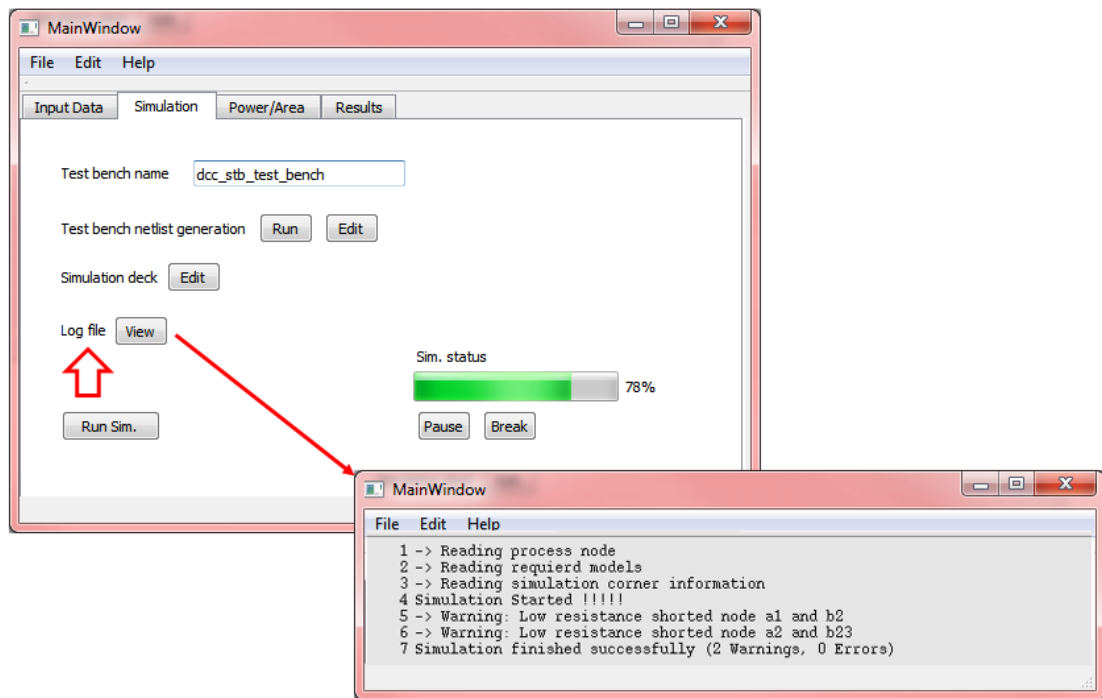


Նկ. 3.12. IO Designer ծրագրային գործիքի «Simulation» էջի օգտագործումը

«Simulation» էջի «Test bench name» դաշտում լրացվում է թեստավորման սխեմայի անունը, այնուհետև «Test bench netlist generation» դաշտում «Run» կոճակի միջոցով գեներացվում է թեստավորման սխեմայի նկարագրությունը (նկ. 3.11): «Test bench netlist generation» դաշտի «Edit» կոճակով կարելի է փոփոխել

անհրաժեշտության դեպքում թեստավորման սխեմայի նկարագրությունը: «**Run Sim.**» կոճակով նախագծողն ազդարարում է մոդելավորման գործընթացի սկիզբը:

«**Simulation**» էջի «**Log file**» դաշտի «**View**» կոճակն օգնում է նախագծողին տեղեկություն ստանալ մոդելավորման ընթացքի, առաջացած սխալների և զգուշացումների մասին (նկ. 3.12):

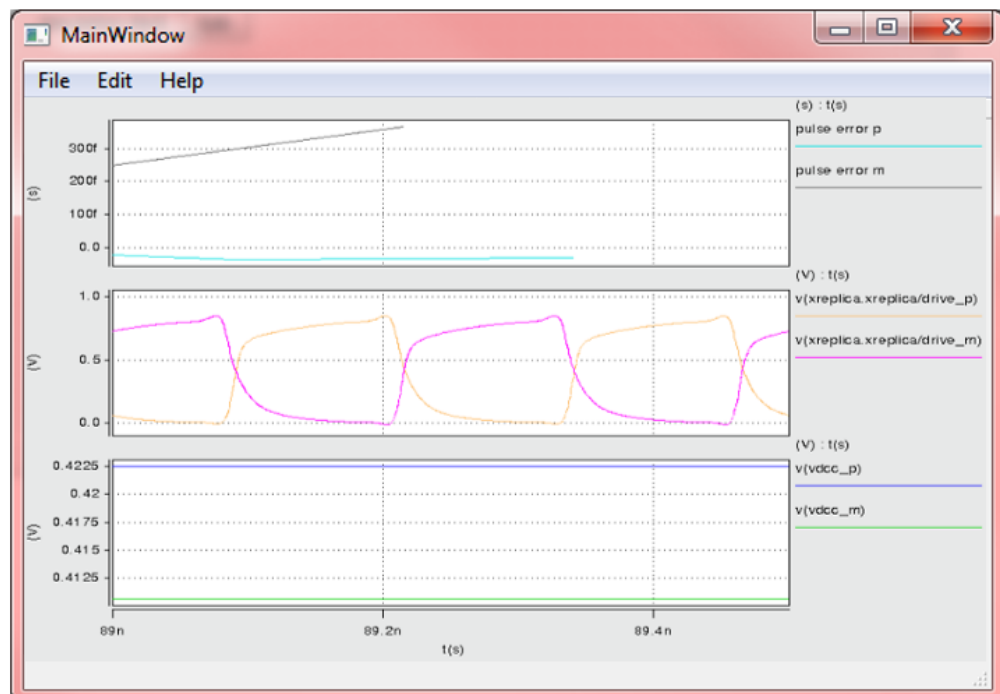
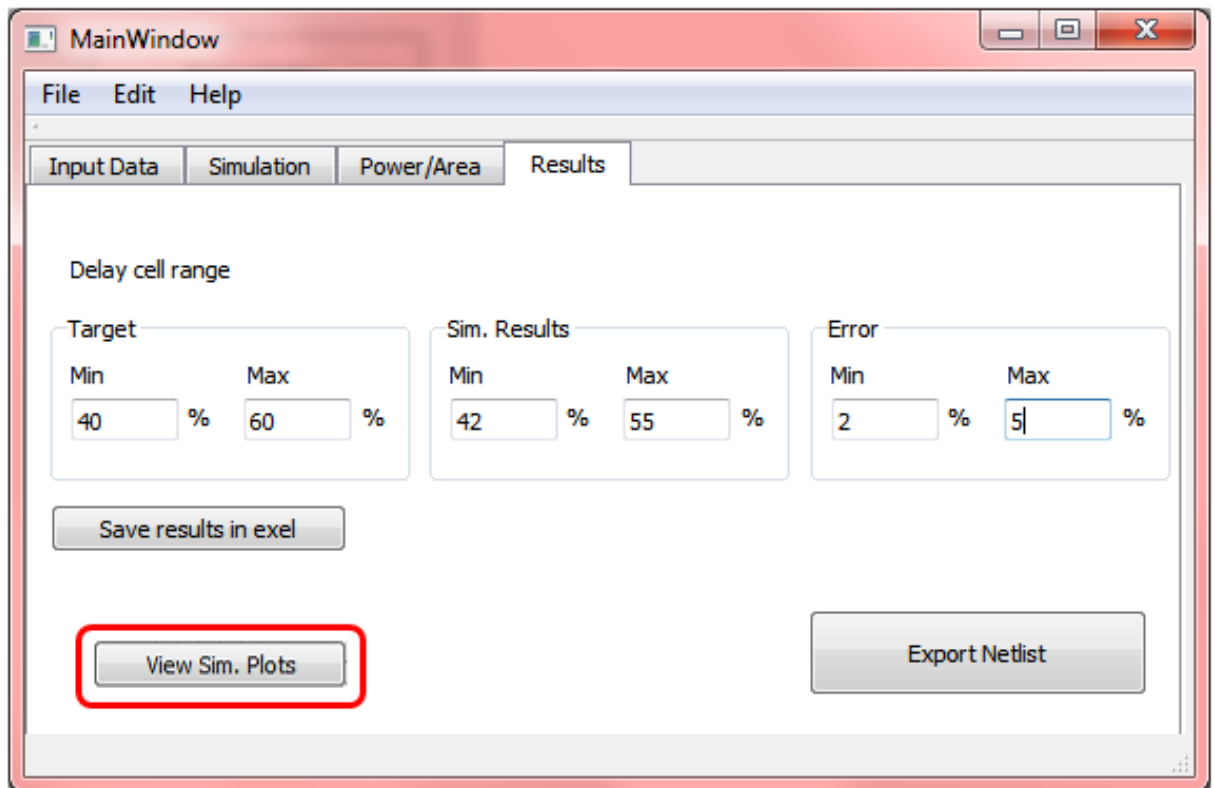


Նկ. 3.12. IO Designer ծրագրային գործիքի «Simulation» էջի «Log file» դաշտը

Բացի «**Results**» բաժնում մոդելավորման տեսքատային արդյունքներից, նախագծողը կարող է օգտագործել «**View Sim. Plots**» կոճակը, որը տրամադրում է մոդելավորման արդյունքների ազդանշանները (նկ. 3.13): Այս բաժինը հնարավորություն է տալիս նախագծողին, սխեմայի աշխատանքի խափանման դեպքում, մոդելավորման ազդանշանների տեսքից հեշտությամբ որոշել և ուղղել խափանման հիմնական պատճառը: Նախագծողը կարող է որոշ ուղղումներ կատարել մուտքային տվյալներում և կրկնել մոդելավորման գործընթացը:

Առաջարկվող բոլոր մեթոդների և լուծումների մոդելավորումները կատարվել է IO Designer ծրագրային միջոցով: Առաջարկվող ծրագրային գործիքով կատարված մոդելավորման առավելագույն ժամանակը, առանց տոպոլոգիական նախագծի,

կազմել է ~ 1 ժ 12 p , իսկ տոպոլոգիական նախագծի մակաբուծային նկարագրությամբ ~ 2 ժ 40 p : Նախագծման ժամկետը կրճատվել է մոտ 10 անգամ:



Նկ. 3.13. IO Designer ծրագրային գործիքի «Results» էջի «View Sim. Plots» դաշտը

3.3. IO Designer ծրագրային միջոցի արդյունավետության գնահատումը

Առաջարկվող ծրագրային միջոցի արդյունավետության գնահատման նպատակով կատարվել են ՀՀԴ3.0 ստանդարտին բավարարող Մ/Ե հանգույցի ՀՀԿՍ-ի նախագծումը և մոդելավորումը SAED 32/28 նմ տեխնոլոգիական գործընթացի համար:

Գնահատման համար ընտրվել են ՀՀԿՍ-ի մշակման դեպքը և հետևյալ հիմնական չափանիշները.

1. մուտքային հենակային հաճախականային տարբեր շերտերի դեպքում ելքային ազդանշանի կարգաբերման փուլերի ճշտության համեմատություն,
2. ծրագրային միջոցով նախապես գնահատման և մոդելավորումից ստացված արդյունքների համեմատություն,
3. մակերեսի և էներգասպառման նախապես գնահատված և մոդելավորման արդյունքում ստացված տվյալների համեմատություն:

Աղյուսակ 3.1

Առաջարկվող և առկա չորս մեթոդների կիրառմամբ ՀՀԿՍ-ների վատագույն դեպքի պարամետրերի համեմատությունը

SS, 125°C, 0,9Կ	Մեթոդ 1	Մեթոդ 2	Մեթոդ 3	Մեթոդ 4	Առաջարկվող մեթոդը	Առաջարկվող ծրագրային գործիքով ստացված արդյունքները
Աշխատանքային առավելագույն հաճախությունը ($U_{\text{Հ}}$)	~400	~400	~700	~2500	~8000	~7500
Աշխատանքային նվազագույն հաճախությունը ($U_{\text{Հ}}$)	0.25	0.8	160	720	0.1	0.1
Արդյունարար թրթռոցը վատագույն ՀԳ-ի դեպքում (μV)	47	-	-	-	25	26
Հոսանքի ծախսը (մԱ) (FF/4000.9Կ)	3.7	11.6	7.2	15.5	8.7	9.2 (կանխատեսված արդյունք)
Փուլի ճշտությունը ($^\circ$)	7	11	8.9	2.8	1.8	2.5
Մակերեսը (մմ^2)	0.15	-	0.06	0.003	0.25	0.27 (կանխատեսված արդյունք)

IO Designer ծրագրային գործիքի «Simulation» էջի «Predict» դաշտերում կատարվում է նախագծի էներգասպառման և մակերեսի նախնական կանխատեսում, որի արդյունքները կարող են շեղված լինել վերջնական մոդելավորման արդյունքներից: Առաջարկվող ծրագրային գործիքով կանխատեսված արդյունքները վատագույն դեպքում շեղվել են՝ էներգասպառումը $\sim 30\%$ -ով և մակերեսի չափումը՝ $\sim 8\%$ -ով (աղ. 3.1):

IO Designer ծրագրային գործիքով նախագծված առաջարկվող ճարտարապետությամբ ՀՀԿՍ-ի փուլի ճշտությունը 2.5° է, ինչը $\sim 30\%$ -ով ավելի է մոդելավորման ստացված արդյունքներից:

Առաջարկվող ՀՀԿՍ-ի ճարտարապետությունը համատեղելի է ԿՄՕԿ տեխնոլոգիայի հետ, իսկ մոդելավորման արդյունքները բավարարում են արդի Մ/Ե սարքերի ստանդարտների պահանջները:

Եզրակացություններ

1. Առաջարկված լուծումները և մեթոդները օգտագործվել են IO Designer ծրագրային գործիքում: Ծրագրային միջոցը կիրառություն է գտել «ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ-ում և օգտագործվում է Մ/Ե սարքերի ենթահանգույցների նախագծման և այլ բնույթի տարատեսակ գործընթացների պարզեցման նպատակով: Ծրագրային միջոցի փորձարկման ընթացքում պարզ է դարձել, որ IO Designer միջոցը նպաստում է՝ մոտ 10 անգամ կրճատելու նախագծման և մուտքային տվյալների նախապատրաստման վրա ծախսվող ժամանակը:
2. Առաջարկվող մեթոդների շնորհիվ՝ հնարավոր է ընդամենը էներգասպառման առավելագույնը ~25%-ով և ԿԲ-ի վրա զբաղեցված մակերեսի ~20% մեծացման արդյունքում արդի Մ/Ե սարքերի ենթահանգույցները դարձնել ավելի համապիտանի նախագծման և տեխնոլոգիական այլ գործընթացներում վերամշակելու համար:

ԵԶՐԱՀԱՆԳՈՒՄ

- Մշակվել է ինքնակարգաբերվող և համապիտանի լայն հաճախականային շերտով հապաղման հետադարձ կապով սարք, որը մի քանի հապաղման տարրերի կիրառման շնորհիվ, ապահովում է 1 ԿՀց -ից մինչև ~8 ԳՀց հաճախականային շերտ, ինչը ~70%-ով մեծ է առկա լուծումների համեմատ:
- Ստեղծվել է դիմադրությունների համաձայնեցման եղանակ, որը արտաքին կայուն պարամետրերով տարրը չօգտագործելու հաշվին ապահովում է առկա լուծումների համեմատ 12...72%-ով պակաս էներգասպառում, բավարար՝ ~5,1% կարգաբերման սխալանք և էապես փոքր մակերես:
- Առաջարկվել են լցման գործակցի ճշգրտման սխեմաներ, որոնք ինքնակարգաբերման ԴՈւ-ով և առանց դրա օգտագործման ճարտարապետությունների կիրառման հաշվին ապահովում են առկա լուծումներին էապես գերազանցող պարամետրեր՝ առավելագույնը $\sim \pm 0,78\%$ ԴՈւ-ով և $\sim \pm 1\%$ առանց ԴՈւ-ի լցման գործակցի շեղում, մուտքային ազդանշանի $\pm 8\%$ շեղման դեպքում:
- Մշակվել է ժամանակների պաշարների ճշգրտման համակարգ, որը ինքնակարգաբերմամբ և անկախ ԳԼՋ-ից ժամանակային պաշարների ճշգրտման հաշվին բացառում է կարգման կամ հաստատման փոքր տևողություններից առաջացած թրթռոցը, փոքրացնում է փոխանցված տվյալի սխալանքը և կրճատում նախագծման ժամկետը մոտ 70%-ով:
- Ստեղծվել է բազմասնուցումային համակարգերում լրացուցիչ էներգասպառման կորուստները բացառող մեթոդ, որը ԿԲ-ի վրա մակերեսի ~5 մկմ²-ով մեծացման հաշվին ապահովում է սնման լարումների անջատումներից առաջացած կորստի հոսանքների ~98 % նվազեցում:
- Առաջարկված լուծումները և մեթոդները օգտագործվել են IO Designer ծրագրային գործիքում: Ծրագրային միջոցը կիրառություն է գտել «ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ-ում և օգտագործվում է Մ/Ե սարքերի ենթահանգույցներ նախագծման և այլ բնույթի տարատեսակ գործընթացների պարզեցման նպատակով: Ծրագրային միջոցի փորձարկման ընթացքում

պարզ է դարձել, որ IO Designer միջոցը նպաստում է մոտ 10 անգամ կրճատելու նախագծման և մուտքային տվյալների նախապատրաստման վրա ծախսվող ժամանակը: Առաջարկվող մեթոդների ներմուծման շնորհիվ ընդամենը էներգասպառման առավելագույնը ~25%-ով և ԿԲ-ի վրա զբաղեցված մակերեսի ~20% մեծացման արդյունքում հնարավոր է դառնում արդի Մ/Ե սարքերի ենթահանգույցները դարձնել ավելի համապիտանի նախագծման և տեխնոլոգիական այլ գործընթացում ներկայացման համար:

ՕԳՏԱԳՈՐԾՎԱԾ ԳՐԱԿԱՆՈՒԹՅՈՒՆ

1. Neil H. E. Weste, David Money Harris CMOS VLSI Design A Circuits and Systems Perspective // Macquarie University and The University of Adelaide, Fourth Edition, 13.6 I/O, 2011, Boston, Massachusetts, US, pp 590 – 612
2. Balamurugan. G., Casper. B., Jaussi. J.E., Mansuri. M., O'Mahony. F., Kennedy. J., Modeling and Analysis of High-Speed I/O Links // IEEE Transactions on Advanced Packaging. –2009. –P. 237-247.
3. Stojanović V. High-speed serial links: speed serial links: Design Trends and Challenges / Integrated Systems Group, Massachusetts Institute of Technology. – July 2005. -38p.
4. Inter-Chip Supplement to the USB Revision 3.0 Specification. – February, 2013.
5. Inter-Chip USB Supplement to the USB 3.1 Specification. – July, 2013.
6. PCI Express Base Specification Revision 3.0. – November, 2010.
7. Samuel P. High-Speed Serial I/O Design for Channel-Limited and Power-Constrained Systems / Texas A&M University. - 2010. -57p.
8. Garth Nash, Phase-Locked Loop Design Fundamentals // Freescale Semiconductor Literature Distribution Center, 2006., Denver, Colorado, US, pp 1-21.
9. Vazgen Melikyan, Arthur Sahakyan, Artak Hayrapetyan, Abraham Balabanyan, Milena Stanojlović and Grigor Zargaryan, Serializer/Deserializer Output Data Signal Duty Cycle Correction Method // Proceedings of 57th ETRAN Conference, Zlatibor, Serbia, June 3-6, 2013, pp. EL3.4.1-4.
10. S. Patil, S. B. Rudraswamy, Duty Cycle Correction Using Negative Feedback Loop // 16th International Conference "Mixed Design of Integrated Circuits and Systems", June 25-27, 2009, Poland., pp 425 - 472
11. Jiang, Yueming, and Lee, Edward, Design of Low-Voltage Bandgap Reference Using Transimpedance Amplifier // IEEE TCAS II, vol. 47, June 2000., pp. 552- 555.

12. Jorgen Andreas Michaelsen, Reference circuits // Department of Informatics, University of Oslo, Spring 2012, pp 1-47.
13. Christian Jebus B. Fayomi, Gilson I. Wirth, Herveb Facpong Achigui, Akira Matsuzawa, Sub 1 V CMOS bandgap reference design techniques // Wireless Smart Devices Labs, Computer Science Department, Montreal, Canada, 2010, pp 141–157.
14. Shopan din Ahmad Hafiz, Md. Shafiullah, Shamsul Azam Chowdhury, Design of a Simple CMOS Bandgap Reference // International Journal of Electrical & Computer Sciences IJECS-IJENS Vol:10 No:05, October 2010, pp 6 – 9.
15. P.E. Allen, Bandgap Voltage Reference // Analog Integrated Circuits and Systems, 2001, pp 1 – 14
16. Vazgen Melikyan, Abraham Balabanyan, Artak Hayrapetyan, Nazeli Melikyan, Receiver/Transmitter Input/Output Termination Resistance Calibration Method // IEEE XXXIII International Scientific Conference Electronics and Nanotechnology (ELNANO), 2013, pp 126 – 130
17. Melikyan Vazgen Sh., Aleksanyan Ani L., Galstyan Vache A., Harutyunyan Ani S., Self-calibration Method for Input/Output Termination Resistance Variation Elimination // IEEE XXXIV International Scientific Conference Electronics and Nanotechnology (ELNANO), 2014, pp 156 – 159.
18. Reydezel Torres-Torres, Vıctor H. Vega-Gonzalez, An Approach for Quantifying the Conductor and Dielectric Losses in PCB Transmission Lines // IEEE 18th Conference on Electrical Performance of Electronic Packaging and Systems, Portland, OR, 2009., pp.235-238.
19. Yongping Fan and Jeffrey E. Smith, On-Die termination Resistors With Analog Impedance Control for Standard Cmos Technology // IEEE Journal of solid-state circuits , February 2006, vol.38, no.2

20. H. Chang-Kyu, Stevan J. Cahill, Parallel Resistor circuit, on die termination device having the same, and semiconductor memory device having the on-die termination device // Dec. 31, 2009
21. P.E. Allen, Clock And Data Recovery Circuits // Frequency Synthesizers, 2003, pp 1 – 32
22. Rick Walker, Clock and Data Recovery for Serial Digital Communication // Hewlett-Packard Company Palo Alto, California, 2005, pp 1 – 103
23. Azita Emami, Clock Recovery // Computer Systems Laboratory Stanford University, 2001, pp 1 – 35
24. T. Lee and J Bulzacchelli, A 155-MHZ Clock Recovery Delay and Phase Locked Loop // JSSC, December 1992
25. Ruiyuan Zhang, Clock and Data Recovery Circuits // Washington State University School Of Electrical Engineering And Computer Science, August 2004, pp 1 – 143
26. Maher Assaad, Design and Modelling of Clock and Data Recovery Integrated Circuit in 130nm CMOS Technology for 10 Gb/S Serial Data Communication // The Department Of Electronics And Electrical Engineering Faculty Of Engineering University Of Glasgow, 2009, pp 1 – 140
27. Srikanth Gondi, Behzad Razavi, Equalization and Clock and Data Recovery Techniques for 10-Gb/s CMOS Serial-Link Receivers // IEEE Journal Of Solid-State Circuits, Vol. 42, No. 9, September 2007, pp 1999 – 2011
28. Bo-Qian Jiang, Cheng-Liang Hung, Bing-Hung Chen, Kuo-Hsing Cheng, A 6-Gb/s 3X-oversampling-like clock and data recovery in 0.13- μ m CMOS technology // IEEE International Symposium on Circuits and Systems, 2012, pp 2597 – 2600
29. Yuequan Liu, Yuan Wang*, Song Jia, and Xing Zhang, 180.5Mbps-8Gbps DLL-Based Clock and Data Recovery Circuit with Low Jitter Performance // IEEE International Symposium on Circuits and Systems, 24-27 May 2015, pp 1394 – 1397

30. Mahmoud Reza Ahmadi, Amir Amirkhany, Ramesh Harjani, A 5 Gbps 0.13 μ m CMOS Pilot-Based Clock and Data Recovery Scheme for High-Speed Links // IEEE Journal of Solid-State Circuits, August 2010, pp 1533 – 1541
31. Tiankuan Liu, A Serializer ASIC for High Speed Data Transmission in Cryogenic and HiRel Environment // IEEE Nuclear Science Symposium & Medical Imaging Conference, Oct. 30 2010 - Nov. 6 2010, pp 640 - 645
32. Diego Fabian Tondo, Ramiro Rogelio Lopez, A Low-Power, High-Speed CMOS/CML 16:1 Serializer // Proceedings of the Argentine School of Micro-Nanoelectronics, 2009, pp 81 - 86
33. Eung-ju Kim, Kwan-Jae Lee and Sukki Kim, A High Resolution Serializer and Deserializer Architecture for Mobile Image Sensor Module // Electrical and Computer Engineering (CCECE), 2010, pp 425 - 457
34. Mohammed Safaa A., Ibrahim Sameh A. Habib, 6-Gb/s serial link transceiver for NoCs // Electronics, Circuits, and Systems (ICECS), 2015 IEEE International Conference pp 425 – 428
35. Cao, J. Green, M. and et al., OC-192 transmitter and receiver in standard 0.18 μ m CMOS // IEEE J. Solid-state Circuits, Vol. 37, No.12, Dec, 2002., pp 425 – 430
36. Ke-Chung Wu, Jri Lee, A 2 $\times$ 25Gb/s Deserializer with 2:5 DMUX for 100Gb/s Ethernet Applications // ISSCC Next-Generation Optical & Electrical Interfaces, 2010, pp 374 - 376
37. Hari V. Venkatanarayanan Michael L. Bushnell, A Jitter Reduction Circuit Using Autocorrelation for Phase-Locked Loops and Serializer-Deserializer (SERDES) Circuits // 21st International Conference on VLSI Design, 2008, pp 581 – 588
38. Bui Chinh Hien, Seok-Man Kim, Kyoungrok Cho, Design of a Wave-Pipelined Serializer-Deserializer with an Asynchronous Protocol for High Speed Interfaces // Quality Electronic Design (ASQED), 2012, pp 265 - 268
39. S. Lee, K. Kim, N. Cho, and H. Yoo, Adaptive network-on-chip with wave-front train serialization scheme // Symposium on VLSI Circuits, Digest of technical paper, 2005, pp.104-107.

40. Nikola Nedovic, Nestoras Tzartzanis, A 40–44 Gb/s 3 x Oversampling CMOS CDR/1:16 DEMUX // IEEE Journal of Solid-State Circuits, Dec 2007, pp 2726 – 2734
41. Shannon Sawyer, Charles Moore, Duty Cycle Distortion Penalty // IEEE Agilent Technologies, May 4, 2005, pp 1 – 9
42. Juanda, Wei Shu, Joseph Chang and Wenfeng Yu, A 15nV/MHz Noise 0.2 μ V Offset Chopper Conditioning Amplifier for Monolithic Infrared Sensing Systems // International Symposium on Integrated Circuits, 2011, pp 368 - 371
43. Jiangfeng Wu, Gary K. Fedder, L. Richard Carley, A Low-Noise Low-Offset Chopper-Stabilized Capacitive-Readout Amplifier for CMOS MEMS Accelerometers // IEEE Solid-State Circuits Conference, 2002, pp 348 - 541
44. Walia Rajan, Pun Yu Fei, Quek Boon Seah, Offset cancellation and 1/f noise suppression scheme for chopper amplifiers // IEEE Circuits and Systems, 2002, pp 68 – 71
45. P. K. Chan, J. Cui, Design of Chopper-Stabilized Amplifiers with Reduced Offset for Sensor Applications // IEEE Sensors Journal, Dec 2008, pp 1968 – 1980
46. Seyed Nematollah Ahmadyan, Chenjie Gu, Suriyaprakash Natarajan, Eli Chiprout and Shobha Vasudevan, Fast Eye Diagram Analysis for High-Speed CMOS Circuits // Design, Automation & Test in Europe Conference & Exhibition, 9-13 March 2015, pp 1377 - 1382
47. Mihai Daraban, Dan Pitica, Analyzing Crosstalk Effects on a Parallel Bus Using Eye Diagram // Proceedings of the 34th International Spring Seminar on Electronics Technology, 2011, pp 403 - 408
48. Wei GAO, Lixi WAN, Shuhua LIU, Signal Integrity Design and Validation for Multi-GHz Differential Channels in SiP Packaging System with Eye Diagram Parameters // 11th International Conference on Electronic Packaging Technology & High Density Packaging, 2010, pp 607 – 611
49. Wei-Da Guo, Jeng-Hau Lin, Chien-Min Lin, Fast Methodology for Determining Eye Diagram Characteristics of Lossy Transmission Lines // IEEE Transactions On Advanced Packaging, Feb 2009, pp 175 – 183

50. Milad Mehri, Reza Sarvari, Atef Sadat Seydollahosseini, Eye Diagram Parameter Extraction of Nano Scale VLSI Interconnects // IEEE 21st Conference on Electrical Performance of Electronic Packaging and Systems, 2012, pp 327 – 330
51. Takaaki Okumura, Masanori Hashimoto, Setup Time, Hold Time and Clock-to-Q Delay Computation under Dynamic Supply Noise // IEEE 21st Conference on Electrical Performance of Electronic Packaging and Systems, 2012, pp. 775-780
52. B. Rebaud, M. Belleville, C. Bernard, Setup and Hold Timing Violations Induced by Process Variations, in a Digital Multiplier // IEEE Computer Society Annual Symposium on VLSI, 2008, pp 316 – 321
53. Deepak Kumar Arora, Darayus Adil Pate, Analysis of Setup and Hold Margins inside Silicon for Advanced Technology Nodes // 17th Int'l Symposium on Quality Electronic Design, 2016, pp 295 – 300
54. Dongwoo Hong and Kwang-Ting (Tim) Cheng, Bit-Error Rate Estimation for Bang-Bang Clock and Data Recovery Circuit in High-Speed Serial Links // 26th IEEE VLSI Test Symposium, 2008, pp 17-22
55. P.N.V.M Sastry, D.N. Rao, S. Vathsala, A. Rajaiah, HDL Design Architecture for Compatible Multichannel Multi frequency Rate SERIAL Bit Error Rate Tester (BERT) ASIC IP Core for Testing Of High Speed Wireless System Products/Applications // Fifth International Conference on Communication Systems and Network Technologies, 2015, pp 839 – 843
56. Gary Breed, Bit Error Rate: Fundamental Concepts and Measurement Issues // High Frequency Electronics, 2003, pp 46 – 48
57. M. A. Masud, M. Samsuzzaman, M. A. Rahman, Bit Error Rate Performance Analysis on Modulation Techniques of Wideband Code Division Multiple Access // Journal Of Telecommunications, March 2010, pp 22 – 29
58. Oleg V. Sinkin, Calculation of Bit Error Rates in Optical Fiber Communications Systems in the Presence of Nonlinear Distortion and Noise // Dissertation submitted to the Faculty of the Graduate School of the University of Maryland in partial fulfillment of the requirements for the degree of Doctor of Philosophy, 2006, pp 1 -106

59. Athar Ravish Khan, Sanjay M. Gulhane, Padmini.G. Kaushik, The Bit Error Rate analysis of Direct Sequence Ultra-Wide Band System in Mine Channel // ISSN International Journal of Advancements in Technology, July 2012, pp 146 – 156
60. Fred Harris, Chris Dick, SNR Estimation Techniques for Low SNR Signals // IEEE Wireless Personal Multimedia Communications, 2015, pp 276 – 280
61. Chih-Kong Ken Yang, Design of High-Speed Serial Links in CMOS // Sponsored by Center for Integrated Systems, Sun Microsystems, and LSI Logic Inc., Dec 1998, pp 7 – 71
62. Chanwoo Kim, Richard M. Stern, Robust Signal-to-Noise Ratio Estimation Based on Waveform Amplitude Distribution Analysis // ISCA, Sep 22 – 26, 2008, pp 2598 – 2601
63. John F. Wakerly, Transmission Lines, Reflections, and Termination // ISBN 0-13-186389-4, 2006, Pearson Education, Inc., Upper Saddle River, NJ, pp 1 – 9
64. Ravi Ramamoorthi, A Signal-Processing Framework for Reflection // Department of Computer Science, Columbia University, New York, 2007, pp 1 – 26
65. Rafael Fried, Termination Circuits for Reducing Reflections and Crosstalk // IEEE Transactions On Circuits and Systems, Dec 1995, pp 1017 – 1020
66. Zhu Xiaoyan, Wang Zhao, Signal Integrity Analysis and Simulation of High-speed Circuit // Eighth International Conference on Measuring Technology and Mechatronics Automation, 2016, pp 593 – 596
67. Salvatore Bernardo Olivadese, Stefano Grivet-Talocia, Macromodel-Based Iterative Solvers for Simulation of High-Speed Links with Nonlinear Terminations // IEEE Transactions On Components, Packaging and Manufacturing Technology, Nov 2014, pp 1847 – 1861
68. Shih-Ya Huang, Yung-Shou Cheng, Bob Liu, and Ruey-Beei Wu, Enhanced Eye-Height Estimation of Mismatched Lossy Transmission Lines // IEEE 21st Conference on Electrical Performance of Electronic Packaging and Systems, 2012, pp 135 – 138
69. Chi-Lou Yeh, Yi-Chin Tsai, Che-Ming Hsu, Li-Sang Liu, Influence of Via Stubs with Different Terminations on Time-Domain Transmission Waveform and Eye Diagram in Multilayer PCBs // IEEE Electrical Design of Advanced Packaging and Systems Symposium (EDAPS), 2012, pp 149 – 152

70. Quan Pan, Yipeng Wang, Student Member, An 18-Gb/s Fully Integrated Optical Receiver with Adaptive Cascaded Equalizer // IEEE Journal of Selected Topics in Quantum Electronics, 2016, pp 1 - 9
71. Xiaohang Song, Tim Halsig, Wolfgang Rave, Berthold Lank, and Gerhard Fettweis, Analog Equalization and Low Resolution Quantization in Strong Line-of-Sight MIMO Communication // IEEE Wireless Communications Symposium, 2016, pp 978 – 982
72. Namik Kocaman, Tamer Ali, Lakshmi P. Rao, A 3.8 mW/Gbps Quad-Channel 8.5–13 Gbps Serial Link With a 5 Tap DFE and a 4 Tap Transmit FFE in 28 nm CMOS // IEEE Journal of Solid-State Circuits, April 2016, pp 881 – 892
73. Mayank Raj, Manuel Monge, Azita Emami, A Modelling and Nonlinear Equalization Technique for a 20 Gb/s 0.77 pJ/b VCSEL Transmitter in 32 nm SOI CMOS // IEEE Journal of Solid-State Circuits, 2016, pp 1 – 10
74. Yun Chiu, Equalization Techniques for Nonlinear Analog Circuits // IEEE Communications Magazine, April 2011, pp 132 – 139
75. Xiaofeng Lin, Jin Liu, Hoi Lee, A 2.5- to 3.5-Gb/s Adaptive FIR Equalizer with Continuous-Time Wide-Bandwidth Delay Line in 0.25um CMOS // IEEE Journal of Solid-State Circuits, August 2006, pp 1908 – 1918
76. Huaide Wang, Jri Lee, A 21-Gb/s 87-mW Transceiver with FFE/DFE/Analog Equalizer in 65-nm CMOS Technology // IEEE Journal of Solid-State Circuits, April 2010, pp 909 – 920
77. Soumya Chandramouli, A Novel Analog Decision-Feedback Equalizer in Cmos for Serial 10-Gb/Sec Data Transmission Systems // A Dissertation Presented to The Academic Faculty of School of Electrical and Computer Engineering Georgia Institute of Technology, Dec 2007, pp 34 – 82
78. Vivek Telang, System-level Comparison of Analog and Digital Techniques // Equalization for High-Speed SER/DES, Broadcom Corporation, August 10, 2012, pp 1 – 67
79. Khursheed Hassan, Theodore S. Rappaport, Jeffrey G. Andrews, Analog Equalization for Low Power 60 GHz Receivers in Realistic Multipath Channels // IEEE Global Telecommunications Conference (Giobecom), Miami, FL, Dec 2010, pp 425 – 432

80. Pedram Payandehnia, Samad Sheikhaei, Aliazam Abbasfar, Behjat Forouzandeh, A 12.5 Gb/s 6.6 mW receiver with analog equalizer and 1-tap DFE // *Microelectronics Journal*, Volume 43, Issue 12, December 2012, pp 1029–1037
81. Keytaek Lee, Analog/Digital Equalization and Modulation Techniques // Submitted to the Office of Graduate Studies of Texas A&M University in partial fulfillment of the requirements for the degree of Master of Science, May 2012, pp 6 – 51
82. Ahmed Elkholy, Saurabh Saxena, A 2.0–5.5 GHz Wide Bandwidth Ring-Based Digital Fractional-N PLL with Extended Range Multi-Modulus Divider // *IEEE Journal of Solid-State Circuits*, 2016, pp 1 – 14
83. Jayesh Wadekar, Biman Chattopadhyay, Ravi Mehta, Gopalkrishna Nayak, A 0.5-4GHz Programmable-Bandwidth Fractional-N PLL for Multi-protocol SERDES in 28nm CMOS // *29th International Conference on VLSI Design*, 2016, pp 236 – 239
84. Denis I. Sotskov, Vadim V. Elesin, A behavioral model of Integer-N PLL frequency synthesizer for reference spur level simulation // *International Siberian Conference on Control and Communications (SIBCON)*, 2016, pp 234 – 242
85. Mandal D., Bhattacharyya T. K. Implementation of CMOS Low-power Integer-N Frequency Synthesizer for SOC Design // *Journal of Computers*. –2008. –vol. 3. –No. 4., pp 31-38.
86. D. I. Sotskov, V. V. Elesin, A. G. Kuznetsov, G. N. Nazarova, G. V. Chukov, D. V. Boychenko, V. A. Telets, N. A. Usachev, Total Ionizing Dose Effects in Phase-Locked Loop ICs and Frequency Synthesizers // *RADECS Proceedings*, 2016, pp 367-369.
87. Nan J., Ren J., Cong M., Mao L. Design of PLL behavioral model based on the Verilog-A // *IEEE 4th Int. Symp. on MAPE*, 2011, pp 380- 383.
88. Kalita K., Handique J., Bezboruah T. Modeling and behavioral simulation of a high-speed phase-locked loop for frequency synthesis // *IET Signal Processing*, vol. 6., No 3, 2012, pp 195-204
89. Kamal N., Al-Sarawi S., Weste N., Abbott D. A Phase-Locked Loop Reference Spur Modeling using Simulink // *International Conference on Electronic Devices, Systems and Applications*, 2010, pp 279-283.

90. Kamal N., Al-Sarawi S., Abbott D. An Accurate Analytical Spur Model for an Integer-N Phase-Locked Loop // 4th International Conference on Intelligent and Advanced Systems, 2012, pp 659-664.
91. Mekky R., Dessouky M. Design of a low-mismatch gain-boosting charge pump for phase-locked loop // Int. Conf. on Microelectronics, 2007, pp 321-324.
92. Data Sheet PLLatinum Low Power Frequency Synthesizer for RF // Personal Communications LMX2306, LMX2316, LMX2326
93. Lee H., Ahn T., Jung D., Park B. Scheme for No Dead Zone, Fast PFD Design // Journal of the Korean Physical Society, 2002, vol. 40, No. 4., pp 543-545
94. Muhammad Adeel Ansari, Waqar Ahmad, Qiang Chen, Li-Rong Zheng, Diode Based Charge Pump Design using 0.35 μ m Technology // NORCHIP, 2010, pp 1 – 4
95. Yan Chiew Wong, Nurul H. Noordin, Ahmed O. El-Rayis, An Evaluation of 2-phase Charge Pump Topologies with Charge Transfer Switches for Green Mobile Technology // IEEE International Symposium on Industrial Electronics, 2011, pp 136 - 140
96. Pin-En Su, Sudhakar Pamarti, Mismatch Shaping Techniques to Linearize Charge Pump Errors in Fractional-N PLLs // IEEE Transactions On Circuits and Systems, June 2010, pp 1221 - 1230
97. Jung-woong Park, Nam-soo Kim, High performance two-stage charge-pump for spur reduction in CMOS PLL // 11th International Multi-Conference Systems, Signals & Devices (SSD), 2014, pp 1 - 4
98. H.S. Fazeel, L. Raghavan, C. Srinivasaraman and M. Jain, Reduction of current mismatch in PLL charge pump // IEEE Int. Symp. ISVLSI 2009, pp.7-12.
99. A. Zaziab, Low power 1 GHz charge pump phase-locked loop in 0.18 μ m CMOS process // IEEE Int. Conf. PRIME 2011, 2011, pp 201-204
100. Kang-Chun Peng, Chan-Hung Lee A 5 GHz CMOS Quadrature VCO with Precise Quadrature Phase // Proceedings of APMC 2012, Kaohsiung, Taiwan, Dec. 4-7, 2012, pp 1211 – 1213
101. Paavo Väänänen, Niko Mikkola, and Petri Heliö, VCO Design with On-Chip Calibration System // IEEE Transactions on Circuits and Systems, Oct. 2006, pp 2157 - 2166

102. Satoshi Kurachi, Toshihiko Yoshimasu, Nobuyuki Itoh, and Koji Yonemura, 5-GHz Band Highly Linear VCO IC with a Novel Resonant Circuit // Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems, 2007, pp 285 – 288
103. D.W. Jee, Fractional-N multiplying delay-locked loop with delay-locked loop-based injection clock generation // IEEE Electronics Letters, 28 April 2016, pp. 694–695
104. Ravi Ranjan, Design and Analysis of Differential Multiphase DLL for Jitter and Power Optimization // Proceedings of 2015 RAECS UIET Panjab University Chandigarh, 21-22 Dec. 2015, pp 1 – 4
105. Shuo-Hong Hung, Wei-Hao Kao, Kuan-I Wu, Yi-Wei Huang, Min-Han Hsieh, A 160MHz-to-2GHz Low Jitter Fast Lock All-Digital DLL with Phase Tracking Technique // IEEE International Symposium on Circuits and Systems (ISCAS), 24-27 May 2015, pp 553 – 556
106. Seung-Jun Bae, Hyung-Joon Chi, Young-Soo Sohn, and Hong-June Park, A VCDL-Based 60–760-MHz Dual-Loop DLL with Infinite Phase-Shift Capability and Adaptive-Bandwidth Scheme // IEEE Journal of Solid-State Circuits, Vol. 40, No. 5, May 2005, pp 1119 – 1129
107. Chien-Hung Kuo, Yu-Chieh Ma, A 128-phase Delay-Locked Loop with Cyclic VCDL // 5th Asia Symposium on Quality Electronic Design, 2013, pp 10 – 13
108. Hsiang-Hui Chang, Chih-Hao Sun, Shen-Iuan Liu, A Low-Jitter and Precise Multiphase Delay-Locked Loop Using Shifted Averaging VCDL // IEEE International Solid-State Circuits Conference, 12 February 2003, pp 23 – 29
109. Yeon-Jae Jung, Seung-Wook Lee, Daeyun Shim, Wonchan Kim, Changhyun Kim, A Dual-Loop Delay-Locked Loop Using Multiple Voltage-Controlled Delay Lines // IEEE Journal of Solid-State Circuits, Vol. 36, No. 5, May 2001, pp 784 – 791
110. Marco Lanuzza, Pasquale Corsonello, and Stefania Perri, Fast and Wide Range Voltage Conversion in Multisupply Voltage Designs // IEEE Transactions On Very Large Scale Integration (VLSI) Systems, Vol. 23, No. 2, February 2015, pp 388 – 391
111. Jizi Li, Naixue Xiong, Linfu Sun, Aping Yuan, Supply Chain Design Model Based on Multi-Supply Hubs // IEEE International Conference on Computational Science and Engineering, 2009, pp 449 – 454

112. Jos'e C. Garcia, Saeid Nooshabadi, High Performance Single Supply CMOS Inverter Level up Shifter for Multi-Supply Voltages Domains // Design, Automation & Test in Europe Conference & Exhibition (DATE), 9-13 March 2015, pp 1273 - 1276
113. Yanqing Zhang, DLL Design for Low Power and Jitter // DLL Design, 1999, pp 1 – 35
114. Tyler J. Gomm, Design of A Delay-Locked Loop with A Dac-Controlled Analog Delay Line // A Thesis Presented in Partial Fulfillment of the Requirements for the Degree of Master of Science with a Major in Electrical Engineering in the College of Graduate Studies University of Idaho, March 2001, pp 1 – 66
115. Cheng Jia, A Delay-Locked Loop for Multiple Clock Phases/Delays Generation // In Partial Fulfillment of the Requirements for the Degree of Doctor of Philosophy in the School of Electrical and Computer Engineering, Dec 2005, 1 – 78
116. Kuo-Hsing Cheng, Shu-Ming Chang, Shu-Yu Jiang, A 2GHz Fully Differential DLL-Based Frequency // Department of Electrical Engineering, Sep. 2004, pp 1 – 4
117. Cedric Majek, Pierre-Olivier Lucas de Peslouan, André Mariano, Hervé Lapuyade, Voltage Controlled Delay Line with Phase Quadrature Outputs for [0.9-4] GHz Factorial Delay Locked Loop Dedicated to Zero-IF Multi-Standard Local Oscillator // Journal Integrated Circuits and Systems, 2010, pp 23 – 32
118. Gang Luo, Xianjun Zeng, An Improved Voltage-Controlled Delay Line for Delay Locked Loops // IEEE School of Computer Science National University of Defense Technology, 2011, pp 237 – 240
119. A. S. Sahakyan, A.G. Hayrapetyan, H.H. Dingchyan, Architecture of Self-Configurable Delay-Locked Loop by Frequency Range // Proceeding of the 9th International Conference of Semiconductor Micro and Nano Electronics, 2013, pp 203-206
120. V. Melikyan, A. Sahakyan, M. Piloyan, High Accuracy Self-Configurable DLL by Frequency Range // Proceeding of the 1st International Conference on Electrical, Electronic and Computing Engineering IcETRAN, 2014, 237 – 230 pp
121. Kiran I. Patel, Priyesh P. Gandhi, Nilesh D. Patel, Jaimini Prajapati, Voltage Controlled Delay Line with PFD for Delay Locked Loop in CMOS 90nm Technology //

- International Journal of Research in Electronics and Communication Technology, 2014, pp 25 – 30
122. V. Melikyan, A. Sahakyan, M. Piloyan, A. Shishmanyany, T. Hovhannisyan, D. Trdatyan, Resistance Calibration Method Without External Precision Elements // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'2013), Kharkov National University of Radio-electronics, Rostov-On-Don, Russia, 2013, pp 24-27
 123. A. Hekimyan, A. Sahakyan, D. Trdatyan, Capacitor Mismatch Correction Method in Pipeline ADCs // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'2015), Kharkov National University of Radio-electronics, Batumi, Georgia, 2015, pp 43-46
 124. V.Sh. Melikyan, A.S. Sahakyan, A.G. Hayrapetyan, A.H. Balabanyan, M. Stanojlović, Serializer/Deserializer Output Data Signal Duty Cycle Correction Method // Proceedings of 57th IcETRAN Conference, Zlatibor, Serbia, 2013, EL3.4.1-4
 125. V. Melikyan, A. Sahakyan, A. Shishmanyany, A. Hekimyan, D. Trdatyan, T. Khazhakyany, Low Power Duty Cycle Adjustment Simple Method in High Speed Serial Links // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'2015), Kharkov National University of Radio-electronics, Batumi, Georgia, 2015, pp 43-46
 126. V.Sh. Melikyan, A.S. Sahakyan, A.H. Shishmanyany, Data - Clock Setup and Hold Times Margins Correction Methods in High Speed Serial Links // Proceedings of 9th International Conference CSIT 2013 (Computer Science and Information Technologies), 2013, pp 356-359
 127. Melikyan V.Sh., Sahakyan A.S. Dingchyan H.H., Hayrapetyan A.G., Babayan V.S., Martirosyan A.S., Low Voltage Current mirror with a High Output Voltage Swing // Известия НАН РА и ГИУА. Серия Техн. Наук. – 2014: -Т.67, N 2.-С. 165-172.
 128. V.Sh. Melikyan, A.S. Sahakyan, S.M. Poghosyan, A.S. Sahakyan, High PSRR Gain-Boosted Rail-To-Rail OTA // Proceeding of the 5th Small Systems Simulation Symposium 2014, Serbia, pp 16 – 19
 129. A.S. Sahakyan, Architecture of Gain-Boosted Fully Differential OTA with Rail-to-Rail Inputs // Proceedings of 9th International Conference CSIT 2013 (Computer Science and Information Technologies), 2013, pp 360-363

130. A.S. Sahakyan, Self-Decision Power Collapsing Protection System // Հայաստանի Ազգային Պոլիտեխնիկական Համալսարանի Լրաբեր գիտական հոդվածների ժողովածու, Երևան, 2016, էջ 279 - 283
131. V.Sh. Melikyan, A.S. Sahakyan, K.H. Safaryan, H.H. Dingchyan, High Accuracy Equalization Method for Receiver Active Equalizer // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'2013), Kharkov National University of Radio-electronics, Rostov-on-Don, Russia, 2013, pp 390 – 393
132. V.Sh. Melikyan, A.S. Sahakyan, A.S. Sahakyan, H.H. Dingchyan, High PSRR and Accuracy Receiver Active Equalizer // Proceeding of IEEE 34th International Conference electronics and nanotechnology ELNANO-2014, Kyiv, Ukraine, 2014, pp 230 – 233
133. V. Melikyan, A. Sahakyan, A. Shishmanyanyan, A. Hekimyan, Multi-Rate Clock-Data Recovery Solution in High Speed Serial Links // Proceeding of IEEE 35th International Conference electronics and nanotechnology ELNANO-2015, Kyiv, Ukraine, pp 242 – 244
134. HSpice Application Manual, Synopsys Inc. -2010., -196p.
135. <http://www.synopsys.com/Tools/Implementation/CustomImplementation/Pages/CustomDesignerSE.aspx>
136. <http://www.synopsys.com/Tools/Implementation/CustomImplementation/Pages/CustomDesignerLE.aspx>
137. FineSim Application Manual, Synopsys Inc. -2013., -175p.
138. CosmosScope User Guide, Synopsys Inc. -2013.

SYNOPSYS®

№ 195/17

"20" "03" 2017



Հաստատում եմ՝

«ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ

Գլխավոր տնօրեն՝

Հ. Մուսայելյան

Արթուր Ստեփանի Սահակյանի «Մուտք/ելք հանգույցների աշխատանքային ռեժիմների կայունացման միջոցների մշակումն և հետազոտումը» թեմայով թեկնածուական ատենախոսության արդյունքների

ՆԵՐԴՐՄԱՆ ԱԿՏ

ՀԱՊՀ «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա» մասնագիտությամբ 3-րդ կուրսի ասպիրանտ Ա. Ս. Սահակյանի կողմից մշակված նախագծման IO Designer ծրագրային միջոցը ներդրված է «ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ-ում: Այն նախատեսված է մուտք/ելք սարքերի աշխատանքային ռեժիմների կայունացման հանգույցների նախագծման, ճշգրտման և մոդելավորման արդյունքների վերլուծության համար: Մշակված IO Designer ծրագրային միջոցի կիրառումը զգալիորեն պարզեցրել է նման համակարգերի մշակման և նախագծման գործընթացը: Ծրագրային միջոցը ինտեգրալ սխեմաներում մուտք/ելք հանգույցների նախագծման գործընթացի կարևոր մասը և բավարարում է ժամանակակից էլեկտրոնային նախագծման բնագավառում կիրառվող ծրագրային գործիքային միջոցին ներկայացվող բոլոր պահանջներին:

Անալոգային և խառը ազդանշանային սխեմաների

նախագծման դեպարտամենտի տնօրեն՝

Ա. Աղաջանյան

"ՍԻՆՈՓՍԻՍ ԱՐՄԵՆԻԱ" ՓԲԸ
0026, ԳՂ, ԵՐԵՎԱՆ, ԱՐԵՎԱԿԱՆԻՅԱՆ 41
ԳԵՌ. (+374 10) 49 21 00, ՖԱՔՍ (+374 10) 49 26 96
ԴՎԴԴ 02236362

"SYNOPSYS ARMENIA" CJSC
41 ARSHAKUNYATS AVE., YEREVAN, ARMENIA, 0026
TEL.: (+374 10) 49 21 00, FAX: (+374 10) 49 26 96
TAX PAYER'S ID 02236362

ՀԱՎԵԼՎԱԾ 2

- Դիմադրության համաձայնեցման համակարգի Spice նկարագրության հատված

*Custom Designer (TM) Version F-2011.09

*Thu Jul 12 14:24:37 2012

.GLOBAL gnd!

* Library : ssp_gold
* Cell : tx_dcc_del_x0c
* View : schematic
* View Search List : verilog hspice hspiceD schematic symbol
* View Stop List :

.subckt tx_dcc_del_x0c clk_i_m clk_i_p clk_o_m clk_o_p dsq_off gd vdcc_m vdcc_p
+ vp
xmmup9 jj vdcc_m vp vp lvt_mac w=1.9u l=35n nf=2 multi=1 ad='95f' as=0.1425p
+ pd=2.1u ps=4.1u nrd=15.7894736842105m nrs=15.7894736842105m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup8 ii vdcc_m vp vp lvt_mac w=1.9u l=35n nf=2 multi=1 ad='95f' as=0.1425p
+ pd=2.1u ps=4.1u nrd=15.7894736842105m nrs=15.7894736842105m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup9b clk_o_p clk_i_m jj vp lvt_mac w=0.95u l=35n nf=1 multi=1 ad='71.25f'
+ as='71.25f' pd=2.05u ps=2.05u nrd=31.5789473684211m nrs=31.5789473684211m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup8b clk_o_p clk_i_m ii vp lvt_mac w=0.95u l=35n nf=1 multi=1 ad='71.25f'
+ as='71.25f' pd=2.05u ps=2.05u nrd=31.5789473684211m nrs=31.5789473684211m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup7 hh vdcc_p vp vp lvt_mac w=1.9u l=35n nf=2 multi=1 ad='95f' as=0.1425p
+ pd=2.1u ps=4.1u nrd=15.7894736842105m nrs=15.7894736842105m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup6 gg vdcc_p vp vp lvt_mac w=1.9u l=35n nf=2 multi=1 ad='95f' as=0.1425p
+ pd=2.1u ps=4.1u nrd=15.7894736842105m nrs=15.7894736842105m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup7b clk_o_m clk_i_p hh vp lvt_mac w=0.95u l=35n nf=1 multi=1 ad='71.25f'
+ as='71.25f' pd=2.05u ps=2.05u nrd=31.5789473684211m nrs=31.5789473684211m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup6b clk_o_m clk_i_p gg vp lvt_mac w=0.95u l=35n nf=1 multi=1 ad='71.25f'
+ as='71.25f' pd=2.05u ps=2.05u nrd=31.5789473684211m nrs=31.5789473684211m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup0 clk_o_m clk_i_p vp vp lvt_mac w=0.95u l=35n nf=1 multi=1 ad='71.25f'
+ as='71.25f' pd=2.05u ps=2.05u nrd=31.5789473684211m nrs=31.5789473684211m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup1 clk_o_m clk_o_p aa vp lvt_mac w=0.84u l=35n nf=1 multi=1 ad='63f' as='63f'
+ pd=1.83u ps=1.83u nrd=35.7142857142857m nrs=35.7142857142857m sa=75n sb=75n
+ sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup2 clk_o_p clk_i_m vp vp lvt_mac w=0.95u l=35n nf=1 multi=1 ad='71.25f'
+ as='71.25f' pd=2.05u ps=2.05u nrd=31.5789473684211m nrs=31.5789473684211m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1

```

xmmup3 clk_o_p clk_o_m bb vp lvt_mac w=0.84u l=35n nf=1 multi=1 ad='63f' as='63f'
+ pd=1.83u ps=1.83u nrd=35.7142857142857m nrs=35.7142857142857m sa=75n sb=75n
+ sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup5 bb dsq_off vp vp lvt_mac w=3.36u l=35n nf=4 multi=1 ad=0.168p as=0.21p
+ pd=3.76u ps=5.54u nrd=8.92857142857143m nrs=8.92857142857143m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup4 aa dsq_off vp vp lvt_mac w=3.36u l=35n nf=4 multi=1 ad=0.168p as=0.21p
+ pd=3.76u ps=5.54u nrd=8.92857142857143m nrs=8.92857142857143m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn8t clk_o_p clk_i_m ff gd nch_lvt_mac w=0.38u l=35n nf=1 multi=1 ad='28.5f'
+ as='28.5f' pd=0.91u ps=0.91u nrd=78.9473684210526m nrs=78.9473684210526m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn7t clk_o_m clk_i_p ee gd nch_lvt_mac w=0.38u l=35n nf=1 multi=1 ad='28.5f'
+ as='28.5f' pd=0.91u ps=0.91u nrd=78.9473684210526m nrs=78.9473684210526m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn8 ff vdcc_m gd gd nch_lvt_mac w=0.76u l=35n nf=2 multi=1 ad='38f' as='57f'
+ pd=0.96u ps=1.82u nrd=39.4736842105263m nrs=39.4736842105263m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn7 ee vdcc_p gd gd nch_lvt_mac w=0.76u l=35n nf=2 multi=1 ad='38f' as='57f'
+ pd=0.96u ps=1.82u nrd=39.4736842105263m nrs=39.4736842105263m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn4t clk_o_p clk_i_m dd gd nch_lvt_mac w=0.38u l=35n nf=1 multi=1 ad='28.5f'
+ as='28.5f' pd=0.91u ps=0.91u nrd=78.9473684210526m nrs=78.9473684210526m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn1t clk_o_m clk_i_p cc gd nch_lvt_mac w=0.38u l=35n nf=1 multi=1 ad='28.5f'
+ as='28.5f' pd=0.91u ps=0.91u nrd=78.9473684210526m nrs=78.9473684210526m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn2 clk_o_m clk_o_p gd gd nch_lvt_mac w=0.4u l=35n nf=1 multi=1 ad='30f' as='30f'
+ pd=0.95u ps=0.95u nrd=75m nrs=75m sa=75n sb=75n sd=0 _rgflag=1 _ccoflag=1
+ _rcoflag=1
xmmdn4 dd vdcc_m gd gd nch_lvt_mac w=0.76u l=35n nf=2 multi=1 ad='38f' as='57f'
+ pd=0.96u ps=1.82u nrd=39.4736842105263m nrs=39.4736842105263m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn0 clk_o_m clk_i_p gd gd nch_lvt_mac w=0.38u l=35n nf=1 multi=1 ad='28.5f'
+ as='28.5f' pd=0.91u ps=0.91u nrd=78.9473684210526m nrs=78.9473684210526m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn1 cc vdcc_p gd gd nch_lvt_mac w=0.76u l=35n nf=2 multi=1 ad='38f' as='57f'
+ pd=0.96u ps=1.82u nrd=39.4736842105263m nrs=39.4736842105263m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn5 clk_o_p clk_o_m gd gd nch_lvt_mac w=0.4u l=35n nf=1 multi=1 ad='30f' as='30f'
+ pd=0.95u ps=0.95u nrd=75m nrs=75m sa=75n sb=75n sd=0 _rgflag=1 _ccoflag=1
+ _rcoflag=1
xmmdn3 clk_o_p clk_i_m gd gd nch_lvt_mac w=0.38u l=35n nf=1 multi=1 ad='28.5f'
+ as='28.5f' pd=0.91u ps=0.91u nrd=78.9473684210526m nrs=78.9473684210526m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
.ends tx_dcc_del_x0c

```

```

* Library      : ssp_gold
* Cell         : tx_dcc_del_x1c
* View         : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List  :

```

```
.subckt tx_dcc_del_x1c clk_i_m clk_i_p clk_o_m clk_o_p dsq_off gd vdcc_m vdcc_p
+ vp
xmp53 net767 vdcc_m vp vp lvt_mac w=2.24u l=35n nf=2 multi=1 ad=0.112p as=0.168p
+ pd=2.44u ps=4.78u nrd=13.3928571428571m nrs=13.3928571428571m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmp52 net766 vdcc_m vp vp lvt_mac w=2.24u l=35n nf=2 multi=1 ad=0.112p as=0.168p
+ pd=2.44u ps=4.78u nrd=13.3928571428571m nrs=13.3928571428571m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmp51 clk_o_p clk_i_m net767 vp lvt_mac w=1.12u l=35n nf=1 multi=1 ad='84f'
+ as='84f' pd=2.39u ps=2.39u nrd=26.7857142857143m nrs=26.7857142857143m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmp50 clk_o_p clk_i_m net766 vp lvt_mac w=1.12u l=35n nf=1 multi=1 ad='84f'
+ as='84f' pd=2.39u ps=2.39u nrd=26.7857142857143m nrs=26.7857142857143m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmp49 net770 vdcc_p vp vp lvt_mac w=2.24u l=35n nf=2 multi=1 ad=0.112p as=0.168p
+ pd=2.44u ps=4.78u nrd=13.3928571428571m nrs=13.3928571428571m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmp48 net769 vdcc_p vp vp lvt_mac w=2.24u l=35n nf=2 multi=1 ad=0.112p as=0.168p
+ pd=2.44u ps=4.78u nrd=13.3928571428571m nrs=13.3928571428571m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmp47 clk_o_m clk_i_p net770 vp lvt_mac w=1.12u l=35n nf=1 multi=1 ad='84f'
+ as='84f' pd=2.39u ps=2.39u nrd=26.7857142857143m nrs=26.7857142857143m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmp46 clk_o_m clk_i_p net769 vp lvt_mac w=1.12u l=35n nf=1 multi=1 ad='84f'
+ as='84f' pd=2.39u ps=2.39u nrd=26.7857142857143m nrs=26.7857142857143m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup9 jj vdcc_m vp vp lvt_mac w=2.24u l=35n nf=2 multi=1 ad=0.112p as=0.168p
+ pd=2.44u ps=4.78u nrd=13.3928571428571m nrs=13.3928571428571m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup8 ii vdcc_m vp vp lvt_mac w=2.24u l=35n nf=2 multi=1 ad=0.112p as=0.168p
+ pd=2.44u ps=4.78u nrd=13.3928571428571m nrs=13.3928571428571m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup9b clk_o_p clk_i_m jj vp lvt_mac w=1.12u l=35n nf=1 multi=1 ad='84f'
+ as='84f' pd=2.39u ps=2.39u nrd=26.7857142857143m nrs=26.7857142857143m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup8b clk_o_p clk_i_m ii vp lvt_mac w=1.12u l=35n nf=1 multi=1 ad='84f'
+ as='84f' pd=2.39u ps=2.39u nrd=26.7857142857143m nrs=26.7857142857143m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup7 hh vdcc_p vp vp lvt_mac w=2.24u l=35n nf=2 multi=1 ad=0.112p as=0.168p
+ pd=2.44u ps=4.78u nrd=13.3928571428571m nrs=13.3928571428571m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup6 gg vdcc_p vp vp lvt_mac w=2.24u l=35n nf=2 multi=1 ad=0.112p as=0.168p
+ pd=2.44u ps=4.78u nrd=13.3928571428571m nrs=13.3928571428571m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup7b clk_o_m clk_i_p hh vp lvt_mac w=1.12u l=35n nf=1 multi=1 ad='84f'
+ as='84f' pd=2.39u ps=2.39u nrd=26.7857142857143m nrs=26.7857142857143m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup6b clk_o_m clk_i_p gg vp lvt_mac w=1.12u l=35n nf=1 multi=1 ad='84f'
+ as='84f' pd=2.39u ps=2.39u nrd=26.7857142857143m nrs=26.7857142857143m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup0 clk_o_m clk_i_p vp vp lvt_mac w=2.24u l=35n nf=2 multi=1 ad=0.14p as=0.14p
+ pd=3.61u ps=3.61u nrd=13.3928571428571m nrs=13.3928571428571m sa=75n sb=75n
```

```

+ sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup1 clk_o_m clk_o_p aa vp lvt_mac w=0.86u l=35n nf=1 multi=1 ad='64.5f'
+ as='64.5f' pd=1.87u ps=1.87u nrd=34.8837209302326m nrs=34.8837209302326m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup2 clk_o_p clk_i_m vp vp lvt_mac w=2.24u l=35n nf=2 multi=1 ad=0.14p as=0.14p
+ pd=3.61u ps=3.61u nrd=13.3928571428571m nrs=13.3928571428571m sa=75n sb=75n
+ sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup3 clk_o_p clk_o_m bb vp lvt_mac w=0.86u l=35n nf=1 multi=1 ad='64.5f'
+ as='64.5f' pd=1.87u ps=1.87u nrd=34.8837209302326m nrs=34.8837209302326m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup5 bb dsq_off vp vp lvt_mac w=3.44u l=35n nf=4 multi=1 ad=0.172p as=0.215p
+ pd=3.84u ps=5.66u nrd=8.72093023255814m nrs=8.72093023255814m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmmup4 aa dsq_off vp vp lvt_mac w=3.44u l=35n nf=4 multi=1 ad=0.172p as=0.215p
+ pd=3.84u ps=5.66u nrd=8.72093023255814m nrs=8.72093023255814m sa=75n sb=75n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmn53 clk_o_p clk_i_m net768 gd nch_lvt_mac w=0.45u l=35n nf=1 multi=1 ad='33.75f'
+ as='33.75f' pd=1.05u ps=1.05u nrd=66.6666666666667m nrs=66.6666666666667m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmn52 clk_o_m clk_i_p net764 gd nch_lvt_mac w=0.45u l=35n nf=1 multi=1 ad='33.75f'
+ as='33.75f' pd=1.05u ps=1.05u nrd=66.6666666666667m nrs=66.6666666666667m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn8t clk_o_p clk_i_m ff gd nch_lvt_mac w=0.45u l=35n nf=1 multi=1 ad='33.75f'
+ as='33.75f' pd=1.05u ps=1.05u nrd=66.6666666666667m nrs=66.6666666666667m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn7t clk_o_m clk_i_p ee gd nch_lvt_mac w=0.45u l=35n nf=1 multi=1 ad='33.75f'
+ as='33.75f' pd=1.05u ps=1.05u nrd=66.6666666666667m nrs=66.6666666666667m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn8 ff vdcc_m gd gd nch_lvt_mac w=0.9u l=35n nf=2 multi=1 ad='45f' as='67.5f'
+ pd=1.1u ps=2.1u nrd=33.3333333333333m nrs=33.3333333333333m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn7 ee vdcc_p gd gd nch_lvt_mac w=0.9u l=35n nf=2 multi=1 ad='45f' as='67.5f'
+ pd=1.1u ps=2.1u nrd=33.3333333333333m nrs=33.3333333333333m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn4t clk_o_p clk_i_m dd gd nch_lvt_mac w=0.45u l=35n nf=1 multi=1 ad='33.75f'
+ as='33.75f' pd=1.05u ps=1.05u nrd=66.6666666666667m nrs=66.6666666666667m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn1t clk_o_m clk_i_p cc gd nch_lvt_mac w=0.45u l=35n nf=1 multi=1 ad='33.75f'
+ as='33.75f' pd=1.05u ps=1.05u nrd=66.6666666666667m nrs=66.6666666666667m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmn46 net763 vdcc_p gd gd nch_lvt_mac w=0.9u l=35n nf=2 multi=1 ad='45f' as='67.5f'
+ pd=1.1u ps=2.1u nrd=33.3333333333333m nrs=33.3333333333333m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn2 clk_o_m clk_o_p gd gd nch_lvt_mac w=0.38u l=35n nf=1 multi=1 ad='28.5f'
+ as='28.5f' pd=0.91u ps=0.91u nrd=78.9473684210526m nrs=78.9473684210526m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn4 dd vdcc_m gd gd nch_lvt_mac w=0.9u l=35n nf=2 multi=1 ad='45f' as='67.5f'
+ pd=1.1u ps=2.1u nrd=33.3333333333333m nrs=33.3333333333333m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn0 clk_o_m clk_i_p gd gd nch_lvt_mac w=0.9u l=35n nf=2 multi=1 ad='56.25f'
+ as='56.25f' pd=1.6u ps=1.6u nrd=33.3333333333333m nrs=33.3333333333333m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn1 cc vdcc_p gd gd nch_lvt_mac w=0.9u l=35n nf=2 multi=1 ad='45f' as='67.5f'

```

```

+ pd=1.1u ps=2.1u nrd=33.333333333333m nrs=33.333333333333m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn5 clk_o_p clk_o_m gd gd nch_lvt_mac w=0.38u l=35n nf=1 multi=1 ad='28.5f'
+ as='28.5f' pd=0.91u ps=0.91u nrd=78.9473684210526m nrs=78.9473684210526m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmnd47 net765 vdc_m gd gd nch_lvt_mac w=0.9u l=35n nf=2 multi=1 ad='45f' as='67.5f'
+ pd=1.1u ps=2.1u nrd=33.333333333333m nrs=33.333333333333m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmnd48 clk_o_m clk_i_p net763 gd nch_lvt_mac w=0.45u l=35n nf=1 multi=1 ad='33.75f'
+ as='33.75f' pd=1.05u ps=1.05u nrd=66.6666666666667m nrs=66.6666666666667m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmnd49 clk_o_p clk_i_m net765 gd nch_lvt_mac w=0.45u l=35n nf=1 multi=1 ad='33.75f'
+ as='33.75f' pd=1.05u ps=1.05u nrd=66.6666666666667m nrs=66.6666666666667m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmmdn3 clk_o_p clk_i_m gd gd nch_lvt_mac w=0.9u l=35n nf=2 multi=1 ad='56.25f'
+ as='56.25f' pd=1.6u ps=1.6u nrd=33.333333333333m nrs=33.333333333333m sa=75n
+ sb=75n sd=0 _rgflag=1 _ccoflag=1 _rcoflag=1
xmnd50 net764 vdc_p gd gd nch_lvt_mac w=0.9u l=35n nf=2 multi=1 ad='45f' as='67.5f'
+ pd=1.1u ps=2.1u nrd=33.333333333333m nrs=33.333333333333m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmnd51 net768 vdc_m gd gd nch_lvt_mac w=0.9u l=35n nf=2 multi=1 ad='45f' as='67.5f'
+ pd=1.1u ps=2.1u nrd=33.333333333333m nrs=33.333333333333m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
.ends tx_dcc_del_x1c

```

```

* Library      : ssp_gold
* Cell         : tx_invhx167
* View         : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List  :

```

```

.subckt tx_invhx167 a gd vp z
xmm0 z a gd gd nch_lvt_mac w=6.16u l=35n nf=8 multi=1 ad=0.308p as=0.3465p pd=6.96u
+ ps=8.6u nrd=4.87012987012987m nrs=4.87012987012987m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmm1 z a vp vp lvt_mac w=10.08u l=35n nf=8 multi=1 ad=0.504p as=0.567p pd=10.88u
+ ps=13.5u nrd=2.97619047619048m nrs=2.97619047619048m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
.ends tx_invhx167

```

```

* Library      : ssp_gold
* Cell         : tx_dcc_del_block_c
* View         : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List  :

```

```

.subckt tx_dcc_del_block_c clk_4_m clk_4_p clk_8_m clk_8_p dsq_off gd vdc_m
+ vdc_p vp
xin0 gd clk_5_m clk_6_p vp tx_dcc_invx82
xin1 gd clk_5_p clk_6_m vp tx_dcc_invx82
xi11 clk_5_m wire_cap ctot=5.01f

```

```

xi18 clk_7_p wire_cap ctotat=4.84f
xi19 clk_7_m wire_cap ctotat=4.84f
xi23 clk_6_m wire_cap ctotat=3.25f
xi22 clk_6_p wire_cap ctotat=3.25f
xi12 clk_5_p wire_cap ctotat=5.01f
xdel_x0 clk_4_m clk_4_p clk_5_m clk_5_p dsq_off gd vdcc_m vdcc_p vp
+ tx_dcc_del_x0c
xdel_x1 clk_6_m clk_6_p clk_7_m clk_7_p dsq_off gd vdcc_m vdcc_p vp
+ tx_dcc_del_x1c
xinvm clk_7_p gd vp clk_8_m tx_invhx167
xinvm clk_7_m gd vp clk_8_p tx_invhx167
.ends tx_dcc_del_block_c

```

```

* Library      : sc30
* Cell        : sc30_invx80
* View        : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List :

```

```

.subckt sc30_invx80 a gd vp z
xmm0 z a gd gd nch_lvt_mac w=2.68u l=30n nf=4 multi=1 ad=0.268p as=0.2412p pd=3.48u
+ ps=4.74u nrd=11.1940298507463m nrs=11.1940298507463m sa=80n sb=80n sd=0.2u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmm1 z a vp vp lvt_mac w=5.32u l=30n nf=4 multi=1 ad=0.532p as=0.4788p pd=6.12u
+ ps=8.7u nrd=5.6390977443609m nrs=5.6390977443609m sa=80n sb=80n sd=0.2u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
.ends sc30_invx80

```

```

* Library      : ssp_gold
* Cell        : tx_dcc_clk_gen
* View        : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List :

```

```

.subckt tx_dcc_clk_gen clk0_early_m clk0_early_p clk0_m clk0_p clk_m clk_p
+ din_clk_m din_clk_p gd q_store_off store_off tx_div_clk_en tx_div_clk_m
+ tx_div_clk_p vdcc_m vdcc_p vp vptx vreg_tx
xdsqb clk_2_p clk_2_m clk_3_p clk_3_m store_on gd vreg_tx tx_ser_clk_dsq2
xinvt mclk4_m gd vp mclk5_p sc30_invx32
xinvt mclk4_p gd vp mclk5_m sc30_invx32
xinvt clk_8_m gd vptx clk_9_p tx_invhx418
xinvt clk_8_p gd vptx clk_9_m tx_invhx418
xnaj din_clk_m store_on gd vreg_tx clk_1_p tx_na2x66
xnajt din_clk_p store_on gd vreg_tx clk_1_m tx_na2x66
xna1 mclk3_m tx_div_clk_en gd vp mclk4_p sc30_na2x16
xna0 mclk3_p tx_div_clk_en gd vp mclk4_m sc30_na2x16
xinvt store_off gd vreg_tx store_on sc30_invx40
xinvgt clk_s3_p gd vp clk_s4_m sc30_invhx83
xinvgt clk_s3_m gd vp clk_s4_p sc30_invhx83
xinvgt1 clk_s3_m gd vp clk0_early_p sc30_invhx83
xinvgt1 clk_s3_p gd vp clk0_early_m sc30_invhx83

```

```

xinvx q_store_on gd vp q_store_off sc30_invhx52
xno3x store_on clk0_early_p clk0_early_m gd vp lcl_clk_off sc30_no3x31
xinvddivm1 clk_3_m gd vp mclk2_p sc30_invx10
xinvddivp1 clk_3_p gd vp mclk2_m sc30_invx10
xinvot clk_9_m gd vptx clk_p tx_invx840
xinvob clk_9_p gd vptx clk_m tx_invx840
xinvh clk_s4_m gd vp clk0_p sc30_invhx132
xinvht clk_s4_p gd vp clk0_m sc30_invhx132
xna2x store_off lcl_clk_off gd vp q_store_on sc30_na2x25
xdsqa clk_1_m clk_1_p clk_2_m clk_2_p store_on gd vreg_tx tx_ser_clk_dsq
xinvft clk_2_p gd vp clk_s3_m sc30_invhx66
xinvfb clk_2_m gd vp clk_s3_p sc30_invhx66
xinvddivp2 mclk2_m gd vp mclk3_p sc30_invx13
xinvddivm2 mclk2_p gd vp mclk3_m sc30_invx13
xnaxb clk_3_p store_on gd vreg_tx clk_4_m tx_na2x64
xnaxt clk_3_m store_on gd vreg_tx clk_4_p tx_na2x64
xinv6 mclk6_m gd vp tx_div_clk_p sc30_invhx209
xinv4 mclk6_p gd vp tx_div_clk_m sc30_invhx209
xdcc_l2h clk_4_m clk_4_p clk_8_m clk_8_p store_off gd vdcc_m vdcc_p vreg_tx
+ tx_dcc_del_block_c
xinv3 mclk5_p gd vp mclk6_m sc30_invx80
xinv2 mclk5_m gd vp mclk6_p sc30_invx80
xi116 clk_2_p wire_cap ctotol=7.75f
xi95 clk_8_m wire_cap ctotol=10.45f
xi115 clk_2_m wire_cap ctotol=7.75f
xi135 clk_1_p wire_cap ctotol=4.2f
xi96 clk_8_p wire_cap ctotol=10.45f
xi650 clk_3_m wire_cap ctotol=6.41f
xi588 clk_s4_m wire_cap ctotol=4.0f
xi651 clk_3_p wire_cap ctotol=6.41f
xi589 clk_s4_p wire_cap ctotol=4.0f
xi655 clk_4_m wire_cap ctotol=3.32f
xi654 clk_4_p wire_cap ctotol=3.32f
xi653 clk_s3_m wire_cap ctotol=5.2f
xi652 clk_s3_p wire_cap ctotol=5.2f
xi98 clk_9_m wire_cap ctotol=23.52f
xi97 clk_9_p wire_cap ctotol=23.52f
xwc5 mclk6_m wire_cap ctotol=5.5f
xwc4 mclk6_p wire_cap ctotol=5.5f
xwc3 mclk5_p wire_cap ctotol=2.7f
xwc2 mclk5_m wire_cap ctotol=2.7f
xwc1 mclk4_p wire_cap ctotol=1.95f
xwc0 mclk4_m wire_cap ctotol=1.95f
xi134 clk_1_m wire_cap ctotol=4.2f
.ends tx_dcc_clk_gen

```

```

* Library      : ssp_gold
* Cell        : tx_dcc_res_samp_1
* View        : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List  :

```

```
.subckt tx_dcc_res_samp_1 in out sub
xrrdum0 sub sub sub rupolym_m wr=0.6u lr=6.04e-6 multi=1 r=5000
xrrdum1 sub sub sub rupolym_m wr=0.6u lr=6.04e-6 multi=1 r=5000
xrr1 in nr1 sub rupolym_m wr=0.6u lr=6.04e-6 multi=1 r=5000
xrr3 nr2 nr3 sub rupolym_m wr=0.6u lr=6.04e-6 multi=1 r=5000
xrr2 nr1 nr2 sub rupolym_m wr=0.6u lr=6.04e-6 multi=1 r=5000
xrr4 nr3 out sub rupolym_m wr=0.6u lr=6.04e-6 multi=1 r=5000
.ends tx_dcc_res_samp_1
```

```
* Library      : sc30
* Cell         : sc30_tie_hilow
* View         : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List  :
```

```
.subckt sc30_tie_hilow gd tie_high tie_low vp
xmn0 tie_low tie_low gd gd nch_lvt_mac w=0.38u l=30n nf=1 multi=1 ad='30.4f' as='30.4f'
+ pd=0.92u ps=0.92u nrd=78.9473684210526m nrs=78.9473684210526m sa=80n sb=80n
+ sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmm0 tie_low tie_high gd gd nch_lvt_mac w=0.38u l=30n nf=1 multi=1 ad='30.4f'
+ as='30.4f' pd=0.92u ps=0.92u nrd=78.9473684210526m nrs=78.9473684210526m sa=80n
+ sb=80n sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmp1 tie_high tie_low vp vp lvt_mac w=0.62u l=30n nf=1 multi=1 ad='49.6f'
+ as='49.6f' pd=1.4u ps=1.4u nrd=48.3870967741935m nrs=48.3870967741935m sa=80n
+ sb=80n sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
xmm1 tie_high tie_high vp vp lvt_mac w=0.62u l=30n nf=1 multi=1 ad='49.6f'
+ as='49.6f' pd=1.4u ps=1.4u nrd=48.3870967741935m nrs=48.3870967741935m sa=80n
+ sb=80n sd=0.1u _rgflag=1 _ccoflag=1 _rcoflag=1
.ends sc30_tie_hilow
```

```
* Library      : misc
* Cell         : m1p8na1x
* View         : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List  :
```

```
.subckt m1p8na1x a b gd vphreg z
xmmpb z b vphreg vphreg pch_18_mac w=0.5u l=0.15u nf=1 multi=1 ad='77.5f' as='77.5f'
+ pd=1.31u ps=1.31u nrd=0.14 nrs=0.14 sa=0.155u sb=0.155u sd=0 _rgflag=1
+ _ccoflag=1 _rcoflag=1
xmmpa z a vphreg vphreg pch_18_mac w=0.5u l=0.15u nf=1 multi=1 ad='77.5f' as='77.5f'
+ pd=1.31u ps=1.31u nrd=0.14 nrs=0.14 sa=0.155u sb=0.155u sd=0 _rgflag=1
+ _ccoflag=1 _rcoflag=1
xmmnb net30 b gd gd nch_18_mac w=0.4u l=0.15u nf=1 multi=1 ad='62f' as='62f' pd=1.11u
+ ps=1.11u nrd=0.175 nrs=0.175 sa=0.155u sb=0.155u sd=0 _rgflag=1 _ccoflag=1
+ _rcoflag=1
xmma z a net30 gd nch_18_mac w=0.4u l=0.15u nf=1 multi=1 ad='62f' as='62f' pd=1.11u
+ ps=1.11u nrd=0.175 nrs=0.175 sa=0.155u sb=0.155u sd=0 _rgflag=1 _ccoflag=1
+ _rcoflag=1
.ends m1p8na1x
```

```

*****
* Library      : ssp_gold
* Cell         : tx_atb_passgate
* View         : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List  :
*****

.subckt tx_atb_passgate atb_s_m_int atb_s_p_int enable_h gd in
xmmn1 in0 enable_h atb_s_p_int gd nch_18_mac w=1u l=0.15u nf=1 multi=1 ad=0.155p
+ as=0.155p pd=2.31u ps=2.31u nrd=70m nrs=70m sa=0.155u sb=0.155u sd=0 _rgflag=1
+ _ccoflag=1 _rcoflag=1
xmm4 atb_s_m_int enable_h gd gd nch_18_mac w=1u l=0.15u nf=1 multi=1 ad=0.155p
+ as=0.155p pd=2.31u ps=2.31u nrd=70m nrs=70m sa=0.155u sb=0.155u sd=0 _rgflag=1
+ _ccoflag=1 _rcoflag=1
xrr0_fix in in0 gd rupolym_m wr=0.5u lr=4u multi=1
.ends tx_atb_passgate

*****
* Library      : misc
* Cell         : m1p8inv2x
* View         : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List  :
*****

.subckt m1p8inv2x a gd vphreg z
xmmp z a vphreg vphreg pch_18_mac w=1u l=0.15u nf=1 multi=1 ad=0.155p as=0.155p
+ pd=2.31u ps=2.31u nrd=70m nrs=70m sa=0.155u sb=0.155u sd=0 _rgflag=1
+ _ccoflag=1 _rcoflag=1
xmmn z a gd gd nch_18_mac w=0.7u l=0.15u nf=1 multi=1 ad=0.1085p as=0.1085p pd=1.71u
+ ps=1.71u nrd=0.1 nrs=0.1 sa=0.155u sb=0.155u sd=0 _rgflag=1 _ccoflag=1
+ _rcoflag=1
.ends m1p8inv2x

*****
* Library      : widgets
* Cell         : stb_diff_3
* View         : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List  :
*****

.subckt stb_diff_3 i in o on stb_sel=0 stb_meas=0 stb_cm=0
iac gnd! y dc=0 ac='((stb_sel==1)*(stb_meas==2))'
iiacn yn gnd! dc=0 ac='((stb_sel==1)*(stb_meas==2))',(180*stb_cm)'
vvr i y dc=0
vvac x y dc=0 ac='((stb_sel==1)*(stb_meas==1))'
vvin xn on dc=0
vvacn yn xn dc=0 ac='((stb_sel==1)*(stb_meas==1))',(180*stb_cm)'
vvrn in yn dc=0
vvi x o dc=0
.ends stb_diff_3

*****
* Library      : ssp_gold

```

```

* Cell      : tx_dcc_replica_path
* View      : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List  :
*****

.subckt tx_dcc_replica_path clk_m clk_p gd samp_ck_m samp_ck_p vptx
xrsamp_p gd data_ser_p samp_ck_p tx_dcc_res_samp_0
xrsamp_m gd data_ser_m samp_ck_m tx_dcc_res_samp_0
xhilo gd tie_hi tie_lo vptx sc30_tie_hilow
xi8 clk_m wire_cap ctotol=8.8f
xi9 clk_p wire_cap ctotol=10.38f
xi4 data_m wire_cap ctotol=8.1f
xi3 data_p wire_cap ctotol=8.1f
xi2 data_ser_m wire_cap ctotol=9.1f
xi1 data_ser_p wire_cap ctotol=9.1f
xinvb<5> data_m gd vptx data_ser_p tx_vdriver_pre_invhx26
xinvb<4> data_m gd vptx data_ser_p tx_vdriver_pre_invhx26
xinvb<3> data_m gd vptx data_ser_p tx_vdriver_pre_invhx26
xinvb<2> data_m gd vptx data_ser_p tx_vdriver_pre_invhx26
xinvb<1> data_m gd vptx data_ser_p tx_vdriver_pre_invhx26
xinvb<0> data_m gd vptx data_ser_p tx_vdriver_pre_invhx26
xinva<5> data_p gd vptx data_ser_m tx_vdriver_pre_invhx26
xinva<4> data_p gd vptx data_ser_m tx_vdriver_pre_invhx26
xinva<3> data_p gd vptx data_ser_m tx_vdriver_pre_invhx26
xinva<2> data_p gd vptx data_ser_m tx_vdriver_pre_invhx26
xinva<1> data_p gd vptx data_ser_m tx_vdriver_pre_invhx26
xinva<0> data_p gd vptx data_ser_m tx_vdriver_pre_invhx26
xload_m<5> gd data_ser_m vptx tx_dcc_drv_load
xload_m<4> gd data_ser_m vptx tx_dcc_drv_load
xload_m<3> gd data_ser_m vptx tx_dcc_drv_load
xload_m<2> gd data_ser_m vptx tx_dcc_drv_load
xload_m<1> gd data_ser_m vptx tx_dcc_drv_load
xload_m<0> gd data_ser_m vptx tx_dcc_drv_load
xload_p<5> gd data_ser_p vptx tx_dcc_drv_load
xload_p<4> gd data_ser_p vptx tx_dcc_drv_load
xload_p<3> gd data_ser_p vptx tx_dcc_drv_load
xload_p<2> gd data_ser_p vptx tx_dcc_drv_load
xload_p<1> gd data_ser_p vptx tx_dcc_drv_load
xload_p<0> gd data_ser_p vptx tx_dcc_drv_load
xpre_p<5> tie_lo tie_hi gd data_p clk_m clk_p vptx tx_vdriver_serial_mux
xpre_p<4> tie_lo tie_hi gd data_p clk_m clk_p vptx tx_vdriver_serial_mux
xpre_p<3> tie_lo tie_hi gd data_p clk_m clk_p vptx tx_vdriver_serial_mux
xpre_p<2> tie_lo tie_hi gd data_p clk_m clk_p vptx tx_vdriver_serial_mux
xpre_p<1> tie_lo tie_hi gd data_p clk_m clk_p vptx tx_vdriver_serial_mux
xpre_p<0> tie_lo tie_hi gd data_p clk_m clk_p vptx tx_vdriver_serial_mux
xpre_m<5> tie_hi tie_lo gd data_m clk_m clk_p vptx tx_vdriver_serial_mux
xpre_m<4> tie_hi tie_lo gd data_m clk_m clk_p vptx tx_vdriver_serial_mux
xpre_m<3> tie_hi tie_lo gd data_m clk_m clk_p vptx tx_vdriver_serial_mux
xpre_m<2> tie_hi tie_lo gd data_m clk_m clk_p vptx tx_vdriver_serial_mux
xpre_m<1> tie_hi tie_lo gd data_m clk_m clk_p vptx tx_vdriver_serial_mux
xpre_m<0> tie_hi tie_lo gd data_m clk_m clk_p vptx tx_vdriver_serial_mux
.ends tx_dcc_replica_path

```

```
* Library      : ssp_gold
* Cell         : tx_invhx132s
* View         : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
* View Stop List  :
```

```
.subckt tx_invhx132s a gd vp z
xmm0 z a gd gd nch_lvt_mac w=4.08u l=35n nf=8 multi=1 ad=0.204p as=0.2295p pd=4.88u
+ ps=6u nrd=7.35294117647059m nrs=7.35294117647059m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
xmm1 z a vp vp lvt_mac w=8.48u l=35n nf=8 multi=1 ad=0.424p as=0.477p pd=9.28u
+ ps=11.5u nrd=3.5377358490566m nrs=3.5377358490566m sa=75n sb=75n sd=0.1u
+ _rgflag=1 _ccoflag=1 _rcoflag=1
.ends tx_invhx132s
```

```
* Library      : ssp_tb
* Cell         : tx_dcc_settle_tb
* View         : schematic
* View Search List : veriloga hspice hspiceD schematic symbol
```

```
xclkgen clk0_early_m clk0_early_p clk0_m clk0_p clk_m clk_p din_clk_m din_clk_p
+ gd q_store_off gd gd tx_div_clk_m tx_div_clk_p vdcc_m vdcc_p vp vptx vreg_tx
+ tx_dcc_clk_gen
xtx_dcc atb_s_m atb_s_p gd gd rst_h gd vphreg samp_ck_m samp_ck_p vdcc_m vdcc_p
+ vphreg vptx tx_dcc_all
xrep_path clk_m clk_p gd samp_ck_m samp_ck_p vptx tx_dcc_replica_path
xin5 clk6_p gd vreg_tx din_clk_m tx_invhx132s
xin4 clk6_m gd vreg_tx din_clk_p tx_invhx132s
vvph vphreg gnd! dc='xvphreg'
vvptx vptx gnd! dc='xvptx'
vgd gd gnd! dc=0
vvp vp gnd! dc='xvp'
vvreg vreg_tx gnd! dc='(xvptx-vregckout_vdiff)'
vrst rst_h gd dc=0 pulse ( 0 'xvphreg' 1n 100p 100p 7.9n 1 )
v11 clk6_m gnd! dc=0 pulse ( 'xvp' 0 '(((19*xPer)/8)+xskew)' 'xSlope' 'xSlope' '(((xPer/2)-xSlope)+xduty_err)'
+ 'xPer' )
v10 clk6_p gnd! dc=0 pulse ( 0 'xvp' '(((19*xPer)/8)' 'xSlope' 'xSlope' '(((xPer/2)-xSlope)+xduty_err)'
+ 'xPer' )
```

ՀԱՎԵԼՎԱԾ 3

- IO Designer ծրագրային գործիքի QT նկարագրության հատված

mainwindow.ui

```
#include "mainwindow.h"
#include "ui_mainwindow.h"
#include <QMessageBox>
MainWindow::MainWindow(QWidget *parent) :
    QMainWindow(parent),
    ui(new Ui::MainWindow)
{
    ui->setupUi(this);
}

MainWindow::~MainWindow()
{
    delete ui;
}

void MainWindow::on_comboBox_activated(int index)
{
}

void MainWindow::on_pushButton_7_clicked()
{
    QMessageBox::information(this, tr("Error !!!"), tr("Please
enter process models."));
}
```

mainwindow.h

```
#ifndef MAINWINDOW_H
#define MAINWINDOW_H

#include <QMainWindow>

namespace Ui {
class MainWindow;
}

class MainWindow : public QMainWindow
{
    Q_OBJECT

public:
```

```

        explicit MainWindow(QWidget *parent = 0);
        ~MainWindow();

private slots:
    void on_comboBox_activated(int index);

    void on_pushButton_7_clicked();

private:
    Ui::MainWindow *ui;
};

#endif // MAINWINDOW_H

```

main.cpp

```

#include "mainwindow.h"
#include <QApplication>

int main(int argc, char *argv[])
{
    QApplication a(argc, argv);
    MainWindow w;
    w.show();

    return a.exec();
}

```

ՀԱՎԵԼՎԱԾ 4

• ՆԿԱՐՆԵՐԻ ԶԱՆԿ

Նկ. 1.1. Մ/Ե հանգույցի ճարտարապետությունը.....	10
Նկ. 1.2. Հաջորդական Մ/Ե հանգույցի ճարտարապետությունը.....	13
Նկ. 1.3. Զուգահեռ Մ/Ե հանգույցի ճարտարապետությունը.....	13
Նկ. 1.4. Ուղղանկյունաձև դիֆերենցիալ ազդանշանների ժամանակային պարամետրերը.....	17
Նկ. 1.5. Համակարգում լցման գործակցի կուտակային վարքը.....	17
Նկ. 1.6. Դիֆերենցիալ ուժեղարարներում լարման շեղումը	18
Նկ. 1.7. Չոպերի մեթոդով լարման շեղման կանխումը	19
Նկ. 1.8. Լարման շեղման կանխման ժամանակային դիագրամը.....	21
Նկ. 1.9. Ազդանշանի աչքի դիագրամի ստացման ուղին.....	22
Նկ. 1.10. Ազդանշանի աչքի դիագրամի վրա չափվող պարամետրերը.....	23
Նկ. 1.11. Մ/Ե սարքի հաղորդչի ելքային կասկադը	23
Նկ. 1.12. Ճակատով և մակարդակով աշխատող տրիգերների դեպքում կարգման և հաստատման ժամանակները	24
Նկ. 1.13. Տակտային և տվյալի ազդանշանների (t_{ստ} – t_ս) և տակտային ազդանշանից դեպի ելք տարածման (t_{ստ} – t_է) հապաղումների կախվածությունը.....	26
Նկ. 1.14. Ելքային ազդանշանի թրթռոցի վրա փոքր կարգման ժամանակի ազդեցությունը	27
Նկ. 1.15. Ազդանշանի սպեկտրային բնութագիծը.....	28
Նկ. 1.16. ԱԱՀԳ-ից ազդանշանի ՓՏՍ-ի կախվածությունը.....	29

Նկ. 1.17. Ազդանշանի անդրադարձումը	30
Նկ. 1.18. Ազդանշանի վրա ՓԻ-ի ազդեցությունը.....	31
Նկ. 1.19. Փուլի վերականգնման համակարգի ժամանակային դիագրամները	33
Նկ. 1.20. Փուլահաճախականային ինքնաենթալարման համակարգի ճարտարապետության հիմքով փուլի վերականգնման համակարգը.....	35
Նկ. 1.21. Փուլային դետեկտորի բլոկ-դիագրամը	36
Նկ. 1.22. Դասական ՀՀԿՍ-ի բլոկ-դիագրամը.....	37
Նկ. 1.23. ՀՀԿՍ-ի գծային մոդելը	37
Նկ. 1.24. Դիֆերենցիալ ԼՂՀԳ-ը.....	38
Նկ. 1.25. Շրջիչի հիման վրա ԼՂՀԳ-ը.....	39
Նկ. 1.26. Թվային կոդով ղեկավարվող հապաղման գիծը	40
Նկ. 1.27. ՀՀԿՍ-ի կիրառմամբ ՍՓՎՀ-ը	41
Նկ. 1.28. ՀՀԴ 2.0 ստանդարտի հոսքուղու լայնական կտրվածքը.....	43
Նկ. 1.29. Հոսքուղու դիմադրության և հզորության կամ լարման կորուստների կախվածությունը.....	44
Նկ. 1.30. Արտաքին կայուն դիմադրության վրա հիմնված ԴՀՀ-ն	46
Նկ. 1.31. Բազմասնուցումային համակարգի ճարտարապետությունը	47
Նկ. 1.32. Բազմասնուցումային համակարգի կոնֆլիկտային տեղամաս	48
Նկ. 2.1. Հայտնի ՀՀԿՍ-ների հաճախականային շերտերը.....	52
Նկ. 2.2. Առաջարկվող ՀՀԿՍ-ի ճարտարապետությունը.....	53
Նկ. 2.3. ՀԴ-ի բլոկ-դիագրամը	54
Նկ. 2.4. 2 բիթանի ելքային ազդանշանի կարգայնությամբ ՀԴ-ի բլոկ-դիագրամը	55
Նկ. 2.5. Առաջարկվող ՀԼԶ-ի սխեման.....	56

Նկ. 2.6. Առաջարկվող ՀԼԶ-ի ղեկավարման հանգույցի ժամանակային դիագրամները	57
Նկ. 2.7. ՀԼԶ-ի աշխատանքային փուլերը	57
Նկ. 2.8. Անալոգային դեմոլիտիպլեքսորի կառուցվածքը.....	58
Նկ. 2.9. Առաջարկվող ՀԼԶ-ի ժամանակային դիագրամները	58
Նկ. 2.10. ՓԴ-ի կառուցվածքը.....	59
Նկ. 2.11. Նախագծված ԼՊ-ի կառուցվածքը	60
Նկ. 2.12. Նախագծված ԼՊ-ի ժամանակային դիագրամները	61
Նկ. 2.13. Առաջարկվող ՀՀԿՍ-ի աշխատանքի բլոկ-դիագրամը	61
Նկ. 2.14. Առաջարկվող ՀՀԿՍ-ում օգտագործված ԼՂՀԳ-ի տեսակները	62
Նկ. 2.15. Առաջարկվող ՀՀԿՍ-ի հոսանքի ծախսը և թրթռոցը	63
Նկ. 2.16. Ունակությամբ և փականներով դիմադրության վարքի ձևավորումը	65
Նկ. 2.17. ԴՀՀ-ի առաջարկվող ճարտարապետությունը	66
Նկ. 2.18. ՓՈւՀ-ի ճարտարապետությունը.....	67
Նկ. 2.19. ԴՀՀ-ի աշխատանքի առաջարկվող բլոկ-դիագրամը	68
Նկ. 2.20. Առաջարկվող ԴՀՀ-ի կարգաբերման ժամանակային դրագրամները ..	69
Նկ. 2.21. Հաջորդականացնող հանգույցում առաջարկվող ԼԳՃՀ-ն	71
Նկ. 2.22. Առաջարկվող ԼԳՃՀ-ի բլոկ դիագրամը.....	72
Նկ. 2.23. Առաջարկվող ԼԳՃՀ-ի ԼԳ-ն փոփոխող հանգույցը.....	73
Նկ. 2.24. Ծայրագույն 3 դեպքերի մոդելավորման արդյունքները	74
Նկ. 2.25. Տիպային դեպքի համար ԼԳՃՀ-ի ելքային ազդանշանի տեսքը ճշգրտումից առաջ և հետո,	75
Նկ. 2.26. Առանց ԴՈւ-ի ԼԳՃՀ-ի բլոկ-դիագրամը.....	76
Նկ. 2.27. Առանց ԴՈւ-ի ԼԳՃՀ-ի կառուցվածքը	77

Նկ. 2.28. ԼԳՈՀ-ի կառուցվածքը.....	78
Նկ. 2.29. ԼԳՃՀ-ը՝ ա) ակտիվ ԴՎՃՀ-ով և բ) ԴՆՃՀ-ով	80
Նկ. 2.30. Հաջորդականացնող հանգույցում տակտային և տվյալի ազդանշանները	81
Նկ. 2.31. Հաջորդականացնող հանգույցում ԿՀԺՀ-ն	82
Նկ. 2.32. Առաջարկվող ԿՀԺՀ-ի ճարտարապետությունը	83
Նկ. 2.33. Հաջորդականացնող հանգույցի ճարտարապետությունը.....	84
Նկ. 2.34. ԴՈւ-ի ճարտարապետությունը.....	84
Նկ. 2.35. Կարգման ժամանակի սխալի օրինակը	86
Նկ. 2.36. ԿՀԺՀ-ի համալարումից հետո տվյալի և սինքրոնազդանշանի ժամանակային դիագրամները	86
Նկ. 2.37. Պաշտպանման համակարգի ճարտարապետությունը	88
Նկ. 2.38. Պաշտպանիչ համակարգի մոդելավորման արդյունքների ժամանակային դիագրամները	89
Նկ. 2.39. Առաջարկվող համակարգի տոպոլոգիական նախագիծը.....	90
Նկ. 3.1. IO Designer ծրագրային միջոցի աշխատանքային երթուղու բլոկ-դիագրամը.....	93
Նկ. 3.2. IO Designer ծրագրային գործիքի հիմնական տեսքը և «Input Data» պատուհանը	95
Նկ. 3.3. IO Designer ծրագրային գործիքի «Select the System» դաշտը	95
Նկ. 3.4. IO Designer ծրագրային գործիքի «Sim. Tool Version» բաժինը.....	97
Նկ. 3.5. IO Designer ծրագրային գործիքի սխալի հաղորդագրությունը.....	98
Նկ. 3.6. IO Designer ծրագրային գործիքի նախազգուշացնող հաղորդագրությունը	98
Նկ. 3.7. IO Designer ծրագրային գործիքի «Simulation» էջը	99

Նկ. 3.8. IO Designer ծրագրային գործիքի «Power & Area» էջը.....	100
Նկ. 3.9. «DLL» հանգույցի դեպքում IO Designer ծրագրային գործիքի «Results» էջը	101
Նկ. 3.10. «RCAL», «DCC» և «SHTC» հանգույցների դեպքում IO Designer ծրագրային գործիքի «Results» էջը.....	102
Նկ. 3.12. IO Designer ծրագրային գործիքի «Simulation» էջի օգտագործումը.....	103
Նկ. 3.12. IO Designer ծրագրային գործիքի «Simulation» էջի «Log file» դաշտը...	104
Նկ. 3.13. IO Designer ծրագրային գործիքի «Results » էջի «View Sim. Plots» դաշտը	105

• ԱՂՅՈՒՍԱԿՆԵՐԻ ՁԱՆԿ

Աղյուսակ 1.1.....	12
Մ/Ե հանգույցների հիմնական ստանդարտները	12
Աղյուսակ 2.1	69
Առաջարկվող ԴՀՀ-ի մոդելավորման արդյունքները.....	70
Աղյուսակ 2.2.....	75
Առաջարկվող ԼԳՃՀ-ի մոդելավորման արդյունքները.....	75
Աղյուսակ 2.3.....	79
Առանց ԴՈւ-ի ԼԳՃՀ-ի մոդելավորման արդյունքները.....	79
Աղյուսակ 2.4.....	85
ԿՀԺՃՀ-ի մոդելավորման արդյունքները.....	85
Աղյուսակ 2.5.....	89
Առաջարկվող համակարգի մոդելավորման արդյունքները	89
Աղյուսակ 3.1	106

Առաջարկվող և առկա չորս մեթոդների կիրառմամբ ՀՀԿՍ-ների վատագույն
դեպքի պարամետրերի համեմատությունը 106

• **ՀԱՊԱՎՈՒՄՆԵՐԻ ՁԱՆԿ**

1. ԻՍ – ինտեգրալ սխեմա,
2. Մ/Ե – մուտք/ելք,
3. ԿԲ – կիսահաղորդչային բյուրեղից,
4. ԳԼՋ – գործընթաց, լարումից, ջերմաստիճանից,
5. ՀՀԴ – համապիտանի հաջորդական դող,
6. ՀԲՓՀ – համակարգչային բաղադրիչ փոխկապակցման հանգույց,
7. ՀԱՏՀ – հաջորդական առաջադեմ տեխնոլոգիաների հավելված,
8. ԲՈՄՀԻ – բարձր որակով մուլտիմեդիայի համար ինտերֆեյս,
9. ՄՀ – մուլտիմեդիայի հանգույց,
10. ԻՄՀ – ինտերֆեյսային միավոր հավելված,
11. ՋԱԼԿ – ջերմաստիճանից անկախ լարման կայունարար,
12. ԴՀՀ – դիմադրությունների համաձայնեցման համակարգ,
13. ՍՓՎՀ – սինքրոազդանշանի փուլի վերականգնման հանգույց,
14. ԶՀԿ – զուգահեռից հաջորդական կերպափոխիչ,
15. ՀԶԿ – հաջորդականից զուգահեռ կերպափոխիչ,
16. ՀՀԸ – հաղորդիչ-հոսքուղի-ընդունիչ,
17. ՀՀԿՍ – հապաղման հետադարձ կապով սարք,
18. ՀՀԿՀ – հապաղման հետադարձ կապով համակարգ,
19. ԼՂԳ – լարմամբ ղեկավարվող գեներատոր,
20. ՓԴ – փուլի դետեկտոր,
21. ԼՊ – լիցքի պոմպ,
22. ԼՂՀԳ – լարմամբ ղեկավարվող հապաղման գիծ,
23. ՓԻՀ – փուլահաճախականային ինքնաենթալարման համակարգ,
24. ՀԼՓ – հաճախություն-լարում փոխակերպիչ,
25. ՀԴ – հաճախության դետեկտոր,
26. ԱԹՁ – անալոգաթվային ձևափոխիչ,
27. ՂՀ – ղեկավարման հանգույց,
28. ԼՄՁ – լարման մակարդակի ձևափոխիչ,
29. ՓՓ – փոխանցման փական,
30. ՓՈւՀ – փոխանջատվող ունակություններով համակարգ,
31. ԴՈւ – դիֆերենցյալ ուժեղարար,
32. ԿՀԺՀ – կարգման և հաստատման ժամանակների ճշգրտման համակարգ: