3 ԱՅԱՍՏԱՆԻ Ա2 ԳԱՅԻՆ ՊՈԼ ԻՏԵԽՆԻԿԱԿԱՆ 3 ԱՄԱԼ ՍԱՐԱՆ

Մել իքյ ան Նազել ի Վազգենի

ՊԱՐԱՄԵՏՐԵՐԻ ԱՆՈՐՈՇՈԻ ԹՅԱՆ ՊԱՑՄԱՆՆԵՐՈԻ Մ ԻՆՏԵԳՐԱԼ ՍԽԵՄԱՆԵՐԻ ՆԱԽԱԳԾՄԱՆ ՄԻՋՈՑՆԵՐԻ ՄՇԱԿՈՒՄԵՎ ՉԵՏԱՉՈՏՈՒՄ

ሀቴጊՄԱԳԻՐ

Ե.27.01 «Ել եկ տրոնիկա,միկրո և ն անո Էլ եկ տրոնիկա» մասնագիտությամբ տեխնիկական գիտությունների թեկնածուի գիտական աստիճանի հայցման ատենախոսության

Երևան 2016

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РЕСПУБЛИКИ АРМЕНИЯ

НАЦИОНАЛЬНЫЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ АРМЕНИИ

Меликян Назели Вазгеновна

РАЗРАБОТКА И ИССЛЕДОВАНИЕ СРЕДСТВ ПРОЕКТИРОВАНИЯ ИНТЕГРАЛЬНЫХ СХЕМ В УСЛОВИЯХ НЕОПРЕДЕЛЕННОСТИ ПАРАМЕТРОВ

АВТОРЕФЕРАТ

диссертации на соискание ученой степени кандидата технических наук по специальности 05.27.01
"Электроника, микро- и наноэлектроника"

Ереван 2016

Ատե ն ախոսության թե ման հաստատվել է 3 այաստանի պե տական ճարտարագիտական համալսարանում Պուհտե Խնհև)

Գիտական ղեկավար՝ տ.գ.դ.Ս.Խ.Խու դավերդյան Պաշտոնական ընդդիմախոսներ՝ տ.գ.դ. Օ.Յ. Պետրոսյան

տ.գ.ռ.Մ.Վ.Մարևրսւան

Առաջ ատար կազմակերպություն՝ Երևանի պետական համալսարան

Ատենախոսության պաշտպանությունը տեղի կունենա 2016թ. սեպտեմբերի 9-ին, ժամը 14⁰⁰-ին, ՎԱՊՎ-ում գործող «Կառավարման, ավտոմատացման և Էլեկտրոնիկայի» 032 Մասնագիտական խորհրդի նիստում (հասցեն՝ 0009, Երևան,Տերյան փ.,105,17մասնաշենք)։ Ատենախոսությանը կարելի է ծանոթանալ ՎԱՊՎ-իգրադարանում։

032 Մաս ն ագ ի տակ ան խոր հրդի գ ի տակ ան ք ար տու ղ ար ,տ.գ.դ. Ավ ե տի ս յ ան *11.lly* u.9

Тема диссертации утверждена в Государственном инженерном университете Армении (Политехник)

Научный руководитель: д.т.н. С.Х. Худавердян Официальные оппоненты: д.т.н. О.А. Петросян

д.т.н. М.В. Маркосян

Ведущая организация: Ереванский государственный университет

Защита диссертации состоится 9-го сентября 2016г. в 14⁰⁰ ч. на заседании Специализированного совета 032 - "Управления, автоматизации и электроники", действующего при Национальном политехническом университете Армении (НПУА), по адресу: 0009, г. Ереван, ул. Теряна, 105, корпус 17.

С диссертацией можно ознакомиться в библиотеке НПУА. Автореферат разослан 30-го июня 2016г.

Ученый секретарь Специализированного совета 032 д.т.н.

11.hof

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы. В последние годы среди вызовов (уменьшение энергопотребления, увеличение быстродействия, обеспечение целостности сигналов и т.д.) проектирования интегральных схем (ИС) важное место занимает учет неопределенности их параметров. Такая необходимость важна в случае проектирования ИС, изготавливаемых по 22 нм и более новым технологиям, так как геометрические размеры полупроводниковых приборов (ПП) становятся соразмерными с разбросами технологического процесса. Кроме того, изменения рабочих условий (напряжение питания, температура окружающей среды и т.д.) и параметров отдельных ПП из-за старения тоже стали соразмерными и иногда даже превышают их номинальные значения. Исходя из этого, учет влияния всех источников (литография, разбросы легирования или процесса химического полирования, изменения напряжения питания или температуры окружающей среды, инжекция тепловых носителей заряда и т.д.) неопределенности параметров ИС в процессе их проектирования в настоящее время стал крайней необходимостью. Проектирование ИС без учета этого влияния может привести к возникновению не только количественных, но и качественных ошибок.

С учетом вышесказанного в течение последних лет проводятся различные широкомасштабные исследования, направленные на обеспечение возможности учета неопределенности параметров в средствах проектирования ИС. Особенно это относится к наиболее широко применяемым в практике проектирования ИС средствам, в частности, программам статического временного анализа и анализа изменений из-за старения.

Однако существующие методы проектирования ИС в условиях неопределенности параметров не могут удовлетворять современным практическим требованиям ИС, так как они не обеспечивают необходимую точность получаемых результатов или требуют недопустимо больших затрат машинного времени для расчетов.

Поэтому возникла необходимость разработки новых и эффективных средств учета неопределенности параметров при проектировании ИС, удовлетворяющих требованиям, предъявляемым к ИС, изготавливаемым по современным субмикронным технологиям.

Диссертация посвящена решению проблем проектирования ИС в условиях неопределенности параметров.

<u>Объект исследования.</u> Средства, количественно характеризующие степень деградации характеристик схем в условиях различных источников неопределенности параметров ИС.

<u>Целью работы</u> является разработка и исследование средств проектирования интегральных схем в условиях неопределенности параметров, обеспечивающих в условиях допустимых затрат машинных ресурсов необходимую точность получаемых результатов.

<u>Методы исследования.</u> В диссертации использованы основные положения теории полупроводниковых приборов и электрических цепей, методы статического и статистического временных анализов, методы схемотехнического и логического моделирования.

Научная новизна работы.

- 1. Предложены принципы проектирования ИС в условиях неопределенности, обеспечивающие удовлетворительную, с точки зрения практических требований, точность получаемых результатов при допустимых затратах машинного времени.
- Предложен способ статистического временного анализа (СВА) с учетом неопределенности параметров, в котором за счет представления моментов получения сигналов функциями накопления распределенности (ФНР) вероятностей и задержек логических вентилей (ЛВ) функциями распределенности вероятностей (ФРВ), а также

- благодаря кусочно-линейной аппроксимации этих функций получается значительно большая и регулируемая точность результатов.
- Получены новые выражения вычисления, считающие главными как при статическом, так
 и при статистическом временном анализе, с учетом неопределенности параметров
 функций сложения и максимума, действующие также в случае наличия сходящихся
 разветвлений в схеме.
- 4. Реализован новый стохастический спектральный метод схемотехнического анализа с учетом неопределенности параметров, который, основываясь на обобщенном многочленном хаосе, обеспечивает сокращение необходимых затрат машинного времени в 10...1000 раз по сравнению с известными методами за счет потерь в точности результатов всего на 1,5...2,7%.
- Предложены алгоритмы расчета неопределенности параметров для расчетов статического и переходного режимов работы схем, обладающие существенно большей эффективностью по сравнению с существующими средствами.

Практическая ценность работы. Разработанные принципы, способы и методы проектирования ИС в условиях неопределенности параметров реализованы в программе Uncertainity Designer, обладающем удобным для пользователя интерфейсом и имеющем максимально адаптированную к решаемым задачам структуру. Испытание программного средства на тестовых цифровых схемах ряда ISCAS, а также некоторых стандартных процессоров (OrCA и т.д.) свидетельствует о высокой эффективности, так как в среднем точность получаемых результатов повышается на 21...29% при увеличении расходов машинного времени всего на 1,7...2,5%. При применении стохастического метода схемотехнического анализа расходы машинного времени сокращаются в 10...1000 раз при потере в точности результатов всего на 1,5...2,7%.

<u>Достоверность научных положений</u> подтверждена математическим обоснованием приведенных научных результатов и их удовлетворительной степенью совпадения с результатами практических испытаний.

Внедрение. Программное средство Uncertainity Designer внедрено в 3A0 "Синопсис Армения" (20.04.2016). Оно используется при проектировании различных ИС и их отдельных узлов с целью оценки и уменьшения влияния неопределенности параметров на характеристики схем. С помощью программного средства Uncertainity Designer спроектированы и протестированы ряд стандартных процессоров (ChipTop, OrCA и т.д.). Uncertainity Designer включено в состав программных инструментальных средств компании.

Основные положения, выносимые на защиту:

- 1. Новые принципы проектирования ИС в условиях неопределенности.
- 2. Новый способ СВА с учетом неопределенности параметров.
- Новые выражения вычисления, считающие главными как при статическом, так и при статистическом временном анализе, с учетом неопределенности параметров функций сложения и максимума.
- 4. Новый стохастический спектральный метод схемотехнического анализа с учетом неопределенности параметров.
- Алгоритмы определения неопределенности параметров для расчетов статического и переходного режимов работы схем.

<u>Апробация работы.</u> Основные научные и практические результаты диссертации докладывались на:

 8-й, 9-й и 10-й Международных конференциях "Semiconductor micro and nanoelectronics" (Ереван, Армения, 2011-2015 гг.);

- Международной конференции "МЭС: Проблемы разработки перспективных микро и наноэлектронных систем" (Москва, Россия, 2012 г.);
- Международной конференции "CSIT: Computer Science and Information Technologies" (Ереван, Армения, 2013 г.);
- 33-й, 34-й Международных конференциях "ELNANO: Electronics and Nanotechnology" (Киев, Украина, 2013-2014 гг.);
- 2-й Международной конференции "IcETRAN: Electrical, Electronic and Computing Engineering" (Сербия, Силвер Лек, 2015 г.);
- 6-й Международной конференции "SSS: Small System Simulation" (Сербия, Нис, 2016 г.):
- научных семинарах межфакультетской кафедры "Микроэлектронные схемы и системы"
 НПУА (Ереван. Армения. 2014-2015 гг.):
- научных семинарах ЗАО "СИНОПСИС АРМЕНИЯ" (Ереван, Армения, 2013-2016 гг.).

<u>Публикации</u>. Основные положения диссертации представлены в 16 научных публикациях, список которых приводится в конце автореферата.

Структура и объем работы. Диссертация состоит из введения, трех глав, основных выводов, списка литературы из 115 наименований и четырех приложений. Основной объем диссертации составляет 119 страниц, включая 68 рисунков и 6 таблиц. Общий объем работы вместе с приложениями – 151 страница. Диссертация написана на армянском языке.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обосновывается актуальность темы, сформулированы цель и основные задачи исследования, представлены научная новизна, практическое значение работы и основные положения, выносимые на защиту.

В первой главе рассмотрены общие вопросы разработки средств проектирования ИС в условиях неопределенности параметров. Обоснована необходимость разработки таких средств. Показано, что среди вызовов проектирования ИС (сокращение энергопотребления, увеличение быстродействия и т.д.) при переходе на технологии изготовления 22 нм и меньше особое место начинает занимать учет неопределенности параметров. При таких технологиях параметры ПП невозможно считать детерминированными, и они уже имеют статистический характер. Это, в свою очередь, означает, что становится невозможным применение традиционных способов проектирования ИС, при которых проверялось поведение ИС при крайних значениях параметров технологического процесса, и на этой основе составлялось заключение о работоспособности ИС в остальных ситуациях.

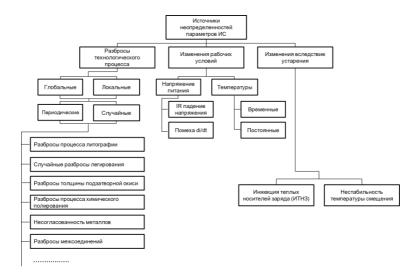


Рис. 1. Классификация источников неопределенности параметров ИС

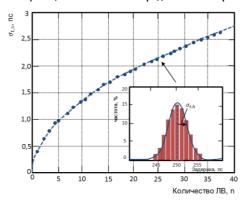


Рис. 2. Влияние технологических разбросов на задержку пути распространения сигнала

Показано, что при субмикронных технологиях влияние всех видов неопределенностей (рис. 1) на функционирование ИС стало решающим. Это подтверждено приведенными примерами практически для всех видов неопределенностей. В частности, показано, что относительный разброс $\tau_{t,3}/t_3$ задержки (t_3) пути распространения сигнала (рис. 2) сокращается обратно пропорционально количеству n логических вентилей на ней:

$$\frac{\tau_{c,s}}{t_s} = \frac{1}{\sqrt{n}} \cdot \frac{\sigma_{c,TB}}{t_{JIB}}.$$
(1)

Показана также значимость неопределенностей условий функционирования ИС. В частности, приведен (рис. 3) пример изменения тока стока транзистора при изменениях напряжения питания (V), температуры окружающей среды (T) и времени эксплуатации ($t_{\text{экспл}}$).

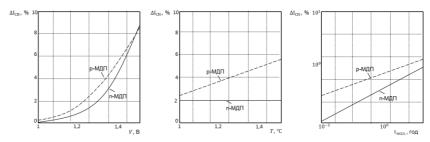


Рис. 3. Изменение тока стока транзистора

При масштабировании технологий неопределенности относительно увеличиваются (табл. 1), поэтому они обязательно должны учитываться при проектировании современных ИС.

Таблица 1 Увеличение неопределенностей при масштабировании технологий

Технология (нм)	Токс (А)	∆Токс(А)	∆Токс/Токс (%)	L (HM)	ΔL (нм)	ΔL/L (%)
130	22	1	4,5	130	5	3,8
90	16	1	6,3	90	5	5,6
65	12	1	8,3	65	5	7,7
45	10	1	10,0	40	5	12,5
32	8	1	12,5	25	5	20.0
28	6	1	16,6	24	5	20,8
14	5	1	20,0	22	5	22,7
10	4	1	25,0	16	5	31,3

На основе проведенного анализа существующих средств учета неопределенности параметров при проектировании ИС (статического временного анализа, анализа изменений параметров из-за старения и т.д.) сделан вывод об их неприменимости для практического проектирования современных ИС. В частности, на примере модели ЛВ на основе таблиц истинности с учетом старения показано, что при возрастании количества входов ЛВ количество таблиц истинности составляет недопустимо большое число (рис. 4).

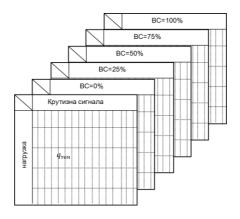


Рис. 4. Модель ЛВ на основе таблицы истинности с учетом старения

Исходя из вышесказанного, возникла крайняя необходимость разработки новых средств проектирования ИС с учетом неопределенности параметров. Предложены принципы построения таких средств, соблюдение которых позволяет удовлетворять требованиям проектирования современных ИС: универсальность по отношению к источникам неопределенностей и областям применения средств проектирования; возможность регулирования точности результатов; открытость по отношению к моделям элементов, функциям распределения, способам аппроксимации и т.д.; возможность интегрирования в существующие производственные среды проектирования ИС; наличие библиотеки различных моделей и методов и т.д. Предложенные принципы обеспечивают необходимую точность результатов при приемлемых затратах машинных ресурсов.

Во второй главе приведены предлагаемые средства проектирования ИС в условиях неопределенности параметров. Описан разработанный новый способ СВА с учетом неопределенности параметров. В нем моменты получения сигналов ЛВ (рис. 5) моделируются ФНР. а задержки ЛВ - ФРВ.



Рис. 5. Двухвходовой логический вентиль

Задержка $H_{mn}(t)$ между узлами m и n определяется как ФРВ, а $K_{mn}(t)$ – как ФНР, т.е. $H_{mn}(t)$ является производной $K_{mn}(t)$. В операции сложения t_{smn} является задержкой между узлами m и n, т.е.

$$t_n = t_{smn} + t_m, (2)$$

тогда

$$K_n = \int_0^t K_m (t - \tau) \cdot H_{mn}(\tau) \cdot d\tau. \tag{3}$$

В операции максимума $t_{\text{вых}}$ является наибольшим из моментов получения сигнала в узлах $m(t_m)$ и $n(t_n)$, т.е.

$$t_{\text{BMX}} = \max(t_{\text{m}}, t_{\text{n}}), \tag{4}$$

тогда

$$K_{RMX}(t) = K_m(t) \cdot K_n(t).$$
 (5)

Таким образом, момент получения выходного сигнала ($t_{\tt ELID}$) и его ФНР ($K_{\tt ELID}$) определяются как

$$t_{\text{BMX}} = \max(t_m + t_{\text{SMBMX}}, t_n + t_{\text{SNBMX}}), \tag{6}$$

$$K_{\text{BMX}}(t) = (K_m \otimes H_{\text{MBMX}})(K_n \otimes H_{\text{NBMX}}).$$
 (7)

Приведенные описания операций сложения и максимума позволяют для СВА применять обычную программу статического временного анализа, с новыми пра-

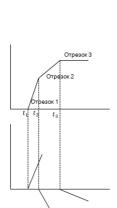


Рис. 6. Кусочно-линейная ФНР

Рис. 7. Кусочно-постоянная ФРВ

вилами операций сложения и максимума, сохраняя остальные подсистемы инструментария: трансляции описания цифровой схемы, построения временного графа и т.д. Предлагаемый подход универсален с точки зрения моделей ФНР. В нем строится свертка с целью сложения момента получения сигнала к задержке ЛВ.

Первая из этих величин моделируется как кусочно-линейная ФНР (рис. 6), вторая-как кусочно-постоянная ФРВ (рис. 7). Каждый луч и постоянный отрезок составляют свертку отдельно (рис. 8). r-крутизна луча. Для n участков составляется n^2 сверток. Затем они слагаются для получения результирующей ФНР, которая в конце обратно преобразуется в кусочно-линейную ФНР. Произведение двух кусочно-линейных ФНР производится аналогичным способом (рис. 9).

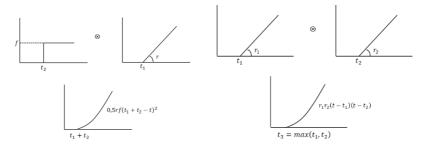


Рис. 8. Свертка луча и постоянного отрезка

Рис. 9. Произведение двух лучей

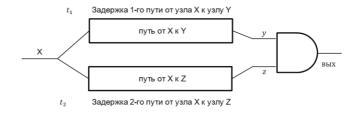


Рис. 10. Пример сходящегося разветвления

Разработан новый способ обнаружения и преобразования сходящихся разветвлений (рис. 10). Так как моменты получения сигналов на входах y и z t_y и t_z зависят от t_x , то это усложняет расчет получения сигнала на выходе ΛB $t_{\text{выт}}$. Предлагается определение $t_{\text{выт}}$ как

$$t_{\text{BHX}} = t_{\text{X}} + \max(t_1 + t_{\text{YBHX}} t_2 + t_{\text{ZBHX}}), \tag{8}$$

$$K_{\text{BLIX}} = K_{\text{X}} \otimes \left[(K_1 \otimes t_{\text{YBLIX}})(K_2 \otimes t_{\text{ZBLIX}}) \right].$$
 (9)

Разработаны алгоритмы реализации СВА соответственно с предложенными в диссертации новыми подходами. Их эффективность оценена в главе 3.

Описан разработанный новый способ схемотехнического анализа с учетом неопределенностей параметров, представляющий собой подход стохастического спектрального моделирования, учитывающий как гауссовские, так и негауссовские случайные параметры. За счет этого получается существенный выигрыш по затратам машинного времени по сравнению с методом Монте-Карло. Предлагаемый метод представляет собой подход стохастического тестирования и ориентирован на применение для нелинейных схем. В нем стохастическое дифференциальное уравнение, получаемое методом узловых потенциалов

$$\frac{dQ(\vec{y}(t,\Delta),\Delta)}{dt} + \vec{h}(\vec{y}(t,\vec{\Delta}),\vec{\Delta}) = C\vec{U}_{BX}(t), \quad (10)$$

преобразуется в следующий вид:

$$\frac{d\vec{Q}(\vec{y}(t))}{dt} + \vec{h}(\vec{y}(t)) = C\vec{U}_{EX}(t), \quad (11)$$

где $\vec{U}_{\text{EX}}(t)$ -входной сигнал; $\vec{y} \in N^n$ -напряжения узлов схемы и токи ветвей; N-множество действительных чисел; $\vec{Q} \in N^n$ и $\vec{h} \in N^n$ соответственно представляют компоненты заряда/тока и тока/напряжения; $\vec{\Delta} = \left| \Delta_1, \Delta_2, \dots, \Delta_f \right| \in \omega(\omega \in N^f)$ - f гауссовские и/или негауссовские параметры, описывающие неопределенности параметров. Предлагаемый метод стохастического тестирования не основан на дискретизации, так как коэффициенты $\vec{y}(t)$ прямо определяются моделированием (11), после чего переменные токов/напряжений получаются путем аппроксимации.

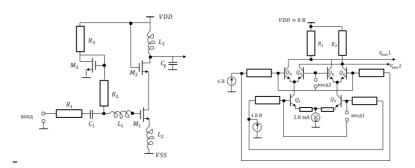


Рис. 11. Схема узкополосного логарифмического усилителя

Рис. 12. Схема биполярного смесителя с двойным балансированием

С целью оценки эффективности предложенного метода были промоделированы различные схемы (рис. 11, 12). Результаты анализа (рис. 13), а также оценки точности (рис. 14) показывают, что расходы машинного времени сокращаются в 10...1000 раз по сравнению с известными методами за счет потерь в точности результатов всего на 1,5...2,7%.

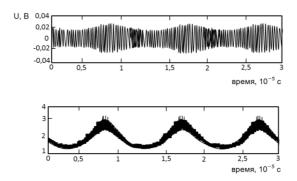


Рис. 13. Результаты моделирования биполярного смесителя с двойным балансированием

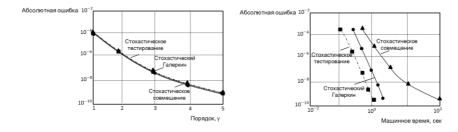
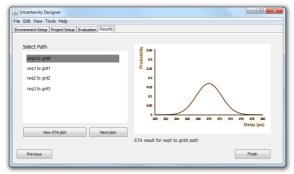


Рис. 14. Оценка точности и эффективности предлагаемого метода

<u>В третьей главе</u> описано разработанное программное средство Uncertainity Designer проектирования ИС в условиях неопределенности параметров, в котором реализованы предложенные методы и подходы. Uncertainity Designer реализовано в программной среде Eclipse языками программирования и скриптирования Java, Python, ориентировано на операционные системы Windows XP и выше, предназначено для статистического временного или схемотехнического анализа с учетом неопределенности параметров, включает программные инструментарии HSpice, Design Compiler, PrimeTime, VCS и т.д. компании Synopsys.

Описаны структура и принципы работы Uncertainity Designer. Входной информацией являются временные ограничения на задержки путей распространения сигналов в формате .sdc, модели стандартных цифровых ячеек в формате .lib, описание цифровой схемы на языке Verilog в формате .v, библиотеки алгоритмов статистического временного и схемотехнического анализов. Программа включает подсистемы управления и формирования выходных результатов, а также обладает удобным графическим интерфейсом (рис. 15).



Puc. 15. Окно оценки результатов статистического временного анализа программного средства Uncertainity Designer

При построении Uncertainity Designer учтены следующие требования к системам подобного класса: наличие удобного и простого графического интерфейса, возможность расширения и работы в интерактивном режиме, минимизация используемых машинных ресурсов, совместимость с другими подсистемами проектирования ИС и т.д.

С целью оценки эффективности Uncertainity Designer проведено его испытание на многих примерах тестовых схем ряда ISCAS (рис. 16, табл. 2). При испытаниях использована библиотека стандартных цифровых ячеек SAED 32/28, созданная для 32/28 нанометровой технологии с 1 полупроводниковым и 9 металлическими слоями с напряжениями питания 1,5В/1,8В/2,5В. В библиотеке включены как простые ЛВ (инверторы, повторители, И, И-НЕ и т.д.), так и более сложные элементы: триггеры, мультиплексоры, дешифраторы и т.д. С целью получения статистических вероятностей, соответствующих разбросам технологических параметров для элементов библиотеки выполнено моделирование Монте-Карло. Характеризация библиотеки выполнена средством Liberty-NCX компании Synopsys. Во время испытаний использовано нормальное распределение вероятностей:

$$f(x) = \frac{1}{\sigma \sqrt{2\pi}} e^{-\frac{(x-\mu)^2}{2\sigma^2}}, \tag{12}$$

где μ - среднее значение; σ - стандартное отклонение. Так как принята независимость распределения вероятностей отдельных ЛВ, то для пути распространения сигнала

$$\mu_{\Pi V T b} = \mu_{\Pi B 1} + \mu_{\Pi B 2} + \cdots + \mu_{\Pi B 7}$$
 (13)

$$\sigma_{\text{путь}} = \sqrt{\sigma_{\text{ЛВ1}}^2 + \sigma_{\text{ЛВ2}}^2 + \dots + \sigma_{\text{ЛВn}}^2}.$$
 (14)

Проведено сравнение предложенного метода с методом наихудшего случая, в котором использован детерминистический СВА со значениями задержки ЛВ, отклоненных от их средних значений на 3σ . Как видно из полученных результатов (рис. 16), при использовании предложенного метода точность результатов возрастает на 21...29% (табл. 2), что свидетельствует о его эффективности.

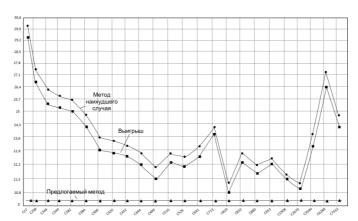


Рис. 16. Сравнение точности результатов

Сравнены также результаты в случаях учета сходящихся развлетвлений и без него (рис. 17, для примера схемы C832 ряда ISCAS). В случае учета сходящихся разветвлений (рис. 18) наблюдается достаточное совпадение с методом Монте-Карло.

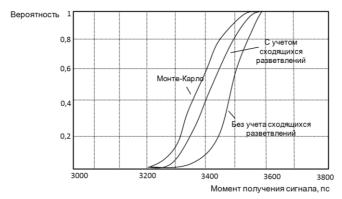


Рис. 17. Сравнение точности ФНР схемы С832

Эффективность программного средства Uncertainity Designer оценена также при проектировании ряда процессоров (ChipTop, OrCA и т.д.). В частности, схема арбитра (рис. 18), использованного в процессоре OrCA, просинтезирована на основе библиотеки стандартных логических ячеек SAED

Таблица 2 Сравнение затрат машинных ресурсов

Название схемы	Расходы машинно	Увеличение	
	при расчете для наихудшего случая	при предложенном методе	затрат машинного времени (%)
C27	5,4	5,5	1,9
C298	12,6	12,9	2,4
C344	14,6	14,9	2,1
C349	15,7	16,0	1,9
C382	17,2	17,6	2,3
C386	17,6	18,0	2,3
C400	19,6	20,0	2,0
C420	21,4	21,8	1,9
C432	24,4	25,0	2,5
C444	24,8	25,3	2,0
C499	27,6	28,2	2,2
C510	20,1	20,5	2,0
C526	28,7	29,2	1,7
C641	25,2	25,7	2,0
C713	30,9	31,5	1,9
C820	32,4	33,0	1,9
C832	34,7	35,4	2,0
C880	36,4	37,1	1,9
C953	37,5	38,2	1,9
C1908	75,2	76,5	1,7
C2670	109,7	111,7	1,8
C3540	154,8	157,6	1,8
C6288	217,5	221,2	1,7
C7552	298,3	303,7	1,8

32/28 нм. В качестве напряжения питания выбрано 0,95В, ограничение по занимаемой площади-150 мкм² и тактовая частота-50 МГц. После проверки функционирования схемы с помощью программы логического моделирования VCS компании Synopsys (рис. 19) посредством разработанного метода СВА рассчитана суммарная статистическая задержка пути между входом req0 и выходом gnt0 (рис. 20). По сравнению с результатами для наихудшего случая, получено увеличение точности результатов на 28,4% при росте расходов машинного времени всего на 2,3%, что свидетельствует о высокой эффективности метода.

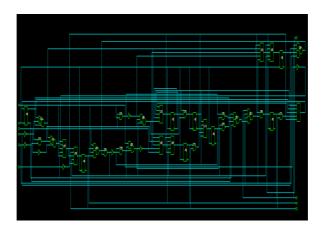


Рис. 18. Синтезированная схема арбитра

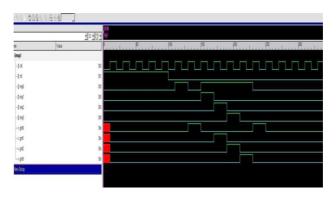


Рис. 19. Результаты логического моделирования схемы арбитра

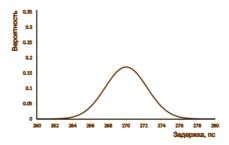


Рис. 20. Статистическая задержка от входа req0 до выхода gnt0 схемы арбитра **ОСНОВНЫЕ ВЫВОДЫ ПО ДИССЕРТАЦИОННОЙ РАБОТЕ**

- 1. Предложены принципы проектирования ИС в условиях неопределенности, обеспечивающие удовлетворительную, с точки зрения практических требований, точность получаемых результатов при допустимых затратах машинного времени [1, 3, 13].
- 2. Предложен способ СВА с учетом неопределенности параметров, в котором за счет представления моментов получения сигналов ФНР и задержек логических вентилей ФРВ, а также благодаря кусочно-линейной аппроксимации этих функций получается значительно большая и регулируемая точность результатов [4, 7, 13, 16].
- 3. Получены новые выражения вычисления, считающиеся главными как при статическом, так и при СВА, с учетом неопределенности параметров функций сложения и максимума, действующие также в случае наличия сходящихся разветвлений в схеме [8, 9, 13].
- Реализован новый стохастический спектральный метод схемотехнического анализа с учетом неопределенности параметров, который основываясь на обобщенном многочленном хаосе, обеспечивает сокращение необходимых затрат машинного времени в 10...1000 раз по сравнению с известными методами за счет потерь в точности результатов всего на 1,5...2,7% [4, 10, 16].
- 5. Предложены алгоритмы расчета неопределенности параметров для расчетов статического и переходного режимов работы схем, обладающие существенно большей, по сравнению с существующими средствами эффективностью [11, 12, 13, 16].
- Разработанные принципы, способы и методы проектирования ИС в условиях 6. неопределенности параметров реализованы в программном инструментарии Uncertainity Designer, обладающем удобным для пользователя интерфейсом и имеющем максимально адаптированной к решаемым задачам структуру. Испытание на тестовых цифровых схемах ряда ISCAS, а также некоторых стандартных процессоров (OrCA и т.д.) свидетельствует о высокой эффективности последней, так как в точность получаемых результатов в среднем на 21...29% повышается при увеличении расходов машинного 1.7...2.5%. При применении стохастического времени всего на схемотехнического анализа расходы машинного времени сокращаются в 10...1000 раз при потере в точности результатов всего на 1,5...2,7% [5, 6, 14, 15].

Основные результаты диссертации опубликованы в следующих работах:

- 1. Меликян В., Григорян Д., Степанян А., Меликян Н. Нечеткий автомат Брауэра комбинационных цифровых устройств со статическими и динамическими критериальными параметрами // Моделирование, оптимизация, управление / ГИУА. Ереван, 2009. Вып.12, Том 2. С.59-65.
- 2. Григорян Д., Меликян Н., Степанян А. Анализ особенностей радиационного поведения цифровых устройств методом скалярных индексов сравнения в рамках модели автомата Брауэра // Электроника и связь. Киев, 2010.- N5.- C. 90-93.
- Melikyan V., Durgaryan A., Petrosyan H., Melikyan N. Automatic PLL Activation Mechanism from Power Gated State // Semiconductor micro- and nanoelectronics: Proc. 8-th International conference. - Yerevan, 2011. - P. 214-217.
- 4. Abovyan S., Petrosyan G., Poghosyan A., Melikyan N. Statistical Static Timing Analysis Methodology for Components of Microprocessors // ጓጓ ԳԱԱ և ጓՊ丘ጓ Տեղեկագիր. Տեխնիկական գիտությունների սերի ա.-2011.-ጓ.64, No 3.-Եջ 284-291.
- Меликян В., Бабаян Э., Арутюнян А., Меликян Н., Заргарян Г. Метод снижения температурной зависимости временных задержек цифровых интегральных схем // Проблемы разработки перспективных микро- и наноэлектронных систем – 2012:

- Сборник научных трудов/ Под общ. ред. А.Л. Стемпковского. М.: ИППМ РАН, 2012. С. 409-412.
- Babayan E., Khazhakyan T., Melikyan N., Beglaryan N. High PSRR Bandgap Reference Circuit based on SAED 32/28nm EDK // Semiconductor micro- and nanoelectronics: Proc. 9-th International conference. - Yerevan, 2013. - P. 187-189.
- Gevorgyan A., Baghdasaryan A., Melikyan N., Fatyan R. Parallel clustered simulation for IC // Semiconductor Micro-and Nanoelectronics. Proceedings of the 9th International Conference. -Yerevan. 2013. - P. 214-216.
- 8. Melikyan V., Balabanyan A., Hayrapetyan A., Melikyan N. Receiver/Transmitter Input/Output Termination Resistance Calibration Method // IEEE XXXIII International Scientific Conference on Electronics and Nanotechnology, Apr. 16-19, 2013.- Kyiv, Ukraine, 2013.- P. 126-130.
- Melikyan V., Sahakyan A., Shishmanyan A., Melikyan N., Zargaryan G. Data Clock Setup and Hold Times Margins Correction Method in High Speed Serial Links // Proceedings of the Computer Science and Information Technologies Conference - CSIT. - 2013. Yerevan, Armenia. - P. 356-359.
- Melikyan V., Sahakyan A., Dingchyan H., Melikyan N., Aleksanyan A., Sahakyan A., Babayan V. High PSRR and Accuracy Receiver Active Equalizer // Proceedings of IEEE 34th International Scientific Conference Electronics and Nanotechnology - ELNANO. - 2014. Kyiv, Ukraine. - P.194-197.
- Zargaryan G., Aharonyan V., Melikyan N., Dimitrijević M. USB HW/SW Co-Simulation Environment with Custom Test Tool Integration // Annual Journal of Electronics. - Sofia, 2014. - VOL. 18, No. 1. - P. 23 - 28.
- Melikyan V., Galstyan V., Melikyan N., Aleksanyan A., Jovanović B. Adjustable Low-Power Non-Overlap Clock Generator for Switched-Capacitor Circuits // Proceedings of 2nd International Conference on Electrical, Electronic and Computing Engineering (IcETRAN) 2015. - Silver Lake, Serbia, June 8-11, - P. ELI1.5.1-4.
- 13. Melikyan N. IC design techniques for parameter uncertainty conditions // Semiconductor microand nanoelectronics: Proc. 10-th International conference. Yerevan, 2015. P. 128-131.
- 14. Մելիքյան Վ., Խուդավերդյան Ս., Գալստյան Վ. Մելիքյան Ն., Ալեքսանյան Ա., Խաչատրյան Ա. L այն հաճախականային բացվածքով, թվային կառավարմամբ տակտային ազդանշանի գեներատորի մշակման եղանակ // 33 ԳԱԱ և 3 ԱՊ3 Տեղեկագիր. Տեխնիկական գիտությունների սերիա.-2015.-3.68, No 4.- Էջ 442-453:
- 15. Khudaverdyan S., Hovhannisyan T., Meliqyan N., Mehrabyan N., Tsaturyan S., Khachatryan M., Vaseashta A. On the Model of Spectral Analysis of Optical Radiation // Journal of Electromagnetic Analysis and Applications. 2016. No 8.- P. 23-32.
- Melikyan N. Method of Statistical Timing Analysis with Uncertainty // Small Systems Simulation: Proc. 6-th International Symposium. - Nis. Serbia. 2016. - P. 121-124.

ԱՄՓՈՓԱԳԻՐ

Ինտեգրալ սխեմաների (ԻՍ) նախագծման մարտահրավերների շարքում (Էներգաս պառման նվազարկում, արագագործության մեծացում, ազդանշանի ամբողջականության ապահովում, <u> և ախագծերի</u> ստուαման միջոցների արդյունավետության բարձրագում և վերջին տարիներին կարևորվում է դրանց պարամետրերի անորոշությունը առնելու անհրաժեշտությունը։ Դա հատկապես կարևորվում է 22 նանոմետրանոց և ավելի նոր տե խնու ոգ ի ակ ան ann ôn lip waltnid պատրաստվող ԻՍ-երի նախագծման դեպքում, քանի որ կիսահաղորդչային սարքերի առանձին հատվածների երկրաչ ափական չափերն այդ դեպքում դառնում են համաչափելի տեխնոլոգիական գործընթացի շեղումներով պալ մ ան ավ որ վ ած h l wn wd n n փոփոխություններին: Բացի աշ խատանքային պայմանների (սնման լարում, շրջակամիջավայրի ջերմաստիճան և այլ ն)և ԻՍշահագործման ընթացքում ծերացման հետևանքով առանձին ԿՍ-երի պարամետրերի փոփոխությունները նույնպես դարձել են համաչափելի և երբեմն նույնիսկ գերազանցում են դրանց նոմինալ արժեքները։ ԻՍ-եnh ն ախագ ծ մ ան Uın պատճ առ ո վ αηηδηλιρωαηιί դրանց պարամետրերի անորոշությունների բոլոր աղբյուրների (լիտոգրաֆիայի, լեգիրացման կամ մետադների գործր և թացի քիմիական հարթեցման շեղումներ, սնման լարման և ամ 2 p g w h w ջ եր մաս տի ճան ի միջավալոի փոփոխություններ, տաք լ իցքակիրների ինժենգիա, շ ե դ մ ա ն ջ եր մ աս տի ճ աև ի անկայունություններ ագրեցությունը հաշվի առնելը ներկայումս դարձել է ծայրահեղ անհրաժեշտություն։ ԻՍերի նախագծման գործրնթացում ազդեցությունները հաշվի չառնելը կարող է հանգեցնել արդյունքներում ոչ քանակական, այլև որակական սխայների առկայության։

Դրանով է պայմանավորված վերջին մի քանի տարիների ընթացքում տարաբնույթ աշխատանքների լայնածավալ իրականացումը` նպատակաուղղված ԻՍ-երի նախագծման միջոցներում պարամետրերի անորոշությունը հաշվի առնելու հնարավորության ապահովմանը։ Դա հատկապես վերաբերում է ԻՍ-երի նախագծման պրակտիկայում առավել լայնորեն կիրառվող միջոցներին, որոնցից են ստատիկ ժամանակային վերլուծությունը և ծերացման հետևանքով առաջացող փոփոխությունների վերլուծությունը։

Ուստի, ԻՍ-երի Նախագծման ժամանակակից պահանջները բավարելու համար, առաջացել է անհրաժեշտություն` մշակելու դրանց պարամետրերի անորոշությունների ազդեցությունը հաշվի առնող նոր և արդյունավետ միջոցներ, որոնք կբավարարեն ժամանակակից ենթամիկրոնային տեխնոլոգիաներով պատրաստվող ԻՍ-երին առաջադրվող պահանջները։

Ատե և ախոսությունը նվիրված Է պարամետրերի անորոշության պայմաններում ինտեգրալ սխեմաների նախագծման հիմնահարցերի լուծմանը։

Աշխատանքի նպատակն է պարամետրերի անորոշության պայմաններում ինտեգրալ սխեմաների նախագծման այնպիսի միջոցների մշակումը և հետազոտումը, որոնք մեքենայական միջոցների թույլատրելի ծախսերի պայմաններում կապահովեն ստացվող արդյունքների անհրաժեշտ ճշտությունը։

Առաջարկվել են անորոշության պայմաններում ինտեգրալ սխեմաների նախագծման նոր սկզբունքներ, որոնք մեքենայական անհրաժեշտ ժամանակի ծախսի թույլատրելի արժեքների դեպքում ապահովում են ստացվող արդյունքների գործնական պահանջները բավարարող ճշտություն [1,3,13]:

Մշ ակ վ ել աարամետրերի F h աշ վ h անորոշությունները առևոո վ ի ճ ակ ագ ր ակ ան ժամանակալ հ ն վերլու δ κι թ յ ա և և որ եղ ա և ա կ, որ ի դ ե պ ք ո ւ մ , ս տաց մ ան պահերը ազդանշանի nnwtu ի ավ ան ակ ան ու թյ ան բաշ խման կու տակ մ ան ֆունկցիաներ,իսկ տրամաբանական փականների հապաղումները որպես հավանականության բաշխման ֆունկցիաներ ներկայացնելու, ինչ պես նաև այդ ֆունկցիաները հատված առ հատված մոտարկելու շնորհիվ, ստացվում է արդյունքների զգալիորեն կ ար գ ավ որ վ ո դ ճ շ տո ւ թ յ ո ւ և [4, 7, 13, 16]։

Umwqdtı ե և աարամետրերի անորոշությունները հաշվի առնող ինչպես այ նաես Ŀι վ ի ճ ակ ագ ո ակ ան ս տատի կ, ժամանակալ ի ն վերլուծության գլխավոր՝ գումարման և առավել ագույնի ֆունկցիաների հաշվարկման նոր արտահայտություններ, որոնք գործում են նաև սխեմայում առկա ճյուդավորումների վ ե ր ազ ո ւ գ ամ ի տվ ո դ դեպքում [8,9,13]։

F աառամետրերի Իրագործվել աևորոշությունները ի աշ վ ի առևող ս խե մ ատե խն ի կ ակ ան մ ակ ար դ ակ ի վերլուծության նոր ստոխաստիկ սպեկտրալ մեթոդ, որը, հայտնի մեթոդների համեմատ, րնդհանրացված բազմանդամային քաոսի վրա հիմնված լինելու շնորհիվ, ապահովում է h w 2 d w n l l l l n h համաո մեթենայ անան ան իրաժեշտ ժամանակի ծախսի 10÷1000 անգամ կրճատում՝ արդյունքների ճշտության ր և դ ամ ե և ր 1,5÷2,7% կ ո ր ս տի h ա շ վ ի և [4, 10, 16]։

Մխեմաների ստատիկ և անցողիկ ռեժիմների հաշվարկի համար առաջարկվել են պարամետրերի անորոշությունների քանակականացման ալգորիթմներ,որոնք,առկա միջոցների համեմատ, օժտված են զգալիորեն ավելիբարձրարդյունավետությամբ [11,12,13,16]:

Պարամերտրերի անորոշության պայմաներում ինտեգրալ սխեմաների նախագծման մշակված սկզբունքները, եղանակները և մեթոդներն իրագործվել են Uncertainity Designer ծրագրային գործիքային միջավայրում, որն օժտված է օգտագործողի համար հարմարավետ ինտերֆեյսով և ունիլուծվող խնդիրներին առավելագույնս հարմարեցված կառուցվածք։ ISCAS շարքի

բազմաթիվ թվային սխեմաների,ինչ պես նաև մի 2 wnp u www n w n m q t u n n l t n h (OrCA L w | l l) η τωρηιό δρωφρωι ή διθρησή φηρδωρ μη ι υρ վ կ այ ո ւ մ E վերջինիս բարձո արդյունավետության մասին, քանի վ ի ճ ակ ագ ո ակ ան ժամանակալ հ ն վերլուծության դեպքում մեքենայական ժամանակի ծախսի ընդամենը 1,7÷2.5% աճի հաշվին արդլունքների ճշտությունը: Ս խե մ ատե խն ի կ ակ ան վերլուծության ստոխաստիկ մեթոդի կիրառման դեպքում մեքենայական ժամանակի ծախսը կրճատվում է 10÷1000 անգամ` արդլունքների ճշտության ր և դ ամ ե և ր 1,5÷2,7% կ որ ս տի հ աշ վ ի և [5, 6, 14, 15]։

NAZELI VAZGEN MELIKYAN

DEVELOPMENT AND RESEARCH OF INTEGRATED CIRCUITS DESIGN METHODS UNDER CONDITIONS OF UNCERTAINITY OF PARAMETERS

SUMMARY

Among the challenges of integrated circuits (IC) design (reduction of power consumption, increase in performance, ensuring signal integrity, increase in efficiency of design verification tools, etc.), consideration of uncertainty of their parameters has become very important in recent years. The need for the latter is particularly important in case of 22-nanometer and newer technology process IC design, because in that case the geometric dimensions of different segments of semiconductor devices (SD) become equal to possible changes due to technological process variations. Besides, operating conditions (supply voltage, ambient temperature, etc.) and changes in parameters of certain SDs due to aging have also become compliable and sometimes even exceed their nominal values. Therefore, consideration of the impact of all sources (lithography, variations of doping or chemical polishing process of metals, supply voltage or environmental temperature changes, injection of hot charge carriers, bias temperature instability, etc.), in IC design process has currently become an extreme necessity. IC design, without consideration of these effects, may lead to not only quantitative but also qualitative errors in results.

Large-scale implementation of various researches, aimed at ensuring capabilities to consider uncertainty of parameters in IC design tools in the last few years, is conditioned due to the significance of this circumstance. This particularly refers to methods, most commonly used in IC design practice, namely, static timing analysis as well as analysis methods of changes, caused by aging.

But under the conditions of uncertainty of parameters, the existing IC design methods cannot meet the practical requirements of contemporary IC design, as they do not ensure the needed accuracy of obtained results or for calculations they require impermissible large expenditures of machine time.

Therefore, in order to meet the state-of-the-art requirements of IC design, a need to develop new and effective means of consideration of effects of uncertainty parameters, has risen which will meet the requirements, set towards ICs that are designed by contemporary submicron technologies.

The dissertation is devoted to solving the problems of uncertainty of parameters in the design of integrated circuits.

The work is aimed at the development and research of IC design methods under the conditions of uncertainty of parameters, which will ensure the necessary accuracy of the obtained results in conditions of permissible costs of machine resources.

New principles of IC design in conditions of uncertainty have been proposed, which ensure accuracy that meets the practical requirements of obtained results in case of permissible values of costs of machine time [1, 3, 13].

A new statistical timing analysis method with consideration of uncertainties of parameters has been developed in which the moments of receiving the signal as a cumulative probability distribution function, and the logic gate delays - probability distribution function representation as well as due to piecewise approximation of those functions, significantly large and controlled accuracy of results is obtained [4, 7, 13, 16].

New expressions of calculating summing and maximum functions that are considered to be common in considering uncertainties of parameters, and to be key in statistical timing analysis have been obtained, which also operate in reconvergent fanouts in ICs [8, 9, 13].

A new stochastic spectral analysis circuit-level method with consideration of uncertainties of parameters has been implemented which, due to being based on the generalized polynomial chaos, provides 10÷1000 times reduction of costs of machine time, required for calculations in comparison to known methods, on the account of only 1,5÷2,7% loss in the accuracy of results [4, 10, 16].

For the calculation of static and transient modes of circuits, quantization algorithms of uncertainties of parameters have been proposed which, as compared to existing methods, have significantly higher efficiency [11, 12, 13, 16].

Under conditions of uncertainty of parameters, the developed principles, methods and techniques of IC design, have been implemented in Uncertainty Designer software tool environment, which has a user-friendly interface and is soluble in most adapted structure. In case of various digital circuits in ISCAS series, as well as a number of standard processors (OrCA, etc.), testing of the tool testifies about the high efficiency of the latter, as in the case of statistical timing analysis, on the account of only $1,7 \div 2,5\%$ increase in machine time, on average, it increases the accuracy of the obtained results by $21 \div 29\%$. With the application of stochastic method in circuit analysis, the machine time costs are reduced by $10 \div 1000$ times on the account of only $1,5 \div 2,7\%$ loss in the accuracy of results [5, 6, 14, 15].

Mosto