ՀԱՅԱՍՏԱՆԻ ՀԱՆՐԱՊԵՏՈͰԹՅԱՆ ԿՐԹՈՒԹՅԱՆ ԵՎ ԳԻՏՈͰԹՅԱՆ ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ

ՀԱՅԱՍՏԱՆԻ ԱՉԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱՆ ՀԱՄԱԼՍԱՐԱՆ

Գալստյան Վաչե Աշոտի

ՀՉՈՐՈՒԹՅԱՆ ԻՆՏԵԳՐԱԼԱՅԻՆ ՓՈԽԱԿԵՐՊԻՉՆԵՐԻ ՆԱԽԱԳԾԱՆ ՄԻՉՈՑՆԵՐԻ ՄՇԱԿՈՒՄՆ ՈՒ ՀԵՏԱՉՈՏՈՒՄԸ

ՍԵՂՄԱԳԻՐ

Ե.27.01 «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա» մասնագիտությամբ տեխնիկական գիտությունների թեկնածուի գիտական աստիՃանի հայցման ատենախոսության

Երևան 2016

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РЕСПУБЛИКИ АРМЕНИЯ

НАЦИОНАЛЬНЫЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ АРМЕНИИ

Галстян Ваче Ашотович

РАЗРАБОТКА И ИССЛЕДОВАНИЕ МЕТОДОВ ПРОЕКТИРОВАНИЯ ИНТЕГРАЛЬНЫХ ПРЕОБРАЗОВАТЕЛЕЙ МОЩНОСТИ

ΑΒΤΟΡΕΦΕΡΑΤ

диссертации на соискание ученой степени кандидата технических наук по специальности 05.27.01– "Электроника, микро- и наноэлектроника"

Ереван 2016

Ատենախոսության թեման հաստատվել է Հայաստանի պետական Ճարտարագիտական համալսարանում

Գիտական ղեկավար՝	տ.գ.դ. Վ.Շ. Մելիքյան
Պաշտոնական ընդդիմախոսներ՝	տ.գ.դ. Օ.Հ. Պետրոսյան տ.գ.թ. Խ.Գ. Շարոյան
Առաջատար կազմակերպություն`	ՀՀ ԳԱԱ Ռադիոֆիզիկայի և Էլեկտրոնիկայի ինստիտուտ

Ատենախոսության պաշտպանությունը տեղի կունենա 2016թ. հունիսի 10-ին, ժամը 12⁰⁰-ին, ՀԱՊՀ-ում գործող «Կառավարման, ավտոմատացման և էլեկտրոնիկայի» 032 Մասնագիտական խորհրդի նիստում (հասցեն՝ 0009, Երևան, Տերյան փ., 105, 17 մասնաշենք)։ Ատենախոսությանը կարելի է ծանոթանալ ՀԱՊՀ–ի գրադարանում։ Սեղմագիրն առաքված է 2016 թ. մայիսի 10-ին։

032 Մասնագիտական խորհրդի գիտական քարտուղար, տ.գ. դ.

Ա.Գ. Ավետիսյան

Тема диссертации утверждена в Государственном инженерном университете Армении

Научный руководитель	д.т.н. В.Ш. Меликян		
Официальные оппоненты:	д.т.н. О.Г. Петросян к.т.н. Х.Г. Шароян		
Ведущая организация:	Институт радиофизики и электроники НАН РА		

Защита диссертации состоится 10-го июня 2016г. в 12⁰⁰ ч. на заседании Специализированного совета 032 - "Управления, автоматизации и электроники", действующего при Национальном политехническом университете Армении (НПУА), по адресу: 0009, г. Ереван, ул. Теряна, 105, корпус 17. С диссертацией можно ознакомиться в библиотеке НПУА. Автореферат разослан 10-го мая 2016г.

Ученый секретарь Специализированного совета 032 д.т.н.

А.Г. Аветисян

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

<u>Актуальность темы.</u> В современных субмикронных интегральных схемах (ИС) в результате масштабирования характерных технологических размеров, наряду с повышением степени интеграции и производительности, значительно увеличивается энергопотребление. Уменьшение последнего является главной задачей проектирования современных цифровых устройств, работающих с батарейным питанием.

Системы питания ИС имеют наиболее важную роль в обеспечении стабильности работы и меньшего энергопотребления, главной функцией которых является получение требуемого уровня напряжения питания при переменных внешних условиях. В зависимости от соотношения напряжений на аккумуляторе и на входе ИС области применения систем питания делятся на две части: преобразование постоянного напряжения внешнего источника одного уровня в постоянное напряжение питания ИС других уровней, преобразование напряжения переменного уровня внешнего источника питания в постоянное напряжение фиксированного уровня на входе ИС. Примером первого случая является линамическое масштабирование напряжения питания. суть которого заключается в обеспечении работы различных частей системы при различных напряжениях питания для уменьшения мощности при сохранении производительности. обеспечение питания современных Примером второго случая является портативных устройств литий-ионными аккумуляторами, которые в зависимости от степени разрялки выдают напряжение питания определенного уровня.

Для выполнения вышеуказанных функций широко используются преобразователи мощности. Преобразователи, основанные на переключающихся конденсаторах (ПНПК), являются хорошими заменителями распространенных индуктивных преобразователей, так как занимают меньшую площадь, и могут быть полностью реализованы с помощью интегральных цифровых комплементарных металл-оксид-полупроводниковых (КМОП) технологий.

Главной задачей проектирования ПНПК является обеспечение высокой эффективности преобразования и снижение амплитуды колебаний выходного напряжения, так как последняя используется как напряжение питания для подключенных схем. По международным стандартам, эффективность преобразования входного напряжения должна превышать 80%, а амплитуда колебаний выходного напряжения должна быть не более 20 мВ.

Существующие на сегодня методы проектирования ПНПК не могут удовлетворять современным практическим требованиям проектирования ИС. Основным недостатком этих методов является использование внешнего опорного напряжения и аналоговых схем в цепи контроля, что приводит к недопустимому росту энергопотребления.

Исходя из вышеизложенного, возникла необходимость разработки новых и эффективных средств повышения эффективности преобразования и снижения колебаний выходного напряжения, которые бы удовлетворяли современным международным стандартам, без существенного увеличения потребляемой энергии или занимаемой на полупроводниковом кристалле (ПК) площади.

Предложенные в диссертации методы проектирования ПНПК предназначены для решения указанных выше задач.

<u>Объект исследования.</u> Влияние цепи обратной связи на эффективность преобразования и на амплитуду колебаний выходного напряжения ПНПК.

Целью работы является исследование И разработка метола и схемотехнических решений, приводящих увеличению эффективности к преобразования входного напряжения ПНПК и уменьшению амплитуды колебаний выходного напряжения, обеспечивая снижение занимаемой на ПК плошали и потребляемой энергии.

<u>Методы исследования.</u> В диссертации использованы основные положения теории полупроводниковых устройств и электрических цепей, методы моделирования микроэлектронных схем, средства описания на языках логических и схемотехнических уровней, теории проектирования цифровых и аналоговых схем, организации программного обеспечения объектно-ориентированным способом.

Научная новизна работы.

- Предложен метод разработки аналого-цифрового преобразователя (АЦП) для оценки выходного напряжения ПНПК без использования внешнего опорного напряжения, обеспечивающий меньшее энергопотребление благодаря применению метода синхронизации, что снижает уровень переходного тока.
- Разработан метод генерации неперекрывающегося двухфазного тактового сигнала для контроля переключателей ПНПК, обеспечивающий меньшее энергопотребление и меньшее количество использованных элементов, а также малую площадь, занимаемую на ПК.
- 3. Предложен метод генерации тактового сигнала контроля переключателей ПНПК с цифровым контролем частоты, обеспечивающий меньшее энергопотребление по сравнению с существующими решениями, приемлемую стабильность выходного сигнала при колебаниях напряжения питания, необходимую точность результатов, удовлетворяющие практическим требованиям проектирования.
- 4. Предложена система цифрового контроля рабочей частоты и коэффициента преобразования ПНПК, обеспечивающая высокую эффективность преобразования входного напряжения, снижение амплитуды колебаний выходного напряжения и энергопотребления, а также стабильность работы цепей контроля при колебаниях напряжения питания.

Практическая ценность работы. Разработанные принципы, методы и способы проектирования ПНПК осуществлены в программно-инструментальной среде SCC Designer, которая обладает удобным для пользователя интерфейсом, имеет структуру, максимально приспособленную к моделированию и тестированию, и сокращает время всего процесса проектирования в 15...20 раз. Испытание программного средства SCC Designer для проектирования как отдельных блоков, так и системы ПНПК свидетельствует о его высокой эффективности, так как эффективность преобразования увеличилась на 3,7%, занимаемая площадь на ПК уменьшилась на 5,5% при увеличении энергопотребления на 2,7%.

<u>Достоверность научных положений</u> подтверждена математическим обоснованием приведенных научных результатов и сопоставлением результатов практических испытаний.

Внедрение. Программное средство SCC Designer внедрено в ЗАО "Синопсис Армения" (8.04.2016). Оно используется для обеспечения питания ИС с применением динамического масштабирования напряжения питания. С применением SCC Designer спроектированы и протестированы ряд цепей питания

для ИС с малым энергопотреблением. Программное средство SCC Designer включено в состав программных инструментальных средств компании.

Основные положения, выносимые на защиту:

- Метод реализации схемотехнического решения проектирования генератора тактового сигнала с цифровым контролем и широким диапазоном выходной частоты.
- Разработка генератора неперекрывающегося двухфазного тактового сигнала с контролируемой длительностью периода неперекрывания.
- 3. Способы осуществления и схемотехнические решения методов оценки выходного напряжения ПНПК без использования внешнего опорного напряжения.
- 4. Новые схемотехнические решения для цифрового контроля рабочей частоты и коэффициента преобразования ПНПК.
- 5. Программное средство SCC Designer, разработанное на основе предложенных методов проектирования ПНПК.

<u>Апробация работы.</u> Основные научные и практические результаты диссертации докладывались на:

- 35-й Международной конференции "ELNANO: Electronics and Nanotechnology" (Киев, Украина, 2015 г.);
- 13-й и 14-й Международных конференциях "EWDTS: IEEE East-West Design & Test Symposium" (Киев, Украина; Батуми, Грузия, 2014, 2015 гг.);
- V Всероссийской научно-технической конференции МЭС-2014 (Зеленоград, Россия, 2014 г.);
- Международной конференции "ET2015: The XXIV International Scientific Conference Electronics" (Созополь, Болгария, 2015 г.);
- 2-й Международной конференции "ETRAN2015: International Conference on Electrical, Electronic and Computing Engineering" (Силвер-лейк, Сербия, 2015 г.);
- 10-й Международной конференции "ICSMN2015: International Conference On Semiconductor Micro- & Nanoelectronics" (Ереван, Армения, 2015 г.);
- ▶ Ежегодной конференции НПУА (Ереван, Армения, 2015 г.);
- научных семинарах межфакультетской кафедры "Микроэлектронные схемы и системы" ГИУА (Ереван, Армения, 2013-2014 гг.);
- ▶ научных семинарах ЗАО "СИНОПСИС АРМЕНИЯ" (Ереван, Армения, 2013-2014 гг.).

<u>Публикации</u>. Основные положения диссертации представлены в 10 научных публикациях, список которых приводится в конце автореферата.

<u>Структура и объем работы.</u> Диссертация состоит из введения, трех глав, основных выводов, списка литературы из 102 наименований и четырех приложений. Основной объем диссертации составляет 127 страниц, включая 83 рисунка и 11 таблиц. Общий объем работы вместе с приложениями – 152 страницы. Диссертация написана на армянском языке.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обосновывается актуальность темы, сформулированы цель и основные задачи исследования, изложены изучаемые объекты и модели, а также представлены научная новизна, практическое значение и основные положения, выносимые на защиту.

<u>В первой главе</u> рассмотрены общие вопросы разработки ПНПК, обоснована необходимость разработки новых средств контроля для повышения эффективности преобразования и снижения амплитуды колебаний выходного сигнала. Рассмотрены главные недостатки существующих решений и влияние последних на производительность и эффективность работы ПНПК.

ПНПК состоит из двух модулей: модуля преобразования, непосредственно выполняющего функцию преобразования входного напряжения, и модуля контроля обратной связи, который в зависимости от текущего состояния и внешних условий регулирует работу блока преобразования (рис. 1). Блок преобразования, в свою очередь, является двухфазным устройством, состоящим из переключателей и емкостей. Во время первой фазы от источника питания заряжаются емкости накопления заряда, а во время второй фазы происходит разрядка последних на выходную емкость, формируя требуемое выходное напряжение.



Рис. 1. Упрощенный вид функциональной схемы ПНПК

Главной задачей проектирования ПНПК является обеспечение высокой эффективности и стабильности выходного напряжения. Эффективность определяется как соотношение мощностей на выходе и входе преобразователя напряжения, разность которых есть потери преобразования:

$$\eta = \frac{P_{\text{Bact}}}{P_{\text{Bact}}} * 100\% = \frac{P_{\text{Bact}}}{P_{\text{Bact}} + P_{\text{ITT}}} * 100\%, \qquad (1)$$

$$P_{\text{Ball}} = V_{\text{Ball}} * I_{\text{Ball}} , \qquad (2)$$

где V_{Bash} и I_{Bash} - соответственно выходное напряжение и выходной ток. Основными источниками потерь преобразователя являются потери переключения и потери в цепи обратной связи. Потери переключения определяются как сумма мощностей, рассеянных на конденсаторах накопления заряда и на МОП переключателях:

$$P_{\Pi\Pi} = \sum_{j=1}^{k} V_{\text{H3}\,j}^2 C_{\text{H3}\,j} f_{\text{nep}} + \sum_{i=1}^{n} C_{\text{OKC}} V_{\text{IIEP}}^2 i f_{\text{nep}} , \qquad (3)$$

где $C_{H\Sigma}$ – емкость конденсатора накопления заряда; $V_{H\Sigma}$ и $V_{\Pi ep}$ – напряжения соответственно на конденсаторе накопления заряда и на МОП переключателе; $f_{пер}$ – частота переключения; C_{0KC} – емкость затвора МОП транзистора.

Потери в цепи обратной связи определяются как сумма потребляемых мощностей всех блоков контроля обратной связи:

$$P_{\Pi \downarrow OC} = \sum_{i=1}^{n} P_{E\pi ox \, i} \,. \tag{4}$$

Следовательно, для достижения высокой эффективности преобразования нужно обеспечить оптимальную для конкретной нагрузки частоту переключения и малые потери мощности в цепи обратной связи. В настоящее время существует ряд методов проектирования ПНПК (рис. 2), которые используют аналого-цифровые схемы управления обратной связью. Основные приципы последних приведены на примере ПНПК с динамическим контролем рабочей частоты с применением метода модуляции блока преобразования.

Предлагаемая система состоит из узла преобразования, узла управления частотой тактового сигнала, генератора тактового сигнала для синхронизации компонент контроля обратной связи, переключателей выбора коэффициента преобразования и блока преобразования, обеспечиваемого 4-мя возможными коэффициентами преобразования.

Для контроля частоты переключения предусмотрен аналоговый компаратор напряжений, сравнивающий выходное ($V_{B_{blx}}$) и опорное (V_{Onop}) напряжения и генерирующий сигнал контроля переключателей блока преобразования.



Рис. 2. Функциональная схема ПНПК с аналого-цифровым контролем обратной связи

Коэффициент преобразования определяется отношением входного и порогового напряжений и фиксируется с помощью аналого-цифрового преобразователя. Для этого входное напряжение подается на вход делителя напряжения, на выходе которого получаются сигналы контроля коэффициента преобразования, что приводит к возникновению статического тока, приводящего к приемлемому росту энергопотребления.

Выходная частота генератора сигналов синхронизации тактового сигнала f_{синх} превышает максимальную продолжительность частоты переключателей в 4 раза.

Для уменьшения амплитуды колебаний выходного сигнала применяется метод модуляции и передаточного контроля блока преобразования. Последний заключается в том, что блок преобразования делится на 4 части, соответственно масштабируя переключатели и емкости накопления заряда. Модули управляются тактовыми сигналами с отклоненными фазами в 45°. Преимущество данного метода в том, что при каждой фазе активен один модуль блока преобразования с меньшими величинами переключателей и емкостей накопления заряда, тем самым снижая RC константу, следовательно, и амплитуду колебаний выходного сигнала. Заряд, поданный на выходную емкость в течение фазы 180°, остается неизменным, что обеспечивает требуемый уровень выходного напряжения.

Выход компаратора подается 4-битному цифровому делителю частоты, который генерирует четырехфазный тактовый сигнал (рис. 3). Для предотвращения перекрытий тактовых сигналов разных фаз каждый выход цифрового разделителя частоты подается на соответствующий генератор неперекрывающегося тактового сигнала, на выходе которого для каждой фазы получаются прямая и инверсная компоненты тактового сигнала.



Рис. 3. Четырехфазный тактовый сигнал контроля блока преобразования

Вышеуказанный метод контроля ПНПК, несмотря на преимущества, имеет явные недостатки. В частности,

- используемый метод модуляции блока преобразования для уменьшения амплитуды выходного напряжения требует применения дополнительных компонент для формирования многофазных тактовых сигналов, тем самым усложняя получение и управление неперекрывающихся многофазных сигналов;
- для оценки выходного напряжения используется внешнее опорное напряжение, что ограничивает области применения ПНПК, так как требуется наличие дополнительного входного узла и генератора опорного напряжения;
- системы управления обратной связью, содержащие аналоговые схемы сравнения и контроля коэффициента преобразования, в течение работы

ПНПК находятся в активном режиме и имеют неприемлемые уровни потребления энергии.

Во второй главе разработана и изучена система цифрового контроля ПНПК, позволяющая значительно увеличить эффективность преобразования входного напряжения, уменьшить амплитуду колебаний выходного сигнала, обеспечивая энергопотребление и стабильность при колебаниях напряжения питания, соответствующие практическим требованиям.

Разработан интегральный понижающий преобразователь для достижения выходного напряжения 1,2 или 1,8 В. Спроектирована цифровая система обратной связи, обеспечивающая оптимальную частоту переключения в зависимости от нагрузки и контроль коэффициента преобразования для получения желаемого выходного напряжения.



Рис. 4. Схема блока преобразования

Схема блока преобразования, основанная на переключающихся конденсаторах (рис. 4), является двухфазным устройством. Во время первой фазы работы заряжаются емкости накопления заряда СНК1, СНК2, СНК3. На второй фазе заряженные емкости разряжаются на выходной емкости С_{вых}, обеспечивая требуемое выходное напряжение. Коэффициент преобразования входного напряжения зависит от структуры соединения емкостей накопления заряда при первой и второй фазах и контролируется поведением переключателей. Данная конфигурация блока преобразования обеспечивает коэффициенты преобразования, равные 1/2, 1/3, 1/4 и 1.

Переключатели, подключенные между источником входного напряжения и емкостями накопления заряда, реализованы с помощью p-МОП транзисторов, охватывающих весь рабочий диапазон входного напряжения от 2,5 до 4,2 В. Переключатели, соединяющие емкости накопления заряда с заземлением, выполнены на основе n-МОП транзисторов. Все остальные переключатели реализованы с использованием параллельно соединенных n-МОП и p-МОП транзисторов, обеспечивая низкое эквивалентное сопротивление переключателя и отсутствие искажений выходного напряжения переключателя при колебаниях входного напряжения вдоль полного рабочего диапазона.

Преобразователь, функциональная схема которой приведена на рис.5, обеспечивает постоянное выходное напряжение, равное 1,2 В или 1,8 В, в зависимости от входного сигнала SM. Суть разработанной системы в том, что рабочая частота преобразователя зависит от нагрузочного тока. При данной нагрузке выходное напряжение определяется как коэффициентом преобразования, так и частотой переключения между первой и второй фазами. Контроль нагрузки осуществляется с помощью десятиразрядного кода Z1..Z10, соединяющего цепь параллельных резисторов с выходным узлом.

Разработанная система контроля обратной связи обеспечивает работу с минимально необходимой тактовой частотой для достижения необходимого выходного напряжения. Уменьшение выходного напряжения от ожидаемого значения приводит к повышению частоты переключения, что увеличивает количество энергии, подаваемое на выход преобразователя, тем самым повышая выходное напряжение до желаемого уровня.



Рис. 5. Функциональная схема преобразователя

Для выполнения вышеуказанного процесса требуется два функциональных блока: блок сравнения, вычисляющий погрешность напряжения, и блок конвертации напряжения в тактовый сигнал определенной частоты.

В качестве первого блока был использован аналого-цифровой преобразователь (рис. 6а). Преобразователь состоит из цепи инверторов с модифицированными напряжениями переключения. Для каждой конфигурации выходного напряжения (1,2 В или 1,8 В) предусмотрены отдельные АЦП. Принцип работы АЦП основан на том, что выход цепи инвертора с модифицированным напряжением переключения переключается только в том случае, если входное напряжение больше, чем напряжение переключения соответствующей цепи (рис. 6б).



Рис. 6. Схема АЦП на инверторах с модифицированными пороговыми напряжениями (а); принцип работы АЦП (б)

Напряжения переключения инверторов (V_{нп}) находятся в диапазонах 1,6...2,4 В и 2,1...2,8 В при выходных напряжениях равных 1,2 В и 1,8 В соответственно, что обусловливается соотношением ширины каналов n-МОП и p-МОП транзисторов инвертора:

$$V_{\rm H\Pi} = \frac{V_{\Pi \rm Hn} + \sqrt{\frac{\mu_{\rm pW_{\rm p}}}{\mu_{\rm nW_{\rm H}}}}(V_{\rm DD} - |V_{\Pi \rm Hp}|)}{1 + \sqrt{\frac{\mu_{\rm pW_{\rm p}}}{\mu_{\rm nW_{\rm H}}}} , \qquad (5)$$

где $V_{\Pi H n}$, $V_{\Pi H p}$ - пороговые напряжения соответственно п-МОП и р-МОП транзисторов; W_p и W_n - ширины каналов, а μ_p и μ_n - мобильности зарядов.



Рис. 7. Схема кольцевого генератора тактового сигнала

Цифровые выходные сигналы АЦП передаются в блок цифрового контроля обратной связи, регулирующий частоту тактового сигнала и коэффициент преобразования в зависимости от значений сигналов К_{АШП1}, К_{АШП2} и SM.



Рис. 8. Схема генератора низкочастотного тактового сигнала

Так как ПНПК работают при относительно низких частотах переключения, разработана новая схема генератора тактового сигнала (ГТС) с цифровым управлением. ГТС состоит из кольцевого генератора (КГ) (рис. 7) и цепи цифровых делителей частоты (ЦДЧ) входного напряжения (рис. 8). КГ является семиступенчатой системой, обеспечивающей высокочастотный тактовый сигнал в диапазоне от 1,6...2,4 ГГц при $C_{\text{нагр}}$, равной 40 пФ. Фактическая частота тактового сигнала 3дается с помощью четырехбитного цифрового сигнала d2-d5. В зависимости от значений d2-d5 контролируется задержка каждой ступени КГ:

$$t_{\text{задержка}} = 0.7 \left(R_n || R_p \right) C_{\text{нагр}}, \qquad (6)$$

$$R_{p,n} = \frac{VDD}{\frac{KP_{p,n}}{2} \cdot \frac{(W_{BN} + do - W_{BN} + a - + dz - W_{BN} + a)}{r} \cdot (VDD - V_{TH_{BN}})^2}.$$
 (7)

Используя высокочастотную компоненту тактового сигнала КГ, ЦДЧ генерирует низкочастотный тактовый сигнал в диапазоне 100...800 МГц, который передается генератору неперекрывающихся сигналов (ГНС) (рис. 9).



Рис. 9. Схема генератора неперекрывающихся сигналов

Полученный двухфазный тактовый сигнал (ф1,ф2) используется для контроля переключателей преобразователя. Спроектированный генератор

неперекрывающихся сигналов позволяет контролировать время разрядки емкостей накопления заряда на выходную емкость с помощью четырехбитного цифрового кода, тем самым сглаживая колебания выходного сигнала. С целью контроля переключателей блока преобразования для каждого переключателя предусмотрен мультиплексор 4:2.

Предложен метод саморегулирования ПНПК, в частности, с помощью цифрового блока контроля реализуется регуляция частоты переключения, времени нарастания контрольного сигнала и коэффициента преобразования в зависимости от желаемого уровня выходного напряжения (рис. 10).



Рис. 10. Диаграмма работы блока цифрового контроля обратной связи

Предложенный преобразователь был спроектирован и смоделирован по 32 нмовой КМОП технологии. В преобразователе были использованы КМОП конденсаторы общей ёмкостью 160 пФ. Частота тактового сигнала работы преобразователя зависит от величины нагрузки преобразователя и меняется в диапазоне от 100 до 140 МГц. Схема обеспечивает стабильное выходное напряжение, равное 1,2 или 1,8 В, при изменениях напряжении аккумулятора от 2,5 до 4,2 В. Как было описано ранее, преобразователь работает для четырех различных коэффициентов преобразования, которым соответствуют различное поведение переключателей схемы. Каждый режим был смоделирован отдельно и была вычислена зависимость эффективности преобразователя от применяемой нагрузки (рис. 11б).

Процесс регулировки выходного напряжения показан на рис. 11а. В случае, когда входное напряжение аккумулятора снижается, а выходное напряжение преобразователя снижается ниже допустимого уровня, блок управления обратной связью обновляет 2-битный MS цифровой код для регулировки топологии преобразования. Как показано на рис. 11а, на 150-й нс сигнал MS изменяется от 00 до 01, что соответствует конверсии соотношения обновлений от 1/3 до 1/2, тем самым поддерживая устойчивое выходное напряжение.

Преобразователь обеспечивает уровень эффективности преобразования 93%, что существенно превышает соответствующий параметр других аналогов. Кроме того, в предлагаемом преобразователе предусмотрен динамический контроль рабочей частоты и коэффициента преобразования, регулируемых цифровым блоком

контроля обратной связи, что при сравнении с существующими аналогами, обеспечивает как уменьшение потерь при переключении конденсаторов накопления заряда, так и уменьшение потерь в цепи обратной связи.



Рис. 11. Процесс регулировки выходного напряжения (а); зависимость эффективности преобразования от уровня входного напряжения для повышающего режима (ток нагрузки) при различных коэффициентах преобразования (б)

В табл. 1 приведены численные данные предложенного метода проектирования ПНПК и методов с использованием аналого-цифрового контроля обратной связи.

Таблица 1

Параметр	Предложенный метод цифрового контроля ПНПК	ПНПК с аналого- цифровым контролем
Входное напряжение, В	2,54,2	3,3
Выходное напряжение, В	1,2 и 1,8	1,25
Емкость нагрузки, пФ	70	50
Частота переключения, МГц	100140	40
Выходная пульсация, мВ	~13	45
Эффективность, %	93	82

Сравнение численных данных предложенного метода проэктирования ПНПК и методов с использованием аналого-цифрового контроля

В третьей главе на основе описанных в предыдущей главе методов проектирования системы ПНПК создана программа SCC Designer, которая предназначена лля автоматического проектирования, моделирования и тестирования как отдельных блоков, так и всей системы преобразователя. SCC Designer обеспечивает возможность безошибочно осушествлять процесс проектирования и моделирования ПНПК, сокращая время процесса в 15...25 раз. Она имеет простую структуру ввода необходимых данных, число которых доведена до минимума для обеспечения удобного использования. Программное средство SCC Designer осуществлено в программной среде Eclipse-2015 на языках программирования и скриптирования Java, python и предназначено для Windows XP и более новых операционных систем.

Для проектирования системы ПНПК производятся следующие шаги: 1) ввод программных инструментов Hspice, VCS и Custom WaveView; 2) ввод условий ПНТ; 3) генерирование описаний Spice и Verilog; 4) проектирование и моделирование блока преобразования; 5) проектирование и моделирование ГТС (рис. 12); 6) проектирование и моделирование системы ПНПК (рис. 13).

Env Setup	Core Bloc	k Synthesis	Clock Genera	itor Synthesis	SC System Synthesis	System Validation	
Supply Volt Supply Volt Set Freque HF comport LF comport Num of RC	Min age 1.05 age Ripple A next (GHz) nent (GHz) nent (MHz) delay stage	Trp 1.2 implibude 1.5 70 s 3	Max 135 mV 200 mV to 22 to 140	Design Du Po Are	Priorities ty Cycle wer Pa Specific Environme picet Byrithesis	Design Cor Duty Cycle Max Area Max Power nt Conditions	157 ants 50 % 7.8 um2 3.4 mW
Results : View I-P Waveform View I.F Vaweform Open natilist		Unity optimizes Optimize Optim					

Рис. 12. Окно проектирования и моделирования ГТС



Рис. 13. Окно проектирования системы ПНПК

Все компоненты ПНПК аналого-цифровые, поэтому для всей системы реализуется совместное моделирование с параллельным использованием программных средств Hspice и VCS. Вся информация о результатах и ошибках в процессе симуляции отражается в соответствующем окне.

📓 SCC Designer					
Env Setup	Env Setup Core Block Synthesis Clock Generator Synthesis		SCC System Synthesis	System Validation	
View Wav	eforms :		View Waveform	ns :	
	Output Voltage		Estimate S	CC Area 855	um2
	Output Voltage Ripple		View Estim	ated Paramets	
	Conversion Efficiency				
		1			

Рис. 14. Окно оценки и проверки результатов проектирования системы ПНПК

После завершения процесса автоматического проектирования в соответствующем окне дается возможность для оценки и проверки результатов проетирования системы ПНПК (рис. 14). В частности, выводятся зависимости амплитуды колебаний выходного сигнала, эффективности преобразования от уровня нагрузки (рис. 15), оценка занимаемой на ПК площади и т.д.



Рис. 15. Зависимость эффективности преобразования от уровня нагрузки полученная с помощью программы SCC Designer

Для рассмотрения вышеупомянутых шагов и оценки эффективности программного средства в табл. 2 представлены результаты сравнения ручного и автоматизированного проектирования с помощью программы SCC Designer при наихудшем ПНТ (SS, 125°C, 0,9 В). Калибровка произведена для входного напряжения, равного 2,5 В и при токе нагрузки, равном 100 мА.

Таблица 2

SS, 125°С, 1,2 В, V _{Бат} = 2.5В, І _{Вых} =100мА	Результаты проектирования с помощью SCC Designer	Результаты ручного проектирования
Полоса частоты выходного сигнала ГТС (МГц)	1162450	1302500
Занимаемая площадь ГТС на ПК (мкм ²)	80	72
Длительность проектирования ГТС (минута)	2	45
Среднее энергопотребление ГТС (мВт)	4.9	4.6
Эффективность преобразования ПНПК при коэффициенте 1.2 (%)	84	81
Занимаемая площадь ПНПК на ПК (мкм ²)	1125	1190
Длительность проектирования ПНПК (мин)	25	500600
Среднее энергопотребление ПНПК (мВт)	45.4	44.2

Сравнение параметров времени проектирования ГТС и ПНПК при использовании программы SCC Designer и при ручном проектировании

Использование программного средства SCC Designer сокращает время всего процесса проектирования в 15...25 раз. Испытание программного средства SCC Designer для проектирования как отдельных блоков, так и системы ПНПК свидетельствует о его высокой эффективности, так как эффективность преобразования увеличилась на 3,7%, занимаемая площадь на ПК уменьшилась на 5,5% за счет увеличения энергопотребления - на 2,7%.

ОСНОВНЫЕ ВЫВОДЫ ПО ДИССЕРТАЦИОННОЙ РАБОТЕ

- Разработан метод проектирования генератора тактового сигнала с широким диапазоном частоты выходного сигнала. Выходная частота контролируется с помощью шестиразрядного цифрового кода, обеспечивающего полосу частоты тактового сигнала от 100 МГц до 2,4 ГГц. Спроектированная система демонстрирует меньшее энергопотребление по сравнению с существующими решениями, обеспечивая при этом приемлемую стабильность выходного сигнала при колебаниях напряжения питания [9,10].
- Предложена схема генератора двухфазного неперекрывающегося сигнала, которая по сравнении с существующими разработками обеспечивает меньшее энергопотребление, меньшее число использованных элементов схемы. Предусмотрен цифровой контроль времени нарастания выходного сигнала для контроля разрядки конденсаторов накопления заряда на выходную емкость [3,4].
- 3. Разработан метод оценки выходного напряжения ПМПК без использования внешнего опорного напряжения. Для реализации данного метода предложена схема аналого-цифрового преобразователя, основанного на использовании инверторов с модифицированными пороговыми напряжениями. Данная структура обеспечивает до трех раз меньшее энергопотребление по сравнению с АЦП прямого преобразования [6,7].
- Предложен метод саморегулирования ПНПК, в частности, реализуется регуляция частоты переключения, времени нарастания контрольного сигнала и коэффициента преобразования в зависимости от желаемого уровня выходного напряжения [2,5].
- 5. На основе предложенного метода спроектирован ПНПК с максимальной эффективностью преобразования в 93%, обеспечивающий понижение амплитуды колебаний выходного сигнала в три раза по сравнению с существующими аналогами, при этом демонстрируя сопоставимые уровни энергопотребления и занимаемой на ПК площади [1,8].
- 6. Разработанная на основе предложенных принципов, методов и способов проектирования ПНПК программно-инструментальная среда SCC Designer обладает "дружественным" лля пользователя интерфейсом. имеет приспособленное устройство. максимально моделированию К И тестированию, и сокращает время всего процесса проектирования в 15...25 раз. Испытание программного средства SCC Designer для проектирования как отдельных блоков, так и системы ПНПК свидетельствует о его высокой эффективности, так как эффективность преобразования увеличилась на 3,7%, занимаемая площадь на ПК уменьшилась на 5,5% за счет увеличения энергопотребления - на 2,7%.

Основные результаты диссертации опубликованы в следующих работах:

- Melikyan V., Galstyan V. Design of Low-Ripple Multi-Topology Step-Down Switched Capacitor Power Converter with Adaptive Control System // IEEE East-West Design & Test Symposium, Sep. 26-29, 2014.- Kiev, Ukraine, 2014. - P. 20-23.
- Melikyan V., Galstyan V. Design of High-Efficiency Digital-Control Multi-Topology Step-Down Switched Capacitor Converter // XXXV International Scientific Conference on Electronics and Nanotechnology, Apr. 21 -24, 2015.- Kyiv, Ukraine, 2015.- P. 42-45.
- Melikyan V., Galstyan V., Melikyan N., Aleksanyan A., Jovanovic B. Adjustable Low-Power Non-overlap Clock Generator for Switched-Capacitor Circuits // 2nd International Conference on Electrical, Electronic and Computing Engineering ICETRAN Silver Lake (Srebrno Jezero).-Serbia, June 8-11, 2015.- P. ELI1.5. 1-4.
- Galstyan V. Digitally Adjustable Non-overlap Clock Generator for Switched-Capacitor Circuits // 10th International Conference On Semiconductor Micro- & Nanoelectronics, Sep. 11-13, 2015.-Yerevan, Armenia, 2015.- P. 153-156.
- Melikyan V., Galstyan V. Integrated Up/Down Switched Capacitor Converter with Full Digital Feedback Control and Output Voltage Regulation // IEEE East-West Design & Test Symposium, Sep. 26-29, 2015. - Batumi, Georgia, 2015. - P. 55-58.
- Melikyan V., Galstyan V. Design of High-efficiency Dual-ratio Step-down Switched Capacitor Converter with Full Digital Feedback Control // Annual Journal Of Electronics.-2015.-Vol. 9, ISSN 1314-0078.- P. 178-181.
- 7. Меликян В., Галстян В. Интегральный понижающий преобразователь входного напряжения с цифровым контролем обратной связи и коэффициента преобразования // Известия вузов. Электроника.-2016.-Том. 21, № 2, Россия, 2016. стр. 158-166.
- Меликян В., Галстян В. Алексанян А., Арутюнян А. Интегральный повышающий/понижающий преобразователь мощности с динамическим контролем рабочей частоты // V Всероссийская научно-техническая конференция МЭС-2014, Сент. 29-3 окт. 2014г.- Зеленоград, Россия, 2014. –Стр. 63-66.
- Մելիքյան Վ., Խուդավերդյան Ս., Գալստյան Վ., Մելիքյան Ն., Ալեքսանյան Ա., Խաչատրյան Ա. Լայն հաՃախականային բացվածքով, թվային կառավարմամբ տակտային ազդանշանի գեներատորի մշակման եղանակ // ՀՀ ԳԱԱ և ՀՊՃՀ տեղեկագիր. Տեխնիկական գիտությունների սերիա.-2015.- Հատոր 68, N4, ISSN 0002-306X.- էջ 442-453:
- 10. Գալստյան Վ. Թվային կառավարմամբ ցածր էներգասպառման տակտային ազդանշանի գեներատորի մշակման եղանակ // ՀՊՃՀ Լրաբեր. Գիտական հոդվածների ժողովածու.- Երևան, 2016.Մաս.1.- էջ 284-290։

ԱՄՓՈՓԱԳԻՐ

Ժամանակակից ենթամիկրոնային ինտեգրալ սխեմաներում (ԻՍ) տեխնոլոգիայի բնութագրիչ չափերի մասշտաբավորման հետևանքով մեծացող արագագործության, ինտեգրացման աստիճանի և բարդության հետ մեկտեղ էապես աճում է նաև էներգասպառումը։ Դրա նվազեցումը ժամանակակից դյուրակիր սարքերում կիրառվող ԻՍ-երին ներկայացվող հիմնական պահանջներից մեկն է։

ԻՍ-երի էներգասպառման և աշխատանքի կայունության ապահովման մեջ մեծ դեր ունեն սնուցման համակարգերը, որոնք արտաքին միջավայրի փոփոխվող պայմանների դեպքում պետք է ապահովեն ԻՍ-ի սնման լարման պահանջվող մակարդակ։

Ժամանակակից ԻՍ-երում ցածր էներգասպառմանը միտված նախագծման մեթոդների իրականացման համար ենթահամակարգերի սնման նպատակով տոպոլոգիական, ֆինանսատնտեսական և էներգասպառման տեսանկյունից խիստ շահավետ են փոխանջատվող ունակությունների վրա հիմնված հզորության ինտեգրայային փոխակերպիչները։

Հզորության ինտեգրալային փոխակերպիչների (ՀԻՓ) նախագծման առկա անալոգային և անալոգաթվային միջոցների վերլուծությունը ցույց է տալիս, որ դրանք հաշվի չեն առնում էներգասպառման, կառավարման հանգույցների՝ գործընթաց-լարում-ջերմաստիճան (ԳԼՋ) փոփոխությունների նկատմամբ կայունության, ԻՍ արտադրության ֆինանսատնտեսական խնդիրները, ինչպես նաև չեն ապահովում կառավարման համակարգի արագագործության և ելքային լարման տատանման ամպլիտուդայի (ԵԼՏԱ) բավարար մակարդակներ։

Առաջարկվել թվային կառավարմամբ, լալն հաճախականային ξ բազվածքով տակտային ազդանշանի գեներատորի մշակման նոր մեթոդ։ Ելքային ազդանշանի հաճախությունը կառավարվում է 6-կարգանի թվային կոդով՝ ապահովելով 100 ՄՀզ–ից 2,4 ԳՀզ հաճախականային միջակայք։ Առաջարկված համակարգը գոլություն ունեցող լուծումների համեմատ զուզաբերում ավելի զածր էներգասպառում՝ միևնույն ժամանակ է լարման տատանումների սնման նկատմամբ ապահովելով ելքային ազդանշանի բավարար կայունություն [9,10]։

Իրագործվել է չփոխծածկվող ազդանշանի գեներատոր, որը գոլություն ունեզոո ապահովում լուծումների իամեմատ էներգասաառման. F օգտագործված մակերեսի, տարրերի քանակի զգայի կրճատում՝ միևնույն ժամանակ ինարավորություն տալով թվային ազդանշանի միջոզով կառավարել ինչպես ելքային երկտակտ ազդանշանի չփոխծածկման, այնպես էլ ճակատի տևողությունները, ինչը հանդիսանում է առաջարկված <ԻՓ իամակարգի արդյունավետ կառավարման պայմաններից մեկը [3,4]։

Մշակվել է առանց արտաքին հենակային լարման օգտագործման ՀԻՓ-ի ելքային լարման մակարդակի գնահատման մեթոդ։ Վերջինիս իրագործման նպատակով մշակվել է անալոգաթվային ձևափոխիչի համապատասխան սխեմատեխնիկական լուծում՝ հիմնված մոդուլացված փոխանջատման լարումներով շրջիչների կիրառման վրա։ Նախագծված կառուցվածքը լարման բաժանիչի վրա հիմնված անալոգաթվային ձևափոխիչների համեմատ ապահովում է էներգասպառման մինչև 3 անգամ կրճատում [6,7]։

Մշակվել է ՀԻՓ կառավարման նոր մոտեցում, որը բացառապես թվային սխեմաների կիրառմամբ կատարում է համակարգի ինքնակարգաբերում։ Ստեղծվել է ՀԻՓ ղեկավարման թվային համակարգ, որը իրագործում է համակարգի ինքնակարգաբերումը, ապահովելով ըստ սահմանված ելքային լարման նպատակային մակարդակի, փոխանջատման հաճախության, տակտային ազդանշանի ճակատի և փոխակերպման գործակցի ընտրություն [2,5]:

Մշակված մեթոդի հիման վրա նախագծվել է <ԻՓ, որն ապահովում է փոխակերպման արդյունավետության 93% առավելագույն մակարդակ, ԵԼՏԱի 3 անգամ կրճատում, հայտնի լուծումների հետ համեմատ ԿԲ-ի վրա զբաղեցրած մակերեսի եվ էներգասպառման նմանատիպ արժեքների դեպքում [1,8]:

<ԻՓ նախագծման մշակված սկզբունքները, եղանակները և մեթոդները իրագործված են SCC Designer ծրագրային գործիքային միջավայրում, որն օժտված լինելով ինտուիտիվ ինտերֆեյսով, ունի մոդելավորմանը և թեստավորմանը հնարավորինս հարմարեցված կառուցվածք։ Վերջինս ապահովում է տեխնիկական առաջադրանքի համաձայն <ԻՓ նախագծման առաջարկված մեթոդների հիման վրա բաղկացուցիչ հանգույցների և ամբողջական համակարգի ավտոմատ նախագծման միջավայր։ <ԻՓ համակարգի և բաղկացուցիչ հանգույցների առաջարկված մեթոդների կիրառությամբ մշակված SCC Designer ծրագրային միջոցի փորձարկումը վկայում է դրա բարձր արդյունավետության մասին, քանի որ նախագծան ժամանակը նվազել է 20-25 անգամ, փոխակերպման արդյունավետությունը աճել 3.7%-ով, կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսը նվազել 5.5%-ով՝միջին էներգասպառման 2.7% աճի հաշվին։

VACHE ASHOT GALSTYAN

DEVELOPMENT AND RESEARCH OF INTEGRATED POWER CONVERTER DESIGN METHODS

SUMMARY

The continuous shrinking of integrated circuit (IC) component technology sizes along with increase in performance, density and complexity, also causes dramatic growth in energy consumption. The reduction of latter is one of the primary requirements for ICs used in modern portable devices.

Power supply systems have major role in providing the required level of IC stability and energy consumption, which generate stable supply voltage in case of varying environmental conditions.

Switched capacitor power converters (SCC) are highly beneficial to provide supply voltage to IC subsystems for implementation of low energy consumption oriented IC design methods in terms of topological, economical point of view and for overall system power efficiency considerations.

Analysis of available SCC design methods shows that they don't provide required level of power efficiency, stability over process-voltage-temperature (PVT) variations, performance and output voltage ripple as well as don't take into consideration the IC manufacturing and financial issues.

A novel method for digital control clock signal generator design is proposed which enables generation of both high and low frequency clock signals within output frequency range from 100MHz to 2.4GHz, by the same time demonstrating less power consumption and higher output voltage stability over supply voltage variations compared with known solutions [9,10].

A non-overlap clock generator is designed, which provides significant reduction in power consumption, occupied on-die area, count of used transistors, by the same time enabling digital control over non-overlap period the transition of output signals, which is a required condition for SCC efficient control [3,4].

A design method for low power analog to digital converter (ADC) is proposed SCC output voltage assessment, which allows the estimation of actual output voltage level without usage of external bias voltage. ADC

21

synchronization method is proposed to reduce supply to ground currents, which significantly minimizes power consumption [6,7].

A multi-topology SC converter with a novel control technique is proposed and the respective circuit designed. A fully digital control system is developed which performs SCC self-calibration by adjusting the switching frequency and conversion ratio depending on the required output voltage level [2,5].

On the basis of proposed design method an SCC system is developed, which provides 93% of the maximum level of conversion efficiency, and 3 times less output voltage ripple compared with the known solutions, by the same time providing similar levels of power consumption and estimated on-die area [1,8].

Developed principles, methods and techniques for SC converter design are included in SCC Designer software tool environment, which is endowed with an intuitive interface, maximally customized for modeling and testing purposes.

The latter provides an automated environment for design and testing for both control circuit components and complete SCC system. The testing of represented method for SC converter development in SCC Designer software proved its efficiency by decreasing duration required for converter design by 20-25 times, increasing conversion efficiency by 3.7%, decreasing the occupied on-die area by 5.5% with growth of the average energy consumption of 2.7%.