

ՀԱՅԱՍՏԱՆԻ ՀԱՆՐԱՊԵՏՈՒԹՅԱՆ ԿՐԹՈՒԹՅԱՆ
ԵՎ ԳԻՏՈՒԹՅԱՆ ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ
ՀԱՅԱՍՏԱՆԻ ԱԶԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱՆ ՀԱՄԱԼՍԱՐԱՆ

ՆԱՐԵԿ ԲԵՆՅԱՄԻՆԻ ԱՎԴԱԼՅԱՆ

ՑԱԾԻ ՀԶՈՐՈՒԹՅԱՄԲ ԵՆԹԱՄԻԿՐՈՆԱՅԻՆ ԿՈՄՊԼԵՄԵՆՏԱՐ ՄԵՏԱԴ-
ՕՔՍԻԴ-ԿԻՍԱՀԱՂՈՐԴԻՉ ՕՊԵՐԱՏԻՎ ՀԻՇՈՂ ՍԱՐՔԵՐԻ ՄՇԱԿՈՒՄԸ
ԵՎ ՀԵՏԱԶՈՏՈՒՄԸ

Ե 27.01 <<Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա>> մասնագիտությամբ
տեխնիկական գիտությունների թեկնածուի գիտական աստիճանի հայցման

ԱՏԵՆԱԽՈՍՈՒԹՅՈՒՆ

ԳԻՏԱԿԱՆ ՂԵԿԱՎԱՐ՝

տ.գ.դ., պրոֆ. Օ.Հ. ՊԵՏՐՈՍՅԱՆ

ԵՐԵՎԱՆ 2015

Բովանդակություն

ՆԵՐԱԾՈՒԹՅՈՒՆ	4
ԳԼՈՒԽ 1. ՑԱԾԲ ՑՐՄԱՆ ՀԶՈՐՈՒԹՅԱՆ ՍՕՀՍ-Ի ԿԱՌՈՒՑՎԱԾՔԱՅԻՆ	11
ԱՌԱՆՁՆԱՀԱՏԿՈՒԹՅՈՒՆՆԵՐԻ ՀԵՏԱԶՈՏՈՒՄԸ ԵՎ ՎԵՐԼՈՒԾՈՒՄԸ	11
1.1. ՍՕՀՍ-երի դասակարգումը, կառուցվածքային սխեման և հիմնական հանգույցները	11
1.2. Վերծանիչների կառուցման սկզբունքները	12
1.3. ՍՕՀՍ-երի հիշող բջիջների հիմնական սխեմատիկական լուծումների վերլուծությունը	15
1.4. Ընթերցման գործողությունը 6T հիշող բջիջներում	20
1.5. Գրանցման գործողությունը 6T հիշող բջիջներում	23
1.6. ՍՕՀՍ-ի սյան մուտք/ելք սխեմայի հետազոտումը	24
1.7. Գրացման, ընթերցման և ուժեղարարների սխեմաների հետազոտումը	27
1.8. ՍՕՀՍ-ի էներգասպառման նվազեցման միջոցների հետազոտումը	32
Խնդրի դրվածքը	46
Եզրակացություն	48
ԳԼՈՒԽ 2. ԵՆԹԱՄԻԿՐՈՆԱՅԻՆ ԿՍՕԿ ՍՕՀՍ-Ի ՑՐՄԱՆ ՀԶՈՐՈՒԹՅԱՆ ՆՎԱԶԱՐԿՄԱՆ ՀԱՎԱՆԱԿԱՆԱՅԻՆ ԸՆԴՀԱՆՐԱՑՎԱԾ ՄԵԹՈՂԻ ՄՇԱԿՈՒՄԸ ԵՎ ՀԵՏԱԶՈՏՈՒՄԸ	49
2.1. Ցրման հզորության աղբյուրները	49
2.2. ՍՕՀՍ-ի ցրման հզորության գնահատման եղանակների համեմատական վերլուծությունը	53
2.3. Փոխանջատման ակտիվության գնահատումը ազդանշանի զրոյական հապաղման դեպքում	67
2.4. Փոխանջատման ակտիվության հաշվարկը ազդանշանի հապաղման ոչ զրոյական արժեքի դեպքում	69
2.5. Սխեմայի միջոցով հավանական տեղեկատվության տարածումը	71
2.6. ԿՍՕԿ ՍՕՀՍ-ի ցրման հզորության փոքրացման համար ընդհանրացված մեթոդի մշակումը և փորձարկումը տրված ֆունկցիայով տրամաբանական սխեմայի հիման վրա	77
2.7. Ընդհանրացած մեթոդով նախագծման ծրագրային միջոցի մշակում	86
2.8. Մշակված ընդհանրացված մեթոդի փորձարկումը ՍՕՀՍ-ի վերծանիչի հանգույցի հիման վրա ..	87
Եզրակացություն	98
ԳԼՈՒԽ 3. ԿՍՕԿ ՍՕՀՍ-Ի ՑԱԾԲ ՑՐՄԱՆ ՀԶՈՐՈՒԹՅԱՄԲ ՀԱՆԳՈՒՅՑՆԵՐԻ ՄՇԱԿՈՒՄԸ, ՀԱՄԵՄԱՏԱԿԱՆ ՎԵՐԼՈՒԾՈՒԹՅՈՒՆԸ ԵՎ ՍՈՂԵԼԱՎՈՐՈՒՄԸ	100
3.1. Ցածր ցրման հզորությամբ և բարձր արագագործությամբ ասիմետրիկ հիշող բջիջների հետազոտումը և մոդելավորումը	100

3.2. Ասիմետրիկ ՍՕՀՄ-ի ցրման հզորության, հապաղման ժամանակի գնահատումը և մոդելավորումը	110
3.3. Լավարկված 8T ստատիկ հիշողության բջջի մշակումը և մոդելավորումը.....	112
3.4. ՍՕՀՄ-երի ուժեղարարի մշակումը և մոդելավորումը.....	117
3.5. Տարբեր ինֆորմացիոն ունակությամբ ԿՄՕԿ ՍՕՀՄ-երի բնութագրերի համեմատական վերլուծությունը և մոդելավորումը	125
Եզրակացություն.....	133
ԵԶՐԱՀԱՆԳՈՒՄ	135
ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ.....	138
Հավելված 1	150
Նշանակումները և հապավումները.....	150
Հավելված 2	151
Հավելված 3	152
Նկարների ցանկը	152
Աղյուսակների ցանկը.....	156
Հավելված 4	158
Լավարկված էլքային ազդանշաններով ութ կարգանի վերծանիչի մշակումը և մոդելավորումը	158

ՆԵՐԱԾՈՒԹՅՈՒՆ

Թեմայի արդիականությունը: Տրանզիստորների սուբմիկրոնային չափերին անցման և պրոցեսորների հաճախականությունների բարձրացման հետևանքով խիստ պահանջներ են առաջադրվում ԳՄԻՍ-երի ՍՕՀՍ-երի և դրանց կրիտիկական տարրերի՝ հիշող բջիջների, ընթերցման ուժեղարարների, հասցեների վերձանիչների կառուցվածքներին: Ինֆորմացիոն տեխնոլոգիաների և հեռահաղորդակցության համակարգերի աննախադեպ զարգացումը նոր պահանջներ է ներկայացնում ԳՄԻՍ-երին, այդ թվում նաև՝ ՍՕՀՍ-երի նախագծողներին՝ կապված նախագծման տեխնոլոգիական նորմերի փոքրացման և ցածր սնուցման լարմամբ ԳՄԻՍ-երի տարրային բազայի մշակման հետ:

ՍՕՀՍ-երը լայնորեն կիրառվում են էլեկտրոնիկայի, հաշվողական տեխնիկայի, հսկիչ-չափիչ սարքավորումների տարբեր ոլորտներում, տվյալների մշակման և միկրոպրոցեսորային համակարգերում: Շնորհիվ պարզ կառավարման սկզբունքի, դրանց դերը անընդհատ բարձրանում է, իսկ վերջին տարիների կիրառության ոլորտները, հատկապես կենցաղային ու ավտոմոբիլային էլեկտրոնիկայում, ավելի են ընդարձակում դրանց գործնական նշանակության ոլորտները, որի պատճառով մեծանում են դրանց տեխնիկական և կոնստրուկտիվ-տեխնոլոգիական պարամետրերի և բնութագրերի նկատմամբ պահանջները: Ըստ ՍՕՀՍ-երի բնութագրերին ներկայացվող պահանջների աճի՝ մեծ արդիականություն են ձեռք բերում բարձր արդյունավետությամբ ՍՕՀՍ-երի ստեղծման աշխատանքները, որը բերում է մի շարք իրարամերժ պահանջների հաշվառման: Մի կողմից անհրաժեշտ է ապահովել կուտակչի առավելագույն ինֆորմացիոն ունակություն, իսկ մյուս կողմից՝ բյուրեղի նվազագույն մակերես և ցրման հզորություն՝ առավելագույն արագագործության դեպքում: Արդյունաբերության կողմից արտադրվում են ՍՕՀՍ-եր, որոնք մշակված և իրականացված են տարբեր սխեմատեխնիկական և կոնստրուկտիվ-տեխնոլոգիական լուծումներով, որոնց պարամետրերը (ինֆորմացիոն ունակություն, արագագործություն, աշխատանքային ջերմաստիճանների միջակայք, ցրման հզորություն և այլն)

փոփոխվում են լայն սահմաններում և արագ թափով: Հաշվողական համակարգերում առաջնահերթ խնդիրներից է գրանցման ու ընթերցման բարձր արագագործությամբ և մեծ ինֆորմացիոն ունակությամբ համապիտանի ՍՕՀՄ-երի ստեղծումը: Այդ պատճառով ժամանակակից ԳՄԻՄ-երում հզորության կառավարման ռազմավարությունը, որը ներառում է համակարգի ճարտարապետությունը, դրա սխեմատեխնիկական և կոնստրուկտիվ-տեխնոլոգիական լուծումները, դարձել է արդիական խնդիր:

ԳՄԻՄ-երի ինտեգրացիայի և արագագործության անընդհատ աճը հանգեցրել է ջերմահեռացման լուրջ խնդիրների առաջացման, որոնց լուծումը դարձել է ժամանակակից ԻՄ-երի նախագծման կարևորագույն խնդիրներից մեկը: Այսօր գերխնդիր է դարձել ցածր սպառման հզորությամբ ՍՕՀՄ-երի նախագծումը, որոնց բաժինը ժամանակակից ԳՄԻՄ-երի արտադրությունում մոտ 60% է: Հետևաբար ՍՕՀՄ-երի նախագծման բնագավառի մասնագետների առջև դրվում են նորանոր խնդիրներ, որոնցից կարևորներն են՝

- ԿՍՕԿ կառուցվածքներով ԳՄԻՄ-երի ցրման հզորության աղբյուրների որոշումը, դասակարգումը և հետազոտումը,
- ՍՕՀՄ-երի ցրման հզորության նվազարկման մեթոդների հետազոտումը և դրանց համեմատական վերլուծությունը,
- ՍՕՀՄ-երի ցրման հզորության նվազարկման բարձր արդյունավետությամբ ընդհանրացված նոր մեթոդի մշակումը,
- ցրման հզորության նվազարկման նոր մեթոդի փորձարկումը տրված ֆունկցիայով սխեմաների և ՍՕՀՄ-ի հիմնական հանգույցների հիման վրա,
- ՍՕՀՄ-երի ցածր ցրման հզորությամբ արագագործ ընթերցման ուժեղարարի մշակումը,
- ՍՕՀՄ-երի ցածր ցրման հզորությամբ արագագործ հիշող բջիջների նոր սխեմատեխնիկական լուծումների մշակումը,
- ՍՕՀՄ-ի ցրման հզորության նվազարկման ընդհանրացված մեթոդի հենքի վրա ծրագրային միջոցի մշակումը:

Զարգացումների ներկա փուլում վերը նշված խնդիրները պահանջում են ճարտարապետական և սխեմատեխնիկական բնույթի համալիր լուծումներ՝ ապահովելով տեխնիկա-տնտեսական և շահագործման բնութագրերի բարձր ցուցանիշներ ու դրանց արտադրության արդյունավետության բարձր մակարդակ: Այս տեսակետից ատենախոսության թեման արդիական է և համապատասխանում է ժամանակակից պահանջներին: Առաջադրված հարցադրումները և առաջարկված լուծումները կնպաստեն ՍՕՀՄ-երի սխեմատեխնիկական լուծումների մշակման և դրանց իրականացման հետագա առաջընթացին:

Ատենախոսությունը բաղկացած է ներածությունից, երեք գլուխից, եզրահանգումից, 131 անուն գրականության ցանկից և չորս հավելվածից:

Առաջին գլխում դիտարկվել են ՍՕՀՄ-երի կառուցվածքային սխեման, հիմնական հանգույցները և դրանց առանձնահատկությունները: Հիմնավորվել է ՍՕՀՄ-երի էներգասպառման նվազեցման միջոցների մշակման և հետազոտման կարևորությունը: Կատարվել է ՀՄ-երի դասակարգում և բերված են դրանց զարգացման հիմնական ուղղությունները: Դիտարկվել և վերլուծվել են ՍՕՀՄ-երի հիմնական հանգույցների՝ կուտակիչների, հիշող բջիջների, վերծանիչների, նախավերծանիչների, վերծանիչ-մուլտիպլեքսորների և ուժեղարարների սխեմատեխնիկական լուծումները և դրանց աշխատանքի սկզբունքները: Բերվել են լիցքավորող սխեմաների սխեմատեխնիկական լուծումները և դրանց առանձնահատկությունները: Կատարվել է ցրման հզորության բաղադրիչների վերլուծություն՝ կախված սնման լարումից և հաճախականությունից, ինչպես նաև դիտարկվել են ցրման հզորության նվազարկման՝ գոյություն ունեցող միջոցները և ձևակերպվել է խնդրի դրվածքը:

Երկրորդ գլխում դիտարկվել են ՍՕՀՄ-երի ստատիկ և դինամիկ ցրման հզորությունների աղբյուրները, դրանց գնահատման մոդելավորման, ստատիկ, վերլուծական և հավանականային եղանակներն ու կատարվել է դրանց համեմատական վերլուծություն: Դիտարկվել է տրամաբանական սխեմաներում ազդանշանի փոխանցատման ակտիվության գնահատումը զրոյական և ոչ զրոյական հապաղումների դեպքում ու տեղեկատվության հավանականային տարածումը: Առաջարկվել և մշակվել

է ցրման հզորության նվազարկման հավանականային ընդհանրացված մեթոդ: Դրա հիման վրա մշակվել է ծրագրային միջոց, որի փորձարկումը տրված ֆունկցիայով տրամաբանական սխեմայի և ՍՕՀՄ-ի վերծանիչների հիման վրա հաստատել է մշակված մեթոդի հավաստիությունը:

Երրորդ գլխում դիտարկվել են ցածր ցրման հզորությամբ և բարձր արագագործությամբ ասիմետրիկ հիշող բջիջների ստեղծման սկզբունքները, կատարվել է դրանց հետազոտում, մշակում և մոդելավորում, ինչպես նաև ցրման հզորության և հապաղման ժամանակների գնահատում: Կատարվել է համեմատական վերլուծություն հիշողության բջիջների ասիմետրիկ և սիմետրիկ կառուցվածքների միջև ըստ հզորության, աղմկակայունության և արագագործության: Առաջարկվել և մշակվել է ցածր ցրման հզորությամբ 8T հիշող բջջի նոր սխեմատեխնիկական լուծում, որն ապահովում է էլքային ազդանշանների մեծ բացվածք, ինչի արդյունքում շեշտակի փոքրացվում են ուժեղարարների զգայնության նկատմամբ պահանջները՝ ապահովելով ՍՕՀՄ-ի ցրման հզորության զգալի նվազեցում: Առաջարկվել է ցածր ցրման հզորությամբ ընթերցման ուժեղարարի նոր սխեմատեխնիկական լուծում, կատարվել է դրա վերլուծություն, մոդելավորում և ժամանակային բնութագրերի գնահատում:

Եզրահանգման մեջ բերված են ատենախոսությունում ստացված հիմնական արդյունքները:

- 1-ին հավելվածում բերված են օգտագործված հապավումները,
- 2-րդ հավելվածում՝ ստացված արդյունքների ներդրման ակտը,
- 3-րդ հավելվածում՝ նկարների և աղյուսակների ցանկը,
- 4-րդ հավելվածում՝ լավարկված էլքային ազդանշաններով ութ կարգանի վերծանիչի մշակումը և մոդելավորումը

Ատենախոսության նպատակը՝ ցածր հզորությամբ ենթամիկրոնային կոմպլեմենտար մետաղ-օքսիդ-կիսահաղորդիչ օպերատիվ հիշող սարքերի մշակումն է և ցրման հզորության աղբյուրների և դրա նվազարկման մեթոդների հետազոտումը, ինչպես նաև ցրման հզորության նվազարկման հավանականային ընդհանրացված

մեթոդի մշակումը ու դրա փորձարկումները հիմնական հանգույցների մշակման ժամանակ:

Ատենախոսության գիտական նորույթը

1. Առաջարկվել և մշակվել է ցրման հզորության նվազարկման հավանականային ընդհանրացված մեթոդ և դրա իրականացման ալգորիթմը:

2. Տրամաբանական սխեմաների ցրման հզորության նվազարկման համար առաջարկված հավանականային ընդհանրացված մեթոդի հիման վրա մշակվել է *Probabilistic Power Compiler* ծրագրային միջոցը:

3. Առաջարկվել է հիշող բջջի նոր սխեմատեխնիկական լուծում, որն ապահովում է էլքային ազդանշանի լայն (200 մՎ) բացվածք:

4. Առաջարկվել է ՍՕՀՄ-ի ցածր ցրման հզորությամբ և արագագործ ընթերցման ուժեղարարի նոր սխեմատեխնիկական լուծում:

5. Առաջարկվել է կեղծ ազդանշանների բացառման մեթոդիկա տրամաբանական սխեմաների համար, որը ապահովում է ցածր ցրման հզորությամբ և ժամանակային բնութագրերի փոքր ցրվածությամբ վերծանիչների մշակման համար:

6. Ցույց է տրվել, որ վերծանիչների կարգայնության մեծացումը հանգեցնում է վերծանիչների ժամանակային բնութագրերի ցրվածության փոքրացման:

7. Հաստատվել է, որ ցրման հզորության նվազարկման արդյունավետ եղանակ է ասիմետրիկ հիշող բջիջների և ուժեղարարների կիրառությունը:

Գիտական և տեխնիկական լուծումները հաստատված են երկու արտոնագրով:

Հետազոտման մեթոդները: Կատարված հետազոտությունների տեսական բազան են էլեկտրական շղթաների և կիսահաղորդչային սարքերի տեսությունը, ինտեգրալ սխեմաների մաթեմատիկական մոդելավորման մեթոդները: Մոդելավորման և մաթեմատիկական հաշվարկների ժամանակ օգտագործվել են HSPICE [1-4] և Matlab [5-7] ծրագրային փաթեթները:

Հետազոտության կիրառական նշանակությունը: Ատենախոսության կիրառական նշանակությունը հետևյալն է.

1. ՍՕՀՄ-ի հզորության նվազարկման հավանականային ընդհանրացված մեթոդը և դրա իրականացման ալգորիթմը: Մեթոդը համապիտանի է և կարող է օգտագործվել ԳՄԻՄ-երի նախագծման գործընթացում:

2. Առաջարկված մեթոդի հիման վրա ստեղծված Probabilistic Power Compiler ծրագրային միջոցը, որը ապահովում է ԿՍՕԿ տրամաբանական սխեմաներում ցրման հզորության արդյունավետ նվազարկում:

3. Ելքային ազդանշանի լայն բացվածքով (200 մՎ) 8T հիշող բջջի նոր սխեմատեխնիկական լուծումը:

4. Ցածր ցրման հզորությամբ և արագագործ ՍՕՀՄ-ի ընթերցման ուժեղարարի նոր սխեմատեխնիկական լուծումը:

5. Ելքային ազդանշանների հապաղման և ճակատների ժամանակների փոքր ցրվածությամբ և ցրման հզորությամբ վերծանիչների նոր սխեմատեխնիկական լուծումների մշակման մեթոդիկան:

Պաշտպանության են ներկայացվում հետևյալ հիմնական դրույթները.

1. ՍՕՀՄ-ի ցրման հզորության նվազարկման հավանականային ընդհանրացված մշակված մեթոդը:

2. ԳՄԻՄ-երի ցածր ցրման հզորություն ապահովող նախագծման ստեղծված ծրագրային միջոցը:

3. Առաջարկված ելքային լայն բացվածքով 8T հիշող բջջի նոր սխեմատեխնիկական լուծումը:

4. Առաջարկված ցածր ցրման հզորությամբ արագագործ ՍՕՀՄ-ի ընթերցման ուժեղարարը նոր սխեմատեխնիկական լուծումը:

5. Վերծանիչների նախագծման մեթոդիկան, որը ապահովում է ցածր ցրման հզորություն և ժամանակային բնութագրերի փոքր ցրվածություն (10...15%) :

Ներդրումներ: Մշակված հզորության նվազարկման հավանականային ընդհանրացված մեթոդի հենքի վրա ստեղծված է Probabilistic Power Compiler (PPC) ծրագրային միջոցը ներդրված է «ՄԻՆՈՓՄԻՄ ԱՐՄԵՆԻԱ» ՓԲԸ-ում: Այդ ծրագրային միջոցի կիրառումը հնարավորություն է տվել արդյունավետ կերպով

իրականացնել մուտքի/ելքի հանգույցների միջուկների ցրման հզորության զգալի նվազեցում: Ծրագրային միջոցը կազմում է մուտքի/ելքի հանգույցների միջուկների նախագծման գործընթացի կարևոր մասը և բավարարում է ժամանակակից էլեկտրոնային նախագծման բնագավառում կիրառվող ծրագրային գործիքային միջոցին ներկայացվող բոլոր պահանջները: Այդ սխեմաների դեպքում PPC գործիքն ապահովում է ցրման հզորության նվազեցում մինչև 10...12 % և կայունություն (կեղծ ազդանշանների բացակայություն) ի հաշիվ մակերեսի՝ մինչև 4...6% կորստի: Վերծանիչի դեպքում ապահովվում է ցրման հզորության 18...20 % նվազեցում և մակերեսի 6...8% կորուստ:

Գիտական դրույթների հավաստիությունը: Ատենախոսության գիտական դրույթների հավաստիությունը հիմնավորված է տեսական հետազոտություններով, մոդելավորման և հաշվարկների արդյունքների համապատասխանությամբ նմանատիպ բնութագրերի ու այլ հեղինակների կողմից այլընտրանքային եղանակներով ստացված արդյունքների հետ և համապատասխան ներդրման ակտով:

Ատենախոսության փորձահավանությունը: Ատենախոսության բովանդակությունը և հիմնական արդյունքները ներկայացվել և քննարկվել են՝ միջազգային գիտատեխնիկական գիտաժողովներում "Science, Technology and Higher Education" (Westwood, Canada. 2012), "European Science and Technology" (Munich, Germany, 2012), "Наука и образование в жизни современного общества" (Россия, Тамбов, 30 апреля 2015 г.) ՀԱՊՀ-ի տարեկան գիտաժողովներ 2012-2015, նոյեմբեր, Երևան, ՀԱՊՀ-ի "Միկրոէլեկտրոնիկա և կենսաբժշկական սարքեր" ամբիոնի գիտատեխնիկական սեմինարներում (2012-2015):

Հրատարակումներ: Ատենախոսության հիմնական դրույթները հրատարակվել են տասներեք (13) գիտական աշխատանքներում, որտեղ ներառված են երկու արտոնագիր:

Աշխատանքի կառուցվածքը և ծավալը: Ատենախոսությունը բաղկացած է ներածությունից, 3 գլխից, եզրահանգումից, 131 անուն գրականության ցանկից և 4 հավելվածից (առաջին հավելվածում բերված են հապավումները, երկրորդում՝ ներդրման ակտը, երրորդում՝ աղյուսակների և նկարների ցանկերը, չորրորդում՝ ութ կարգանի վերծանիչի մշակումը և մոդելավորումը):

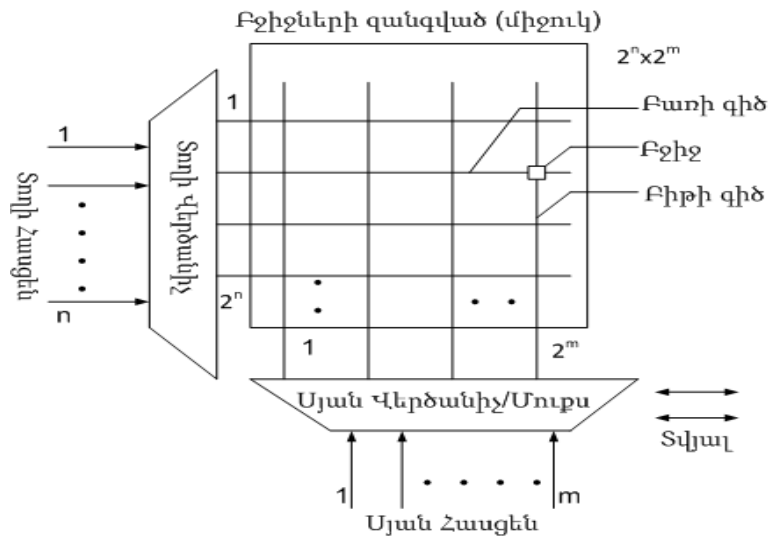
ԳԼՈՒԽ 1. ՑԱԾԲ ՑՐՄԱՆ ՀԶՈՐՈՒԹՅԱՆ ՍՕՀՄ-Ի ԿԱՌՈՒՑՎԱԾՔԱՅԻՆ ԱՌԱՆՁՆԱՀԱՏԿՈՒԹՅՈՒՆՆԵՐԻ ՀԵՏԱԶՈՏՈՒՄԸ ԵՎ ՎԵՐԼՈՒԾՈՒՄԸ

1.1. ՍՕՀՄ-երի դասակարգումը, կառուցվածքային սխեման և հիմնական հանգույցները

Հիշող սարքերը դասակարգվում են երկու մեծ խմբի՝ էներգակախյալ և էներգաանկախ: Էներգակախյալ հիշող սարքերը այն հիշողություններն են, որոնք սնման լարումն անջատելու դեպքում կորցնում են պահպանվող ինֆորմացիան (SRAM, DRAM): Էներգաանկախ հիշողությունները այն հիշողություններն են, որոնցում սնման լարման անջատման դեպքում պահպանվող ինֆորմացիայի կորուստ տեղի չի ունենում (ROM, EPROM, EEPROM, FLASH, FRAM): ՍՕՀՄ-ում գրանցվող-ընթերցվող ինֆորմացիան պահպանվում է տրիգերային սխեմաներում: ՍՕՀՄ-ում ինֆորմացիան պահպանվում է տրիգերային սխեմայում, քանի դեռ սնուցման դողերը միացված են: [8-23]

Ժամանակակից թվային համակարգերի համար պահանջվում են մեծ ինֆորմացիոն ունակությամբ և բարձր արագագործությամբ ՍՕՀՄ-եր, որոնք ամենաշատ օգտագործվող սարքերն են թվային համակարգերում [25-28]: Ամենատարածված հիշողության համակարգերը միաելք (միափորթ) համակարգերն են, որոնք մեկ տակտային ազդանշանի ընթացքում հիշողությունից կամ գրում, կամ ընթերցում են 1 բայթ ինֆորմացիա: ՍՕՀՄ-երի ամենատարածված կառուցվածքը (նկ.1.1) ՍՕՀՄ է: Հիշողության կուտակիչը բաղկացած է պարզագույն հիշող բջիջներից, որոնք միացված են հորիզոնական և ուղղահայաց տողի-բառի և սյան-բիթի գծերին: Հիշող բջիջն դիմելու թույլատվություն տրվում է ընթերցման կամ գրանցման ժամանակ, երբ ընտրվում են համապատասխան բջիջ տողը և սյունը: Յուրաքանչյուր հիշող բջիջ կարող է պահպանել մեկ բիթ ինֆորմացիա՝ 0 կամ 1: ՍՕՀՄ-ում բառի կարգայնությունը կարող է լինել 4, 8, 16, 32 կամ 64: Տողի և սյան ընտրության համար վերծանիչների միջոցով գեներացվում է երկուական կոդ, որոնք համապատասխան բառի հասցեներն են: Նկ.1.2-ում բերված սխեմայի համար ունենք տողի ընտրման վերծանիչ, որն ունի n մուտք և 2^n ելք, որոնցից յուրաքանչյուրը կուտակչի ինչ-որ տող է: Սյան վերծանիչն ունի

m մուտք և 2^m ելք: Համապատասխան բիթի գծերն ընտրելուց հետո բիթերի ինֆորմացիան հաղորդվում



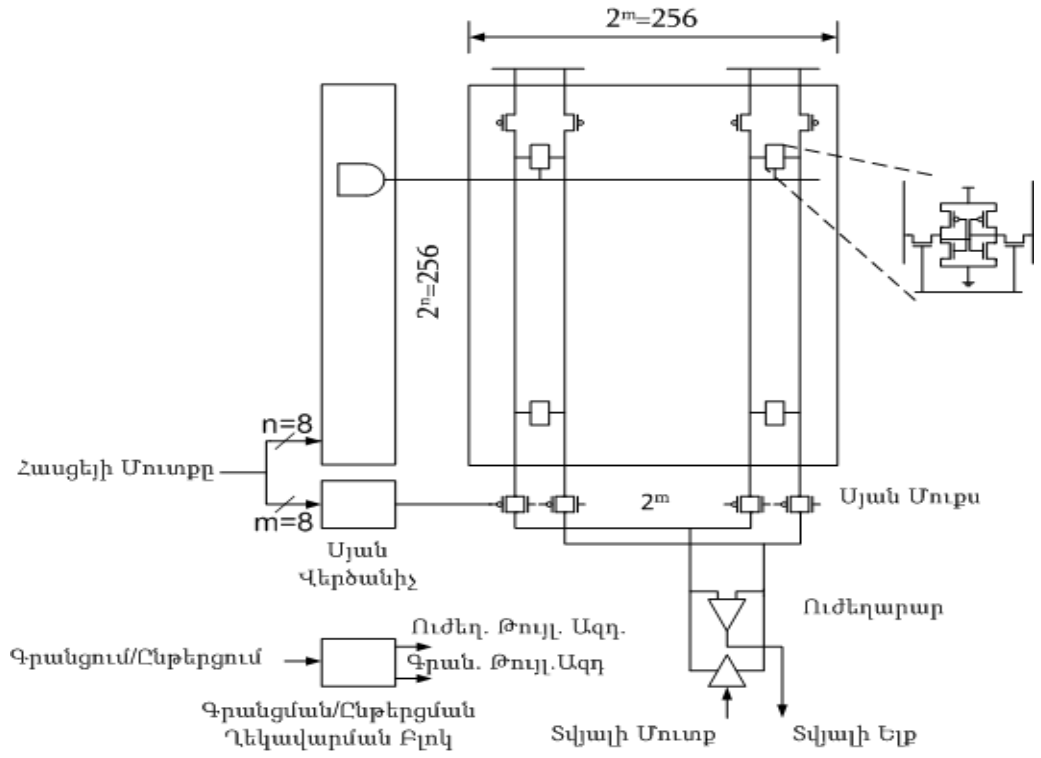
Նկ.1.1. Հիշողության կառուցվածքային սխեման

Է մուլտիպլեքսորի սխեմային, որի միջոցով ընտրված տվյալները հաղորդվում են տվյալների ռեգիստրին: Այս ՍՕՀՄ-ում օգտագործվում է 16 բիթանի հասցե մեկ բիթ ինֆորմացիայի ընթերցման կամ գրանցման համար: Նկ.1.2.-ում բերված է նաև հիշող բջջի ամենատարածված 6T կառուցվածքը, որը բաղկացած է 6 տրանզիստորից: Նկ.1.2-ում բերված սխեմայից երևում է, որ ՍՕՀՄ-երը բաղկացած են հետևյալ հիմնական հանգույցներից՝ կուտակչից՝ իր հիշող բջիջներով, վերձանիչներից, ուժեղարարներից, այսինքն վերալիցքավորող սխեմայից, տվյալների բուֆերից և գրանցման սխեմայից [10-23, 29, 30] : ՍՕՀՄ-ի սխեման նախագծվում է այնպես, որ կիրառելի լինի տարբեր ինֆորմացիոն ունակությամբ կառուցվածքների համար:

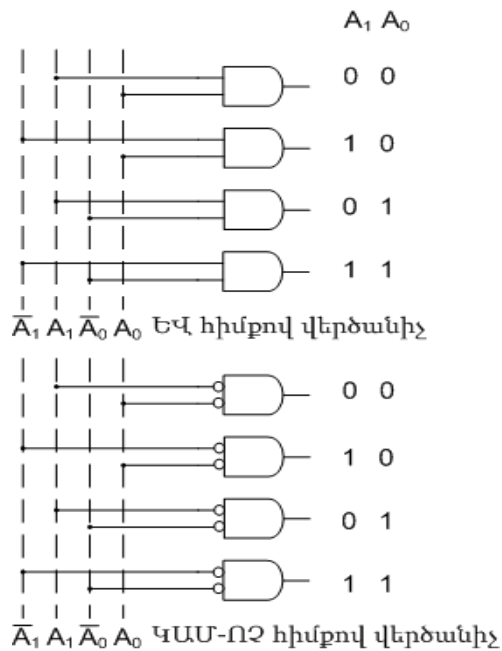
1.2. Վերձանիչների կառուցման սկզբունքները

Տողի և սյան վերձանիչը համարվում է ՍՕՀՄ-ի կարևորագույն հանգույցը (նկ.1.3): Թույլատրման ժամանակը և օգտագործված հզորությունը հիշողություններում հիմնականում կարելի է որոշել վերձանիչի կառուցվածքից: Տողի վերձանիչի մուտքում տրվում է n բիթ կարգայնությամբ հասցե, իսկ ելքում ստացվում է 2^n կարգայնությամբ

կող, որոնցից միայն մեկն է ակտիվ, որով և ընտրվում է հիշողության կուտակչի համապատասխան տողը: Նկ.1.3-ում բերված են երկու տիպի վերծանիչներ տրամաբանական “ԵՎ” և “ԿԱՄ-ՈՉ” տրամաբանական տարրերի հիման վրա:

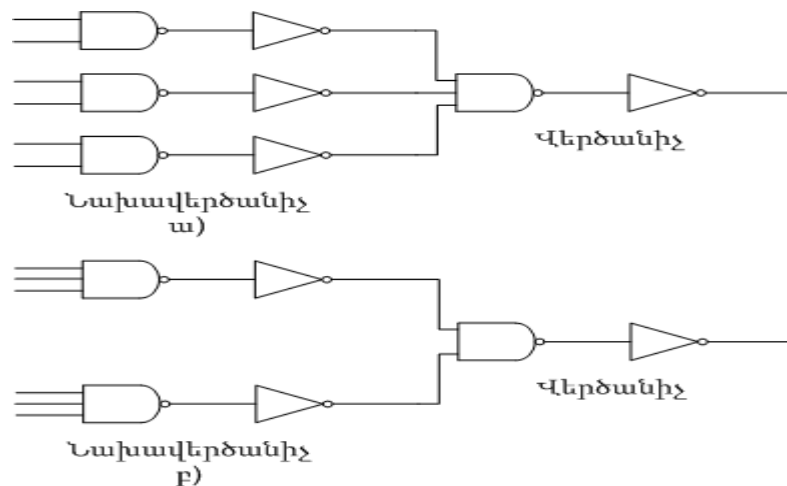


Նկ.1.2. 64 Կբ ինֆորմացիոն ունակությամբ ՍՕՀՄ-ի կառուցվածքային սխեման



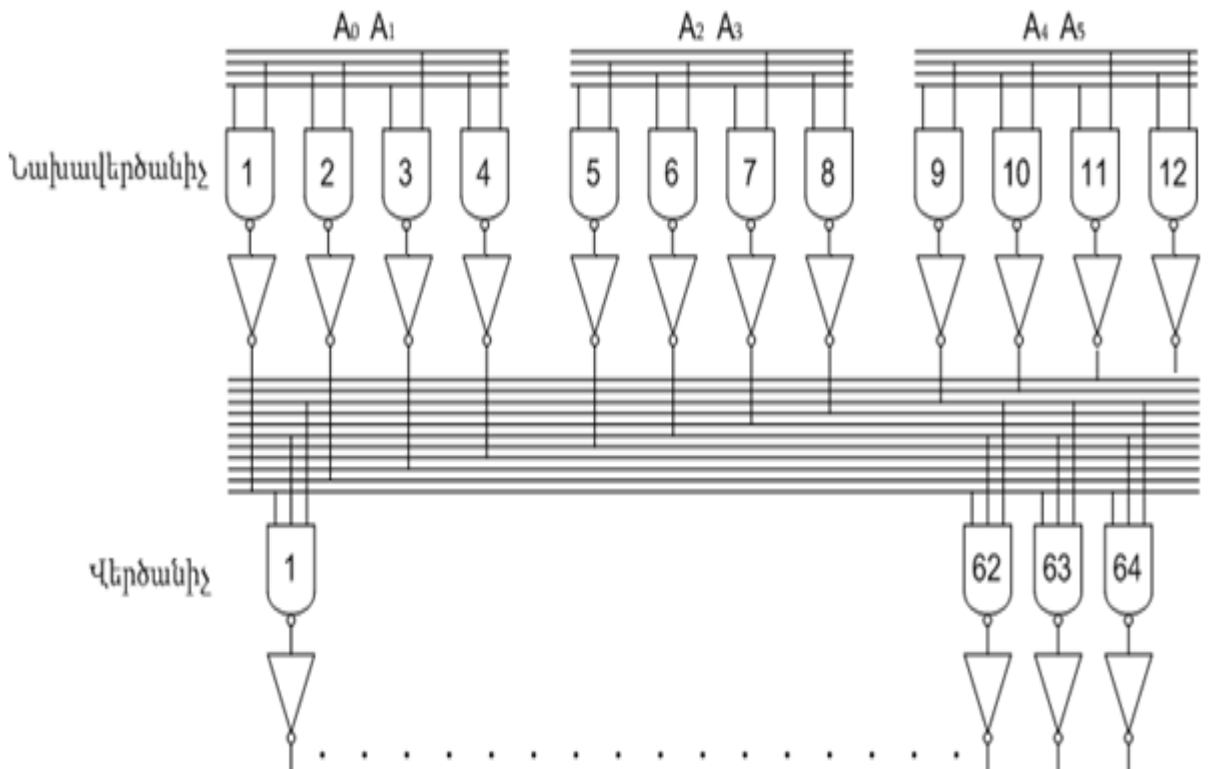
Նկ.1.3. “ԵՎ” և “ԿԱՄ-ՈՉ” տրամաբանական տարրերով վերծանիչներ

Այս տրամաբանական տարրերի հիման վրա կարելի է կառուցել ցանկացած կարգայնությամբ վերձանիչ: Նկ.1.3-ում բերված վերձանիչի կառուցվածքից երևում է, որ n կարգայնությամբ վերձանիչը պահանջում է 2^n քանակի n մուտքանի տրամաբանական տարրեր: Երբ $n=6$, անհրաժեշտ է 64 հատ 6 մուտքանի “ԵՎ-ՈՉ” փական և 64 հատ կառավարող շրջիչ՝ վերձանիչը իրականացնելու համար: “ԵՎ” տրամաբանական տարրն իրականացվում է “ԵՎ-ՈՉ” և “ՈՉ” տարրերի միաձուլումով: Հայտնի է, որ տարրերի 3-4 մուտքերից ավելիի դեպքում հաջորդական դիմադրությունը և հապաղումը բավական մեծ են ստացվում: Այդ պատճառով կիրառվում է փականների կասակադավորման եղանակը՝ մուտքերի քանակը պակասեցնելու նպատակով: Դիտարկենք երկու կասակադանի վերձանիչը՝ առաջին կասակադը նախավերձանիչն է, իսկ երկրորդ կասակադը՝ վերջնական վերձանիչը (նկ.1.4):



Նկ.1. 4. Նախավերձանիչով վերձանիչների տարբերակներ երկմուտք (ա) և եռամուտք (բ) “ԵՎ-ՈՉ” տարրերի հիման վրա

Այս երկու տարբերակից պետք է ընտրել նախագծման պահանջներին բավարարող տարբերակը: Երկկասակադ վերձանիչի կարևորագույն առավելություններից համարվում է այն, որ այս դեպքում միջանկյալ ազդանշաններից շատերը գեներացվում են նախավերձանիչի կողմից, այնուհետև վերձանիչն օգտագործում է այդ ազդանշանները: Արդյունքում փոքրացվում է տարրերի մուտքերի քանակը, որը հանգեցնում է հաջորդական դիմադրության և հապաղումների փոքրացման: Ավելի մանրամասն դիտարկենք նկ.1.5-ում բերված $n=6$ բիթ վերձանիչի սխեման:

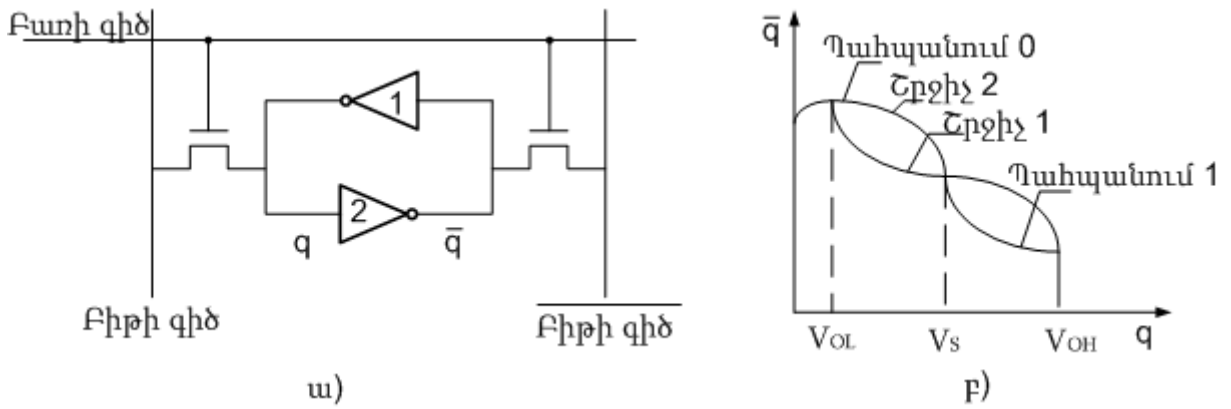


Նկ.1. 5. Երկկասկաղ 6 մուտքանի վերձանիչի կառուցվածքային սխեման

Այս սխեմայում նախավերձանիչի կողմից գեներացված միջանկյալ ազդանշանների քանակը հասնում է 12-ի, որոնք գեներացվում են մուտքային բիթերից և դրանց ինվերսներից: Նախավերձանիչում գեներացված ազդանշաններն են՝ $A_0 A_1$, $A_0 \overline{A_1}$, $\overline{A_0} A_1$, $\overline{A_0} \overline{A_1}$, $A_2 A_3$, $A_2 \overline{A_3}$, և այլն: Այս ազդանշանները կարող են օգտագործվել վերջնական վերձանիչում, որպեսզի գեներացնեն 64 բիթ էլքային ինֆորմացիան՝ օգտագործելով եռամուտք “ԵՎ-ՈՉ” տարր և շրջիչ: Նշված կառուցվածքը համապատասխանում է նկ.1.4.ա-ին [10-23, 29, 30]:

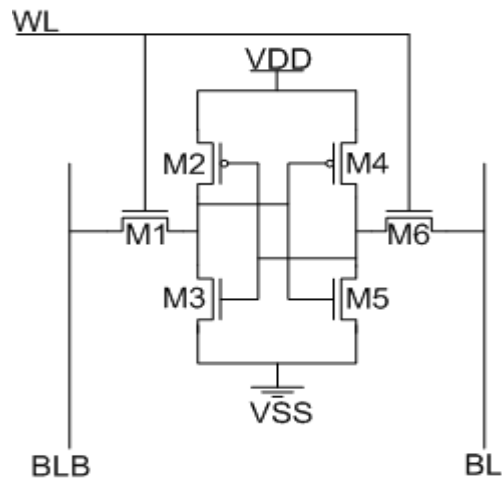
1.3. ՍՕՀՄ-երի հիշող բջիջների հիմնական սխեմատեխնիկական լուծումների վերլուծությունը

ՍՕՀՄ-երի հիշող բջիջները ուղիղ կապ ունեն սնման դողերից մեկի V_{DD} կամ մյուսի GND հետ կամ երկուսի հետ էլ միաժամանակ: ՍՕՀՄ-ի ամենատարածված բջիջի սխեման բերված է նկ.1.6.ա-ում: Այն բաղկացած է երկու շրջանաձև միացված շրջիչից և երկու թույլատրող տրանզիստորներից:



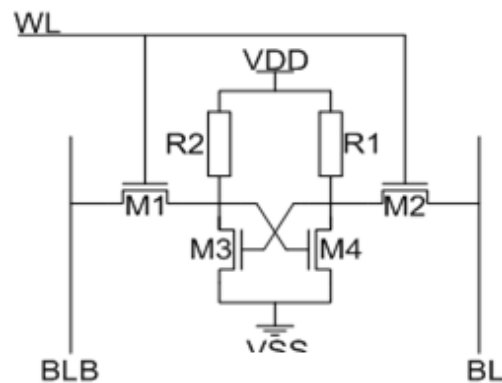
Նկ.1. 6. ՍՕՀՍ-ի հիշող բջիջը (ա) և շրջիչների լարման բնութագրերը (բ)

Թույլատրող տրանզիստորների փականները միացված են տողի գծին, իսկ սկունքները կամ արտաբերները՝ համապատասխան բիթի գծերին: Տողի գծի միջոցով ընտրվում է համապատասխան ՀԲ-ը, իսկ բիթի գծերով իրագործվում են գրանցման և ընթերցման գործողությունները: ՀԲ-ի մի բիթի գծի վրա պահպանվում է գրանցված ինֆորմացիան, իսկ մյուս գծի վրա՝ դրա ինվերսը: Օրինակ, q -ն գրանցված ինֆորմացիան է, իսկ \bar{q} -ն ինվերսը: Գրանցված ինֆորմացիայի ուղիղ և ինվերս ազդանշանները մեծացնում են բջջի արագագործությունը և աղմկակայունությունը: Ինչպես երևում է նկ.1.6բ-ից շրջանաձև միացված շրջիչների լարման բնութագրերից ՀԲ-ում առկա է երկու իրար ինվերս կայուն վիճակ, բայց եթե տեղի ունենա որևիցե վիճակի փոփոխություն, ապա այդ փոփոխությունը կհանգեցնի հայելային շրջման: Հետևաբար ընթերցումը ՀԲ-ից պետք է այնպես իրականացնել, որպեսզի տեղի չունենա վիճակի փոփոխություն, իսկ գրանցման ժամանակ պետք է ՀԲ-ն իր վիճակը փոխի գրանցած ինֆորմացիային համապատասխան: Վեց տրանզիստորից բաղկացած ՀԲ-ի սխեման բերված է նկ.1.7-ում [31-33, 35]: Շրջանաձև շրջիչները իրականացված են M_2 , M_3 և M_4 , M_5 տրանզիստորների հիման վրա, որոնք իրենց հերթին ներկայացնում են հիշող տարրը: Հիմնական նախագծային խնդիրն է հնարավորինս փոքրացնել ՀԲ-ը և դրա հզորության ծախսը, որպեսզի հնարավոր լինի միլիոնավոր բջիջներ տեղաբաշխել չիպի վրա: Շատ հաճախ ՀԲ-ի հզորության նվազարկման համար փոքրացնում են հիմնականում անդրջեմային հոսանքներով պայմանավորված կորստի հոսանքները, այսինքն՝ պետք է օգտագործել բարձր շեմային լարումով տրանզիստորներ:



Նկ.1. 7. 6T ՍՕՀՄ-ի հիշող բջջի էլեկտրական սխեման

ՀԲ-երի տոպոլոգիական նախագծման ժամանակ պետք է այն նախագծվի հնարավորին փոքր չափերով: Շատ նախագծերում M_2 , M_4 տրանզիստորները փոխարինվում են բազմաբյուրեղ սիլիցիումային դիմադրություններով (նկ.1.8):

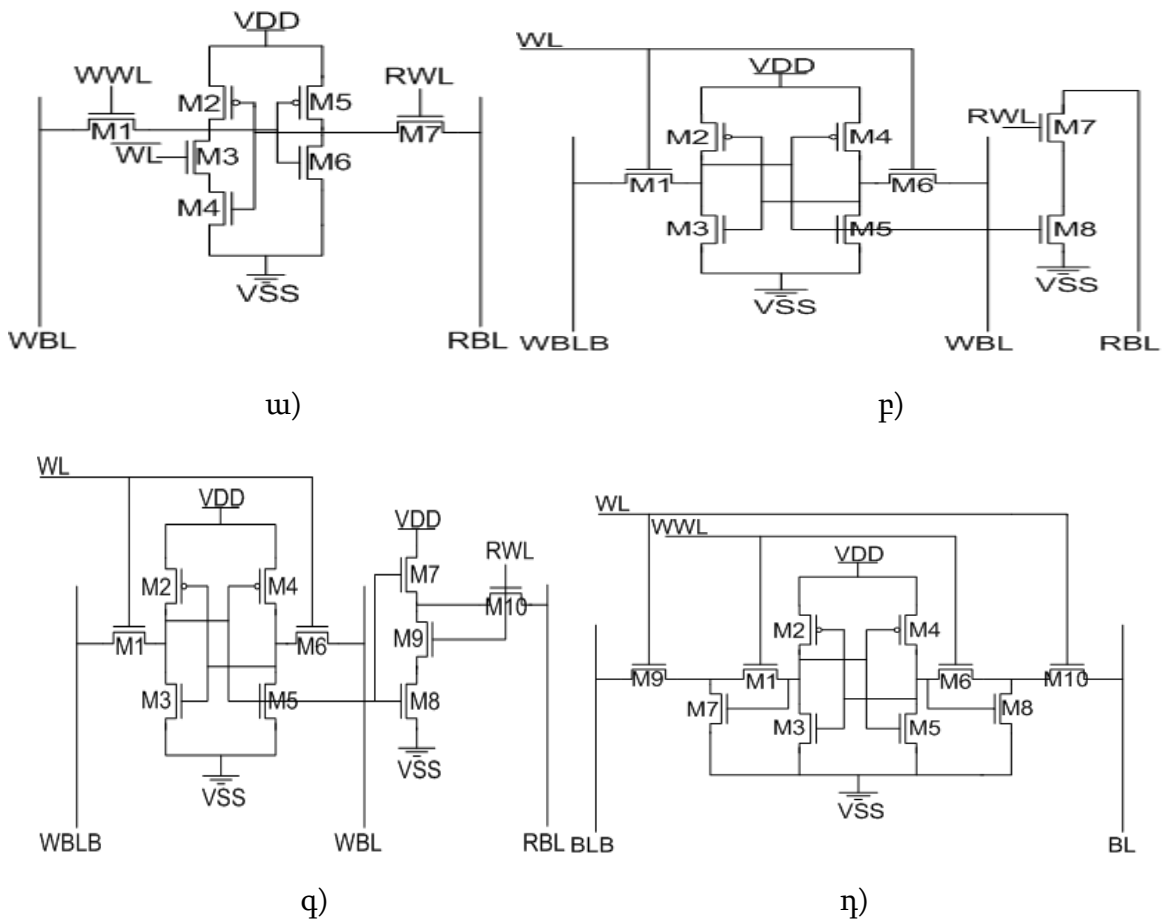


Նկ.1. 8. 4T հիշող բջջի էլեկտրական սխեման

Այս կառուցվածքով հիշող բջիջը կոչվում է 4T հիշողության բջիջ, քանի որ բջջում առկա է 4 տրանզիստոր [37, 38]: Այս կառուցվածքով հիշող բջջի դեպքում հզորությունը փոքրացնել կարելի է՝ ընտրելով մեծ արժեքներով դիմադրություններ: Հանգստի վիճակում այսպիսի հիշող բջիջներով անցնում է նանոամպերների կարգի հոսանք:

Գոյություն ունեն հիշող բջիջների շատ տարատեսակներ, որոնցից որոշները բերված են նկ.1.9-ում [22, 24, 39-44]:

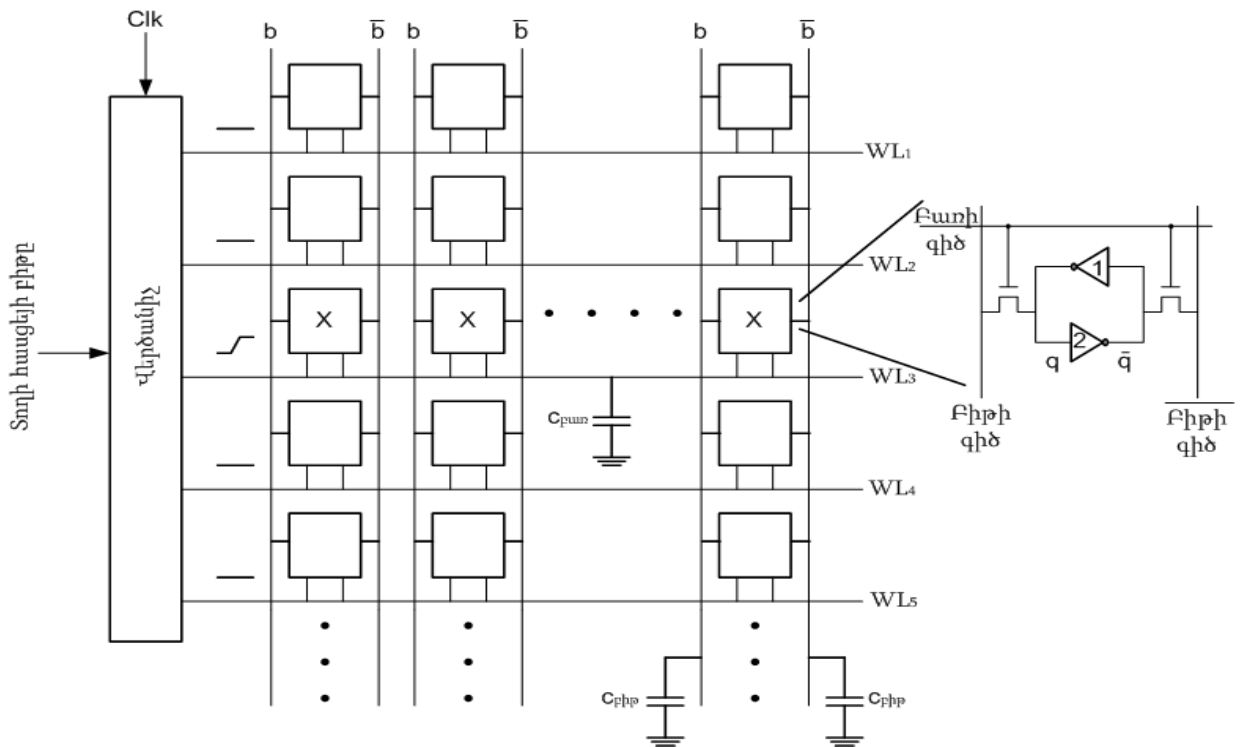
Դիտարկենք ՍՕՀՄ-ի կուտակչի աշխատանքի սկզբունքը նկ.1.10-ում բերված սխեմայի հիման վրա [10-23, 34]:



Նկ.1. 9. ՀԲ-երի՝ 7T (ա), 8T (բ), 10T (գ,դ) էլեկտրական սխեմաները

Ընտրվում է տողի կամ բառի գիծը տողի վերծանիչով: Բոլոր այն բջիջները, որոնք միացված են ընտրված տողի գծին, ստանում են թույլատվություն գրանցման կամ ընթերցման համար: Բջիջներն ուղղահայաց ուղղությամբ միացված են բիթի գծերին թույլատրող տրանզիստորներով, որոնց միջոցով է ընթերցվում կամ գրանցվում ինֆորմացիան: Երկու b և \bar{b} սյուները (բիթի գծերը) ապահովում են ինֆորմացիայի դիֆերենցիալ հաղորդումը: Մինխորն ազդանշանով աշխատող հիշողությունների դեպքում տողի ընտրման հրամանը վերծանիչի կողմից տրվում է սինխորն ազդանշանի հետ միասին:

Տողի վերծանիչի կողմից կուտակչից ընտրվում է միայն մեկ տող այնպես, ինչպես բերված նկ.1.10.-ում: Ընտրվել է $w13$ տողը, որի բոլոր տարրերը ակտիվացված են և պատրաստ են գրանցման կամ ընթերցման գործընթացին: Տողի գիծն ունի բավականին մեծ $C_{տող}$ ունակություն, որը պետք է լիցքավորի վերծանիչը:



Նկ.1. 10. Հիշողության կոուտակչի սխեման

Այն բաղկացած է երկու փականի և տողի գծերի ունակություններից, յուրաքանչյուր բջջի համար՝

$$C_{բան} = (2 * փակ. ուն. + գծի. ուն) * տողի բջիջ. քան. \quad (1.1)$$

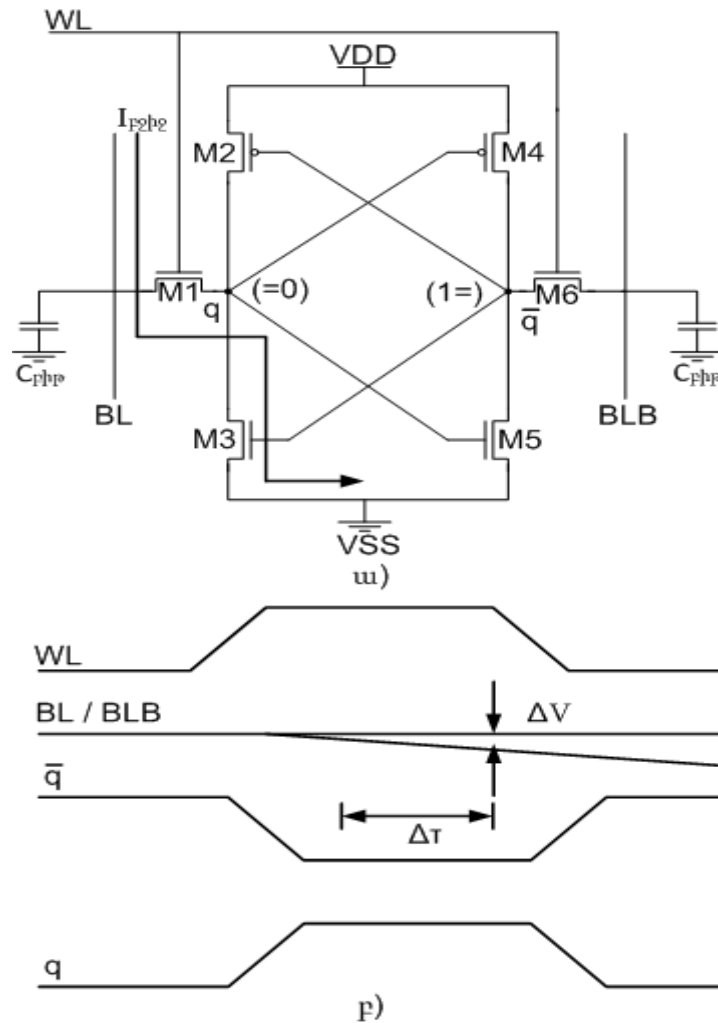
Երբ տողի գիծն ընտրված է, ՀԲ-ը պատրաստվում է ընթերցման կամ գրանցման գործընթացին: Ընթերցման գործընթացում ՀԲ-ի միայն մեկ ճյուղով է անցնում հոսանք, որի արդյունքում b և \bar{b} բիթի գծերի միջև ձևավորվում է շատ փոքր լարման տարբերություն: Սյան վերծանիչի և մուլտիպլեքսորի միջոցով ընտրվում են համապատասխան սյուները, որոնցից պետք է ընթերցվի ինֆորմացիան: Քանի որ բիթի գծերից մեկը լիցքաթափվում է, ուստի առաջանում է բիթի գծերի միջև պոտենցիալների տարբերություն, որը ուժեղացվում է և ուղարկվում էլքային բուֆեր: Պետք է նշել, որ բիթի գծերը նույնպես ունեն մեծ ունակություններ՝ պայմանավորված դրանց միացած ՀԲ-երի քանակով: Տվյալ ունակություններն արտահայտվում են հետևյալ բաղադրիչներով՝ ակունք/արտաբեր ինչպես նաև միացման գծերի և ակունք/արտաբեր կոնտակտների ունակություններով: Սովորաբար մի կոնտակտը օգտագործում են երկու ՀԲ-երը միաժամանակ: Բիթի գծի ընդհանուր ունակությունը արտահայտվում է հետևյալ կերպ՝

$$C_{FHP} = \left(\frac{\text{ակունք}}{\text{արտաքեր}} \text{ ունակ.} + \text{գծի ունակ.} + \text{կոնտ. ունակ.} \right) * \text{սյան վրա բջիջ. քան.} \quad (1.2)$$

Գրանցման ժամանակ ՀԲ-ի բիթի գծերից մեկը լիցքավորվում է՝ պահպանում է տրամաբանական 1 ինֆորմացիա, իսկ մյուսը, այդ նույն ժամանակ, լիցքաթափվում է և սկսում է պահպանել տրամաբանական 0: Երբ այս պրոցեսները հիշող բջիջներում ավարտվում են, տողի ընտրման ազդանշանը նորից ընդունում է տրամաբանական 0 մակարդակ: Հիշող բջջի նախագծումը ենթադրում է նկ.1.7-ում բերված վեց տրանզիստորների չափերի ճիշտ ընտրություն՝ գրանցման և ընթերցման պրոցեսի ճիշտ իրականացումն ապահովելու նպատակով: Քանի որ հիշող բջիջը սիմետրիկ է, պետք է ընտրվեն երեք տրանզիստորների (M_1, M_3, M_5 կամ M_2, M_4, M_6) ճիշտ չափսեր: Նախագծման ժամանակ պետք է նախագծել բջիջը հնարավորինս փոքր մակերեսում և ապահովել ընթերցման և գրանցման բարձր կայունություն:

1.4. Ընթերցման գործողությունը 6T հիշող բջիջներում

Դիտարկենք 6T ՀԲ-ի ընթերցման գործողությունը նկ.1.11-ում բերված սխեմայի հիման վրա: Դիցուք բջջի ձախ ճյուղում պահպանվում է տրամաբանական 0, իսկ աջ ճյուղում՝ տրամաբանական 1 [10-23, 36, 45]: Հետևաբար, M_1 տրանզիստորը բաց է, իսկ M_2 -ը՝ փակ: Ինիցիալացման համար b և \bar{b} բիթի գծերը լիցքավորվում են մինչև տրամաբանական 1 մակարդակ (բարձր լարում V_{DD}), որը նկարում պատկերված չէ: Տողի ընտրման գիծը ՀԲ-ի ոչ ակտիվ վիճակում գտնվում է լարման ցածր մակարդակի վրա, երբ այն ընդունում է լարման բարձր մակարդակ, ՀԲ-ի M_3, M_4 տրանզիստորները բացվում են և M_1, M_3 տրանզիստորներով դեպի հող սկսում է հոսանք անցնել: Արդյունքում C_{FHP} ունակությունը շատ դանդաղ սկսում է լիցքաթափվել: Իսկ մյուս ճյուղում լարման արժեքը մնում է բարձր մակարդակի վրա, քանի որ դեպի հող տանող ճանապարհ չկա (M_2 տրանզիստորը փակ է): Այսպիսով, b և \bar{b} բիթի գծերի վրա ստացված լարման տարբերությունը տրվում է ուժեղաբարին, որն էլ իր հերթին հաղորդվում է սվյալների բուֆերին: Ընթերցման ցիկլի ավարտից հետո տողի գիծն ընդունում է տրամաբանական 0, իսկ բիթի գծերը նորից վերալիցքավորվում են (V_{DD}):



Նկ.1. 11. 6T հիշող բջջի ընթերցման գործողությունը

Տրանզիստորների չափերն ընտրելիս պետք է դրանց(չափերը) ապահովեն ինֆորմացիայի կայունությունը ընթերցումից հետո: Խնդիրն այն է, որ երբ սկսում է M_3 , M_1 տրանզիստորներով հոսանք անցնել դեպի հող, այն կարող է բերել լարման մակարդակի բարձրացման q գծի վրա, որը կհանգեցնի M_2 տրանզիստորի բացմանը, ինչի արդյունքում \bar{q} գիծը կհայտնվի ոչ աշխատանքային ռեժիմում: Լարումը \bar{q} գծի վրա կարող է ընկնել, բայց ոչ այնքան, որ տեղի ուենա փոխանջատում: Հիշող բջջի վիճակի փոփոխությունից, խուսափելու համար ընթերցման ժամանակ անհրաժեշտ է ճիշտ կառավարել գծի լարումը, որը պետք է իրագործել M_3 , M_1 տրանզիստորների ճիշտ չափերի ընտրությամբ: Կարելի է M_1 տրանզիստորի անցունակությունը մեծացնել 3...4 անգամ M_3 -ի նկատմամբ, որպեսզի արտաբերի լարումը չգերազանցի շեմային լարումը: Ըստ տեսության, լարումը պետք է չգերազանցի փոխանջատման լարումը, բայց

գործնականում նախագծման փուլում պետք է շատ ուշադիր լինել տեխնոլոգիական վարիացիաների և աղմուկների նկատմամբ: Ընթերցման ժամանակ կայունությունը բնութագրվում է երկու պարամետրով՝ տեխնոլոգիական վարիացիաներ և աղմկակայունություն: Մյուս կարևոր առանձնահատկությունը ընթերցման ժամանակ բջջով անցնող հոսանքն է, որը բավականին փոքր է, իսկ բիթի գծի ունակությունը՝ բավականին մեծ, հետևաբար լիցքաթափման պրոցեսը շատ դանդաղ տեղի կունենա: Այդ պրոցեսը պետք է տեղի ունենա ընթերցման ցիկլի տևողության 20...30% ընթացքում (նկ1.11բ): Բիթի գծի մակարդակի փոփոխությունն արտահայտվում է հետևյալ կերպ՝

$$I_{cell} = C_{bit} \frac{dV}{dt} \quad (1.3)$$

$$\frac{dV}{dt} = \frac{I_{cell}}{C_{bit}} \quad (1.4)$$

I_{cell} – ը ղեկավարում է բիթի գծերի լիցքաթափման արագությունը: Եթե պետք է արագ լիցքաթափում, կարելի է մեծացնել I_{cell} արժեքը: Այս դեպքում M_3 , M_1 տրանզիստորները նույնպես պետք է մեծացվեն: Քանի որ այսպիսի բջիջների քանակը կուտակչում կարող է միլիոնների հասնել, հետևաբար, մակերեսը և հզորությունը ավելի մեծ կլինեն: Մեր կողմից առաջարկվում է այլ մոտեցում. ուժեղաբարը միացնել բիթի գծերին, որպեսզի հնարավոր լինի զգալ նույնիսկ փոքր ΔV փոփոխությունը b և \bar{b} բիթի գծերի միջև, և ելքում կստացվի լայն բացվածքով ազդանշան՝ 0 կամ 1: Եթե լարման ΔV փոփոխությունը և $\Delta\tau$ հապաղումը որոշված են, ապա ըստ նկ.1.11բ-ի՝

$$I_{cell} = \frac{C_{bit}\Delta V}{\Delta\tau} \quad (1.5)$$

Այսպիսով, որոշվում է հիշող բջջով անցնող հոսանքի արժեքը, հետևաբար, նաև M_3 , M_1 տրանզիստորների ճիշտ չափերը: Եթե գիտենք M_3 , M_1 տրանզիստորների ճիշտ չափերը, կարելի է հաշվել համապատասխան հապաղումը՝

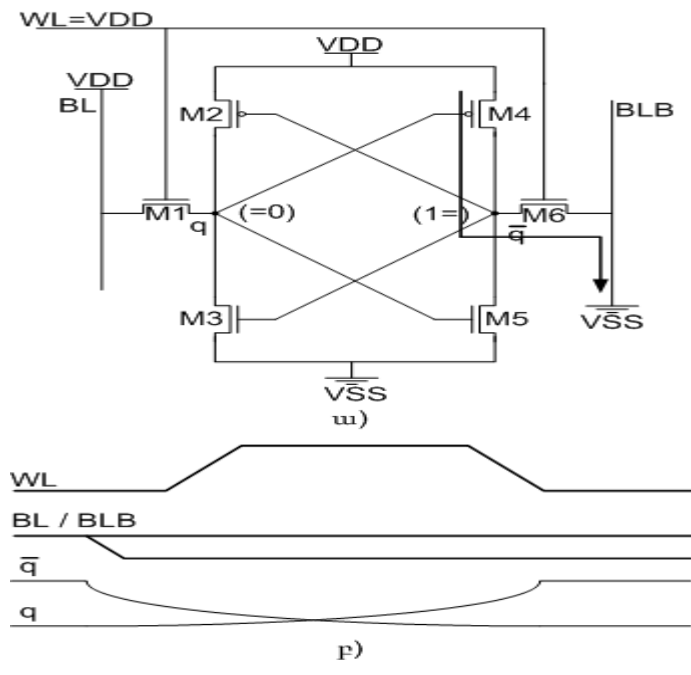
$$\Delta\tau = \frac{C_{bit}\Delta V}{I_{cell}} \quad (1.6)$$

Գործնական հաշվարկները ցույց են տվել, որ M_3 , M_1 տրանզիստորների օպտիմալ չափերի հարաբերությունը հետևյալն է՝

$$\frac{W_1}{W_2} \approx 1.5 \quad (1.7)$$

1.5. Գրանցման գործողությունը 6T հիշող բջիջներում

0 կամ 1-ի գրանցման գործողությունն իրականացնելու դեպքում օգտագործվում է միայն մեկ բիթի գիծ՝ b կամ \bar{b} , նրան տալով լարման ցածր մակարդակ, իսկ մյուս բիթի գիծը այդ նույն ժամանակ մնում է բարձր լարման մակարդակում (V_{DD}) [10-23, 45]: Ըստ նկ.1.12-ի, եթե պետք է գրանցել 1, ապա b -ին տրվում է 1, իսկ եթե պետք է գրանցել 0, b -ին տրվում է 0:



Նկ.1. 12. 6T հիշող բջիջի գրանցման գործողությունը

Այս դեպքում ՀԲ-ը պետք է նախագծված լինի այնպես, որ M_4 տրանզիստորի թողունակությունը մի քանի անգամ մեծ լինի M_6 -ից, որպեսզի M_2 տրանզիստորի արտաբերի լարումը միշտ լինի փոխանջատման լարումից ներքև: Արդյունքում M_1 տրանզիստորը փակվում է, և նրա արտաբերի վրա հայտնվում է բարձր լարում (V_{DD}), որը արդյունք է M_5 և M_3 տրանզիստորների աշխատանքի: Այդ նույն ժամանակ M_2 տրանզիստորը միանում է և օգնում է M_4 տրանզիստորին ելքում ցածր լարում ստանալուն: Երբ ՀԲ-ում ավարտվում է ինֆորմացիայի գրանցումը, տողի ընտրման գիծը վերադարձվում է լարման ցածր մակարդակին: Հիշող բջիջի նախագծման համար պետք է հավասարակշռված չափերն ընտրել այնպես, որ բջիջն փոխանջատվելու

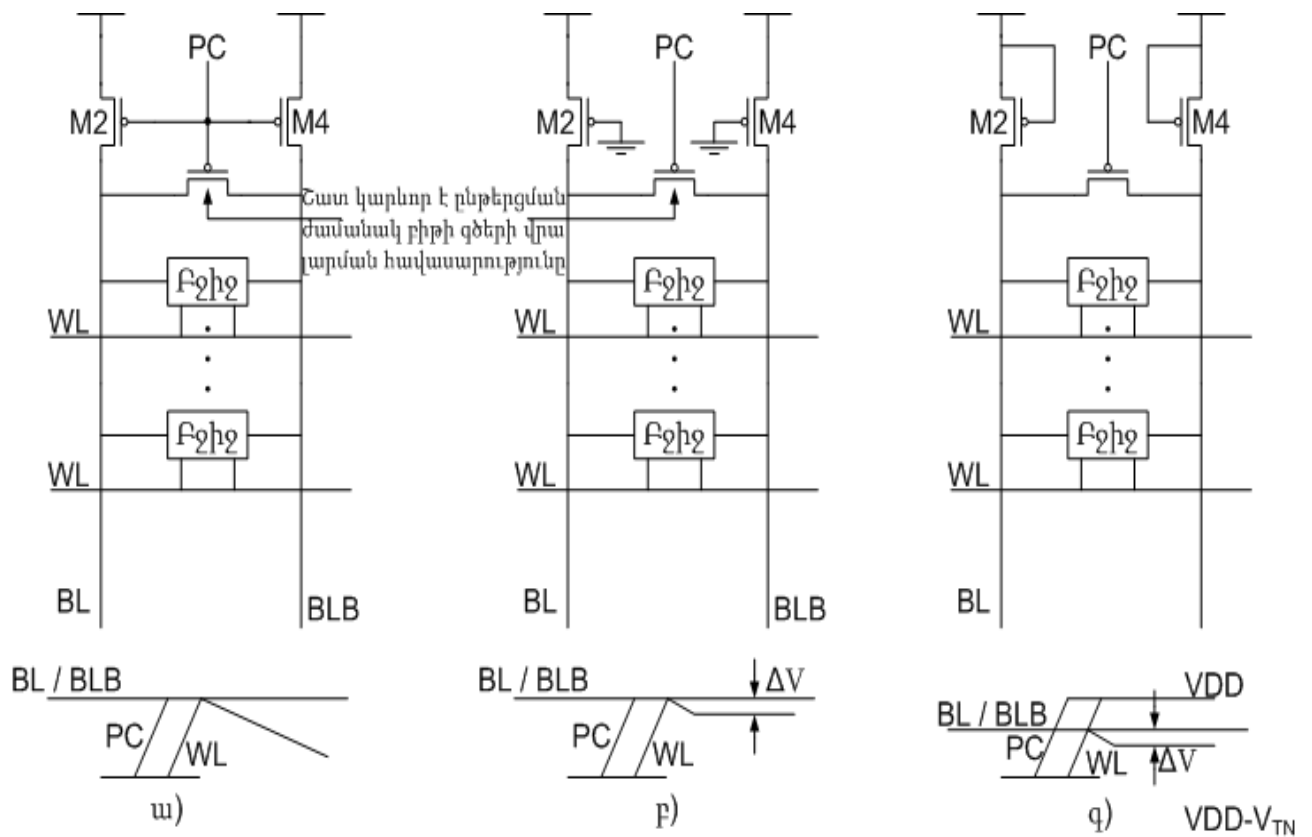
հնարավորություն տրվի ինչպես բերված է նկ.1.12բ-ում: Լավագույն փոխհարաբերությունը M_4 , M_6 տրանզիստորների աղակակայունության առումով ստացվում է՝

$$\frac{W_4}{W_6} \approx 1.5 \quad (1.8)$$

Այսպիսով, ՀԲ-ի նախագծման համար կիրառելով (1.7), (1.8) բանաձևերը՝ կարելի է վստահ լինել, որ կապահովվի հիշող բջջի ճիշտ նախագծումը:

1.6. ՍՕՀՄ-ի սյան մուտք/ելք սխեմայի հետազոտումը

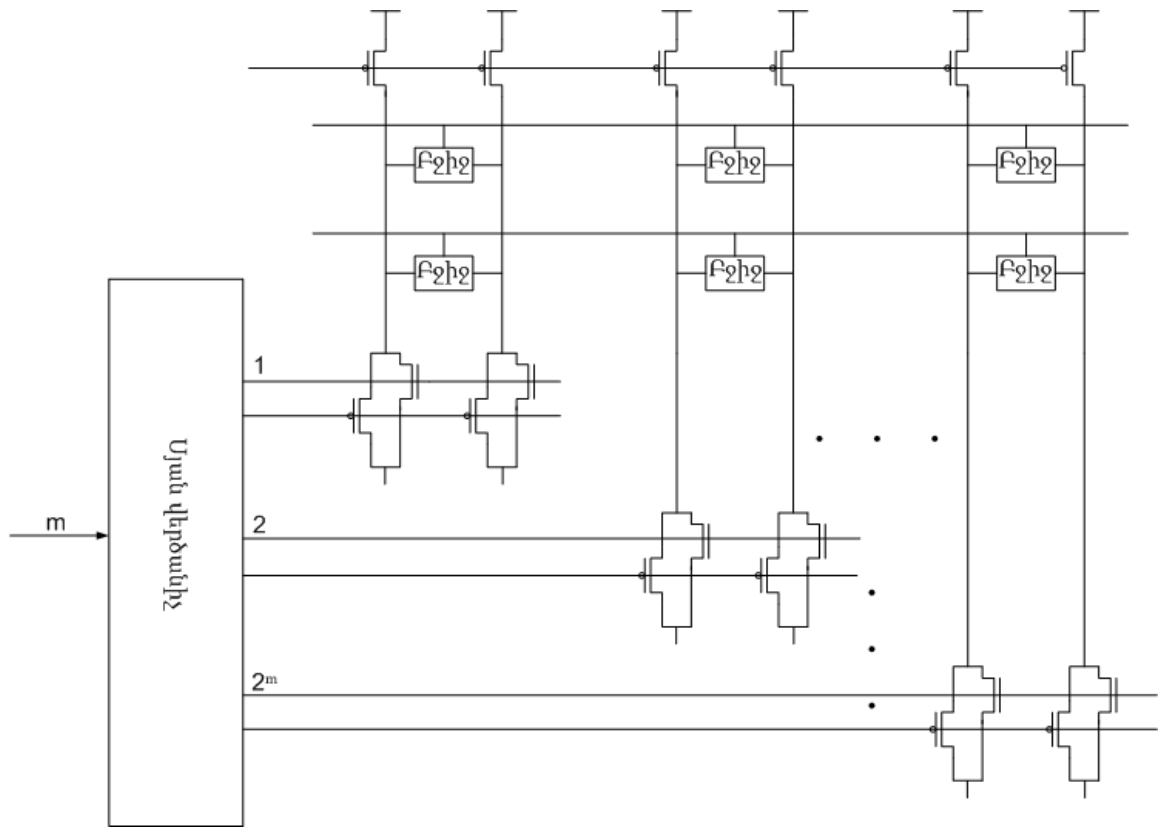
ՍՕՀՄ-ի սյան մուտք/ելք սխեման իր կազմում ներառում է բիթի գծերը վերալիցքավորող սխեման, սյան մուլտիպլեքսորը և գրանցման ու ընթերցման սխեմաները: ՍՕՀՄ-ի սյան մուտք/ելք սխեման պետք է նախագծել հիշող բջջին համապատասխան՝ հաշվի առնելով սինխրոազդանշանը [10-23, 46, 47, 50]: Սովորաբար ընթերցումից և գրանցումից առաջ բիթի գծերը լիցքավորվում են մինչև լարման բարձր մակարդակ (V_{DD}): Բիթի գծերը լիցքավորող սխեմայի տեսքը կախված է օգտագործվող ուժեղարարի սխեմայից: Նկ.1.13-ում բերված են երեք հնարավոր լիցքավորող սխեմաների տեսքը: Նկ.1.13ա-ում բերված է դինամիկ տրամաբանությամբ լիցքավորող սխեման, որի PC ազդանշանը միացված է երեք տրանզիստորների փականներին, որոնցից երկուսի ակունքները միացված են բարձր սնման լարմանը, իսկ դրանց արտաբերները երրորդ տրանզիստորի ակունքի և արտաբերի միջոցով միացված են իրար՝ այդ երկու ճյուղերի լարումների տարբերությունը կոմպենսացնելու նպատակով: Երբ տողի գիծն ընդունում է լարման բարձր մակարդակ, բիթի գծերից մեկը մնում է լարման բարձր մակարդակի վրա, իսկ մյուսի լարումը գծայինորեն ընկնում է, մինչև որ տողի գիծն ընդունի լարման ցածր մակարդակ: Նկ.1.13բ-ում բերված լիցքավորող սխեման կեղծ N-ՍՕԿ-ի սխեմա է: Այն բաղկացած է երկու ստատիկ բեռից և մեկ տրանզիստորից, որը կոմպենսացնում է այդ երկու ճյուղի լարումների տարբերությունը (հավասարեցնում է 0-ի): PC ազդանշանը կիրառելիս կոմպենսացնող տրանզիստորն ուղղակի հավասարակշռում է այդ երկու ճյուղերի լարումները:



Սկ.1. 13. Լիցքավորող սխեմաների տարատեսակները

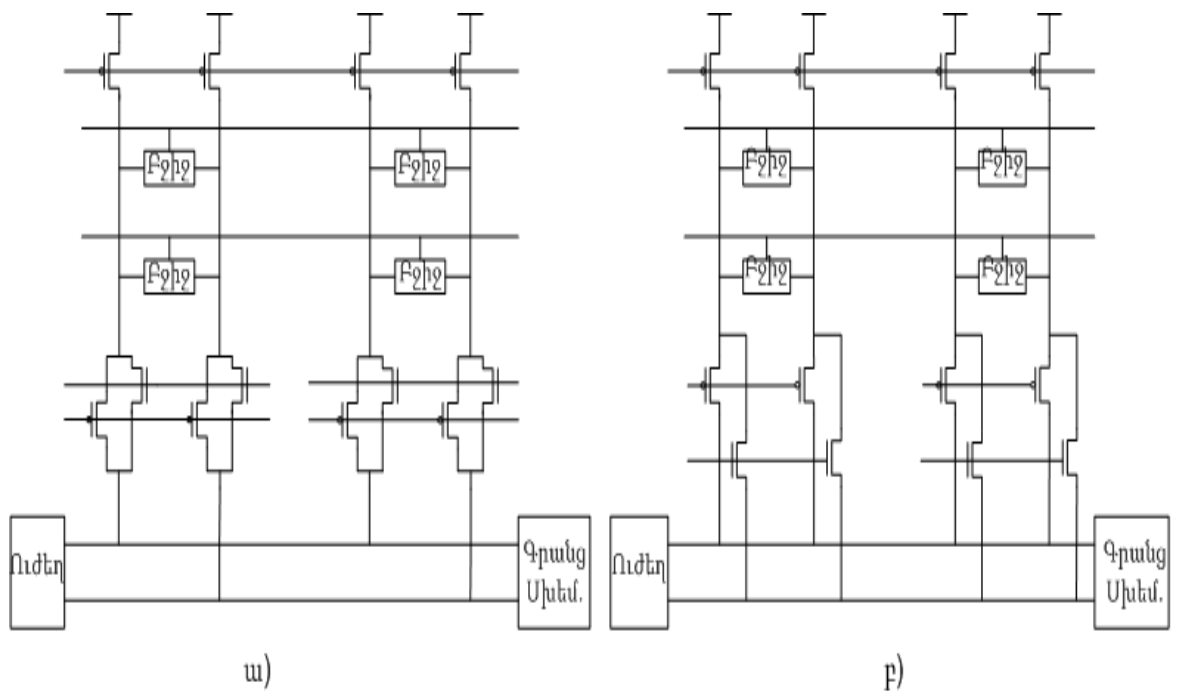
Սկ.1.13գ-ում բերված է N-ՄՕԿ տրանզիստորի հագեցման տիրույթում գտնվելու տարբերակով լիցքավորման սխեման: Այս տարբերակի կիրառման դեպքում առավելագույն լարումը բիթի գծերի վրա կլինի բարձր սնման լարման և շեմային լարման տարբերությունը ($V_{DD}-V_{th}$): Այստեղ նույնպես PC ազդանշանի կիրառման դեպքում ճյուղերը հավասարակշռվում (բալանսավորվում) են:

Այսպիսով, երբ բոլոր սյունները լիցքավորված են մինչև բարձր սնման լարում, պետք է կատարվի սյան (սյունների) ընտրություն, որում պետք է ինֆորմացիան գրանցվի կամ ընթերցվի: Այդ սյան ընտրությունն իրականացվում է սյան վերձանիչի և մուլտիպլեքսորի միջոցով: m-բիթանի սյան վերձանիչն օգտագործվում է, 2^m սյուններից մեկը կամ մի քանիսը ընտրելու նպատակով, ինչպես ցույց է տրված նկ.1.14-ում [10-23, 48-50]: Սյունը կամ սյունները ընտրելու համար օգտագործվում են նաև բանալիային տրանզիստորներ: Բանալիային տրանզիստորները պահանջում են լրացուցիչ կառավարող ազդանշաններ: Ակնհայտ է, եթե պահանջվեր ընդամենը ութ բիթ ինֆորմացիայի ընթերցում, բանալիային տրանզիստորների հետ խնդիր չէր առաջանա:



Նկ.1. 14. Մյան վերձանիչի և մուլտիպլեքսորի սխեման

Այս կառուցվածքի լավարկման համար առաջարկվում է բանալի տրանզիստորները միացնել ուժեղարարի և միևնույն ժամանակ՝ գրանցման բլոկի հետ, որպեսզի, թե գրանցման, թե՛ ընթերցման ժամանակ խնդիր չառաջանա (նկ.1.15ա): Բայց այս տարբերակը նույնպես ունի ծրագծման հետ կապված խնդիր, քանի որ նույն ազդանշանը պետք է հաղորդվի ինչպես P-ՄՕԿ տրանզիստորին, այնպես էլ նրա համապատասխան N-ՄՕԿ տրանզիստորին: Կատարվել է մի կարևոր դիտարկում. ԿՄՕԿ տեխնոլոգիայում P-ՄՕԿ տրանզիստորները ավելի լավ հաղորդում են լարման բարձր մակարդակը, իսկ N-ՄՕԿ տրանզիստորները՝ լարման ցածր մակարդակը: Վերևը գրանցման և ընթերցման մասին խոսելիս նշվել է, որ եթե ընթերցման ժամանակ բիթի գծերը լիցքավորվում են մինչև լարման բարձր մակարդակ, այդ դպքում կարելի է կիրառել P-ՄՕԿ տրանզիստորները ընթերցման ժամանակ, իսկ գրանցման ժամանակ օգտագործվում է լարման ցածր մակարդակը. այստեղ էլ կարելի է օգտագործել N-ՄՕԿ տրանզիստորները: Այս մոտեցմամբ է կառուցված նկ.1.15բ-ի սյան ընտրման սխեման:



Նկ.1. 15. Մյան ընտրման սխեմաներ. ա – տրանզիստորի միացումը ուժեղարարի և գրանցման բլոկի հետ՝ բ - P-ՄՕԿ և N-ՄՕԿ տրանզիստորների կիրառմամբ

1.7. Գրացման, ընթերցման և ուժեղարարների սխեմաների հետազոտումը

ՄՕՀՄ-ի գրանցման սխեման բերված է նկ.1.16.-ում [10-23, 51]: Աշխատանքի սկզբունքը՝

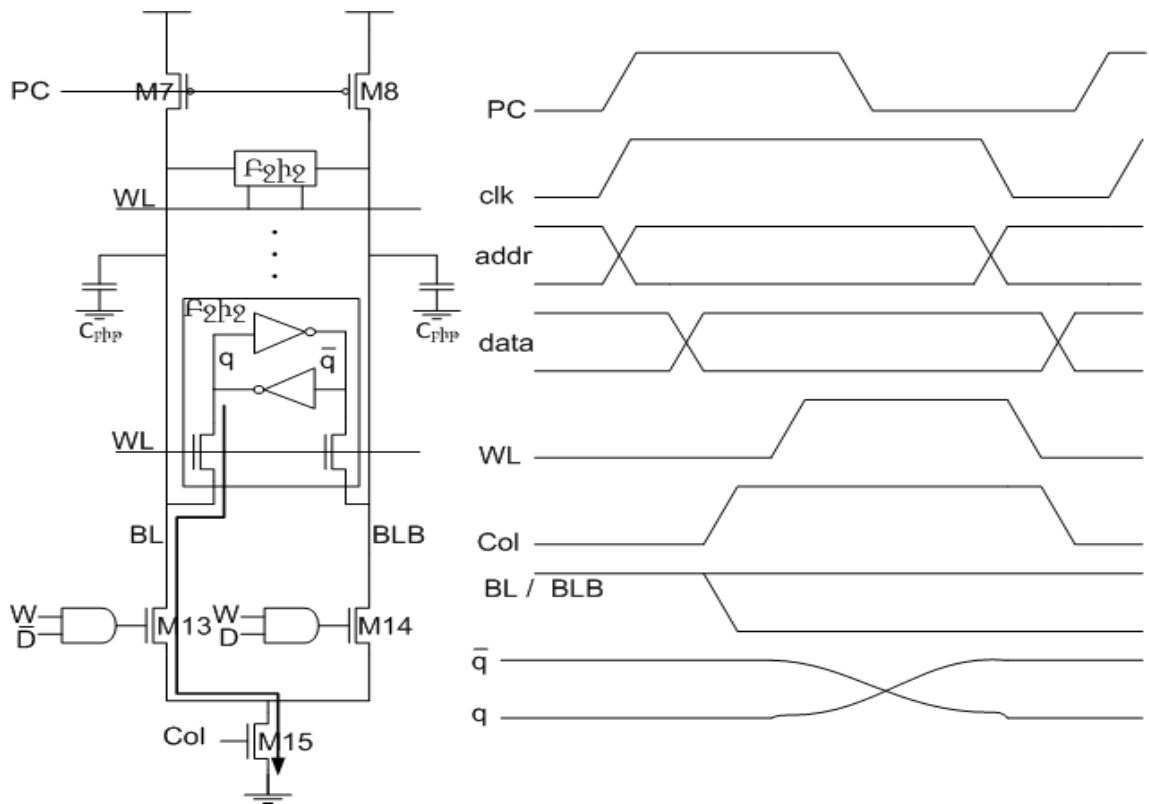
- սյուները լիցքավորվում են մինչև լարման բարձր մակարդակ V_{DD} M_7 և M_8 տրանզիստորների միջոցով:

- հասցեն և տվյալը հաստատված են կայուն վիճակում և սպասում են սինխրոն ազդանշանին:

- հասցեի ազդանշանը ձևափոխված է և ընտրված են սյուները և տողի գծերը, մինչև տողի գծի ակտիվանալը. տվյալը և գրանցման հրամանը ակտիվացվում են:

Տվյալը և գրանցման հրամանը տրվում են “ԵՎ” տրամաբանական տարրի միջոցով: M_{13} , M_{14} և M_{15} տրանզիստորների չափերն ընտրված են այնպես, որ բիթի գծերը հասցեն համապատասխան ժամանակում լիցքաթափել: Երբ տողի գիծը գնում է լարման բարձր մակարդակ, հիշող բջջից հոսանք է անցնում, որի արդյունքում բջջում պարունակվող ինֆորմացիան շրջվում է (փոխվում է նաև գրանցման գործողությունը): Քանի որ, ինչպես գիտենք, հիշող բջջի ներքին լարումը պետք է իջեցվի փոխանջատման կետից

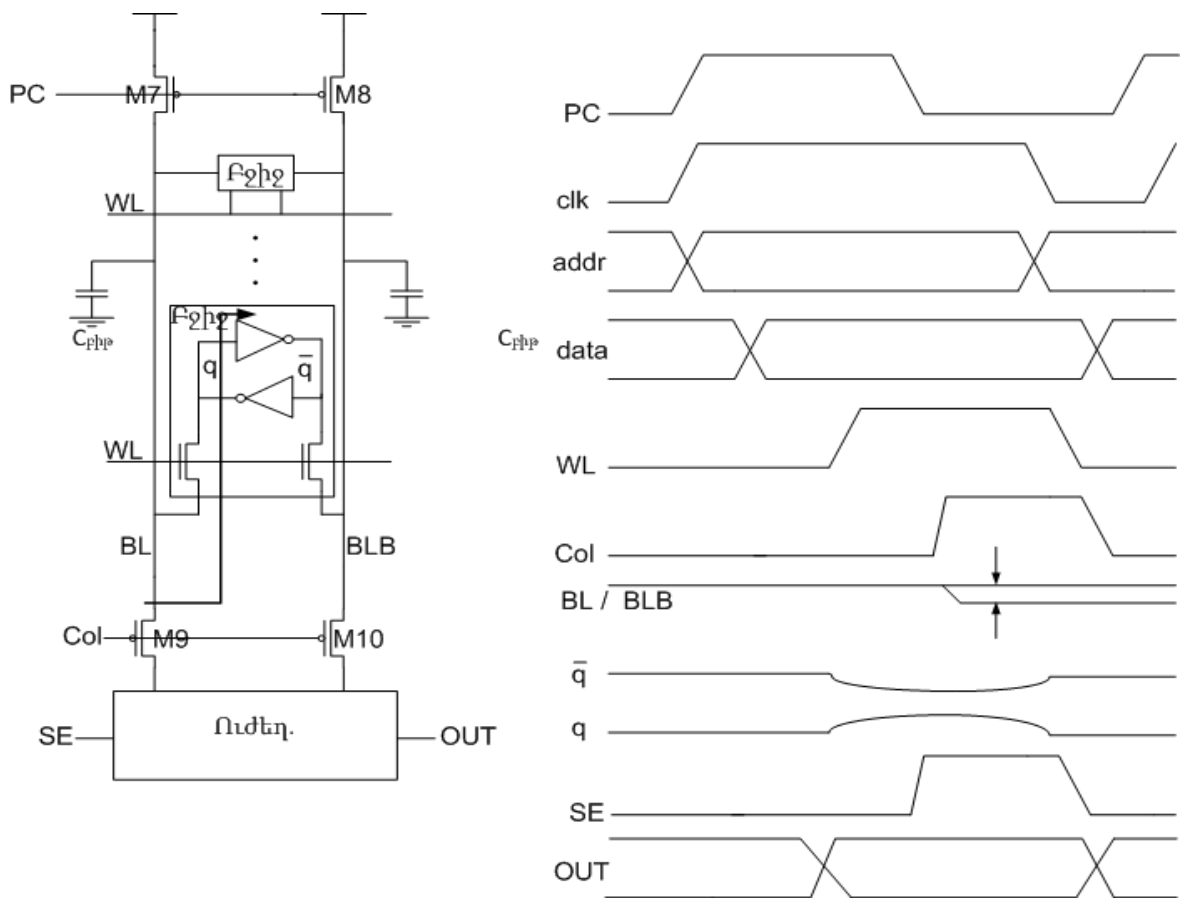
ներքև, որպեսզի հիշող բջջում տեղի ունենա ինֆորմացիայի շրջում, ուստի գրանցման պրոցեսի ավարտից հետո տողի գիծը և սյան ընտրման գիծը պետք է վերադարձվեն լարման ցածր մակարդակ:



Նկ.1. 16. Գրանցման սխեման և ժամանակային դիագրամները

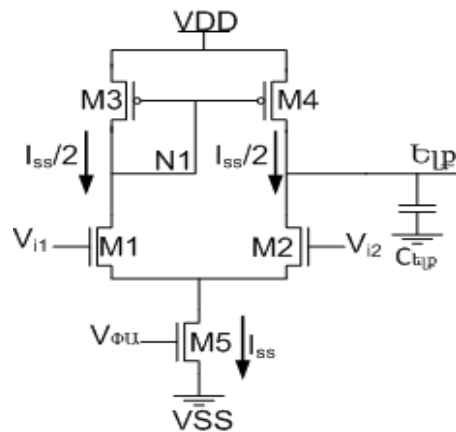
Ընթերցման սխեման ակտիվանում է, երբ տողի ընտրման գիծը գնում է լարման բարձր մակարդակ: Ընթերցման ժամանակ հիշող բջիջը հոսանք է քաշում մեծ ունակությամբ բիթի գծերից: Հետևաբար, բիթի գծերի լիցքաթափումը շատ դանդաղ տեղի կունենա, ուստի ինֆորմացիայի ընթերցումը արագացնելու համար, օգտագործվում է շատ զգայուն ուժեղարար, որը նույնիսկ չնչին տարբերությունները զգում է: Այսպիսով, ինֆորմացիան հիշող բջից ընթերցելու համար օգտագործվում է երկու և ավելի կասկադներ ունեցող ուժեղարար, որպեսզի հնարավոր լինի զգալ 150...200 մՎ լարման տարբերությունը b և \bar{b} բիթի գծերի վրա: Այսպիսով, սյան (բիթի գծերի) հապաղումը պայմանավորված է լինում այն ժամանակով, որն անհրաժեշտ է, որ բիթի գծերի միջև լարման տարբերությունը հասնի 150...200 մՎ:

Նկ.1.17-ում բերված է UOՀՄ-ի պարզեցված ընթերցման սխեման [10-23, 51]:



Նկ.1. 17. Ընթերցման սխեման և ժամանակային դիագրամները

Ընթերցման սխեմայի աշխատանքի սկիզբը նույնպես տրվում է պան և տողի գծի ընտրությամբ: Սովորաբար սյունը և ուժեղարար թույլատրող ազդանշանը ընտրվում են միաժամանակ: Նկ.1.18-ում բերված ուժեղարարն [52-73] օգտագործվում է, որ կարողանա զգալ b և \bar{b} բիթի գծերի վրա շատ փոքր տարբերությունները և արդյունքում ելքում գեներացնի համապատասխան լայն բացվածքով ազդանշան:

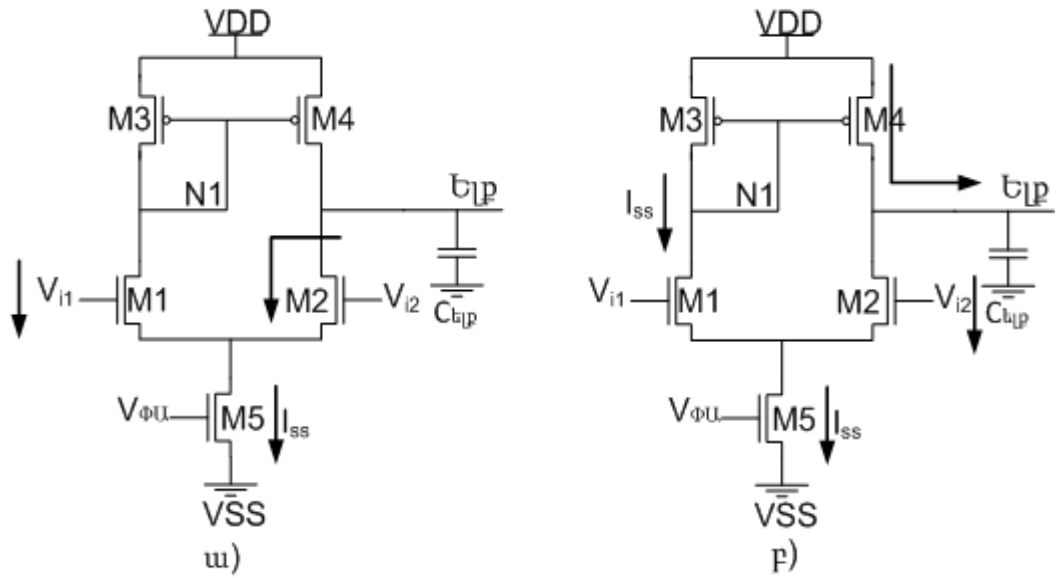


Նկ.1. 18. Դիֆերենցիալ ուժեղարարի սխեման

Ուժեղարարը և լիցքավորող սխեման չպետք է միաժամանակ աշխատեն, քանի որ այդ դեպքում ուժեղարարը ճիշտ չի աշխատի: Այսպիսի ԿՄՕԿ տեխնոլոգիայի կառուցվածքով ուժեղարարի համար անհրաժեշտ է, որ M_4 , M_5 տրանզիստորները գտնվեն հազեցման ռեժիմում, որպեսզի out ելքում գեներացվի ցածրից բարձր լարման մակարդակի ազդանշան ($0-V_{DD}$): Նշված տիպի ուժեղարարի առավելություններն են՝ աղմկակայունությունը և արագագործությունը: Աղմկակայունությունը շատ կարևոր դեր է խաղում, քանի որ բիթի գծերի վրա աղմուկների ազդեցությունը սահմանափակված է բիթի գծերի մեծ ունակությամբ, իսկ ուժեղարարում այն կարող է հանգեցնել սխալի: Կիրառվում է դիֆերենցիալ ուժեղարար, քանի որ կարևոր է b և \bar{b} բիթի գծերի վրայի լարման տարբերությունը: Նկ.1.18-ի սխեման կարելի է բաժանել երեք մասի՝ հոսանքի հայելի, ընդհանուր ակունքով ուժեղարար և հենակային լարումով հոսանքի աղբյուր: Բոլոր տրանզիստորները սկզբում գտնվում են հազեցման ռեժիմում՝ ապահովելով մեծ ուժեղացում, իսկ հոսքուղու L երկարությունն ընտրվում է մեծ, որպեսզի մեծացվի գծայնությունը: M_3 , M_4 տրանզիստորներն ճյուղերում ապահովում են հավասար հոսանքներ:

$$I_3 \approx I_4 \quad (1.9)$$

Այս երկու տրանզիստորից յուրաքանչյուրով անցնող հոսանքի փոփոխությունը պայմանավորված է տվյալ տրանզիստորի V_{DS} ակունք-արտաբեր լարումով: M_5 տրանզիստորը հանդես է գալիս որպես հենակային լարումով հոսանքի I_{ss} արժեքով աղբյուր, որը կախված է $V_{\Phi U}$ լարման արժեքից: Երբ մուտքային լարումները $V_{i1}=V_{i2}$, ապա ուժեղարարի երկու ճյուղով կհոսի հավասար հոսանք, որը հավասար կլինի $I_{ss}/2$: V_{i1} , V_{i2} միանում են համաատասխան b և \bar{b} բիթի գծերին: Հենակային լարումով հոսանքի աղբյուրը պետք է այնպես նախագծված լինի, որպեսզի կարողանա ապահովել ելքային ազդանշանի լայն բացվածք, այսինքն՝ մեծ ուժեղացում ապահովելու համար M_5 տրանզիստորը պետք է գտնվի հազեցման ռեժիմում: Դիտարկենք ուժեղարարի աշխատանքը լիցքաթափման (նկ.1.19ա) և լիցքավորման (նկ.1.19բ) դեպքում: Լիցքաթափումը տեղի է ունենում M_2 տրանզիստորի միջոցով և M_5 տրանզիստորի I_{ss} հոսանքով, իսկ լիցքավորումը՝ M_4 տրանզիստորով (նկ.1.19բ):



Նկ.1. 19. Դիֆերենցիալ ուժեղարարի ա- լիցքաթափումը, բ - լիցքավորումը

Այսպիսի դիֆերենցիալ ուժեղարարները օգտագործվում են արագագործ համակարգերում, որտեղ դիֆերենցիալ ազդանշանի բացվածքը 100...200 մկՎ է: Այս ուժեղարարի արագագործությունը կարելի է ղեկավարել ըստ թույլատրելի ցրման հզորության: Դիտարկված դիֆերենցիալ ուժեղարարի համար ելքային ազդանշանի փոփոխությունը ցածրից բարձր և հակառակը ունի հետևյալ տեսքը՝

$$\frac{dV}{dt} = \frac{I_{SS}}{C_{out}} \quad (1.10)$$

dV/dt -ն կոչվում է ազդանշանի աճի արագություն: Ուժեղարարի հապաղումը կարելի է հաշվել հետևյալ բանաձևով՝

$$\Delta\tau = \frac{C_{out}\Delta V_{out}}{I_{SS}} \quad (1.11)$$

(1.11) արտահայտությունից երևում է, որ ուժեղարարի հապաղումը կարելի է փոքրացնել՝ I_{SS} հոսանքի արժեքը մեծացնելով: Բայց պետք է հաշվի առնել, որ ցրման հզորությունը ուժեղարարում արտահայտվում է հետևյալ բանաձևով՝

$$P = I_{SS} V_{dd} \quad (1.12):$$

Այսպիսով, գոյություն ունի փոխհամաձայնություն արագագործության և հզորության միջև, քանի որ երկուսն էլ կախված են I_{SS} հոսանքի արժեքից:

1.8. ՍՕՀՄ-ի էներգասպառման նվազեցման միջոցների հետազոտումը

Ժամանակակից տեխնոլոգիական սերնդափոխության արդյունքում շարունակում է աճել ՍՕՀՄ-երի էներգիայի ծախսը: ՍՕՀՄ-ն՝ տարիների ընթացքում էներգասպառման փոփոխության հետազոտությունը, ցույց է տալիս, որ էներգիայի ծախսը ժամանակին զուգընթաց աճել է և ներկայումս կազմում է 2000 մՎտ և ավելի [24, 74-89]: Դինամիկ էներգասպառման (այսինքն՝ միավոր ժամանակում ծախսվող էներգիայի) նվազեցման ամենաարդյունավետ եղանակը սնման լարումը փոքրացնելն է՝

$$P_{\text{դին}} = C_t N_{\text{փհ}} V_{\text{DD}}^2 f_u + t_{\text{փժ}} V_{\text{DD}} I_{\text{փ}} f_u, \quad (1.13)$$

որտեղ $N_{\text{փհ}}$ -ը էլքի փոխանջատման հավանականությունն է, f_u -ը՝ աշխատանքային հաճախությունը, $I_{\text{փ}}$ -ը՝ փոխանջատման հոսանքը, C_t -ը՝ էլքային ունակությունը, իսկ $t_{\text{փժ}}$ -ն՝ փոխանջատման ժամանակը:

Վերջին 10 տարում, ԻՄ-երի մասշտաբավորմանը զուգընթաց, V_{DD} - ի սնման լարումը փոքրացվել է 5Վ-ից միջև 0.6Վ: V_{DD} -ի փոքրացումը հանգեցնում է տրանզիստորի ակունքից հոսարան անցնող $I_{\text{սհ}}$ հոսանքի փոքրացման՝

$$I_{\text{սհ}} = \mu C_{\text{փ}} \frac{W}{L} \frac{(V_{\text{փս}} - V_2)^2}{2}, \quad (1.14)$$

որտեղ μ -ն էլեկտրոնների շարժունակությունն է, $C_{\text{փ}}$ -ը՝ փականի ունակությունը, W -ն՝ փականի լայնությունը, L -ը՝ փականի երկարությունը, $V_{\text{փս}}$ -ը՝ փականի և հոսարանի միջև լարումը, որի առավելագույն արժեքը հավասար է V_{DD} -ին, V_2 -ն՝ տրանզիստորի շեմային լարումը:

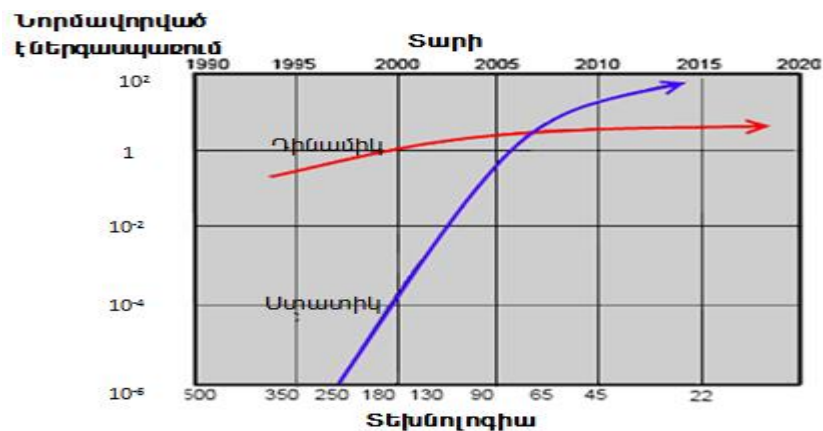
Տրանզիստորի հոսանքի փոքրացումը կհանգեցնի ՍՕՀՄ-ի հաճախության փոքրացման: Որպեսզի V_{DD} -ի փոքրացմանը զուգընթաց պահպանվի տրանզիստորի հոսանքի միևնույն արժեքը, անհրաժեշտ է նվազեցնել տրանզիստորի V_2 շեմային լարումը, որը հանգեցնում է կորստային հոսանքի էքսպոնենցիալ աճի՝

$$I_{\text{փհ}} = \mu C_{\text{փ}} V_2^2 \frac{W}{L} e^{\frac{V_{\text{փս}} - V_2}{nV_2}}, \quad (1.15)$$

որտեղ $V_2 = kT/q$, n -ը տեխնոլոգիայից կախված պարամետր է և կարող է փոխվել (1-2.5) միջակայքում:

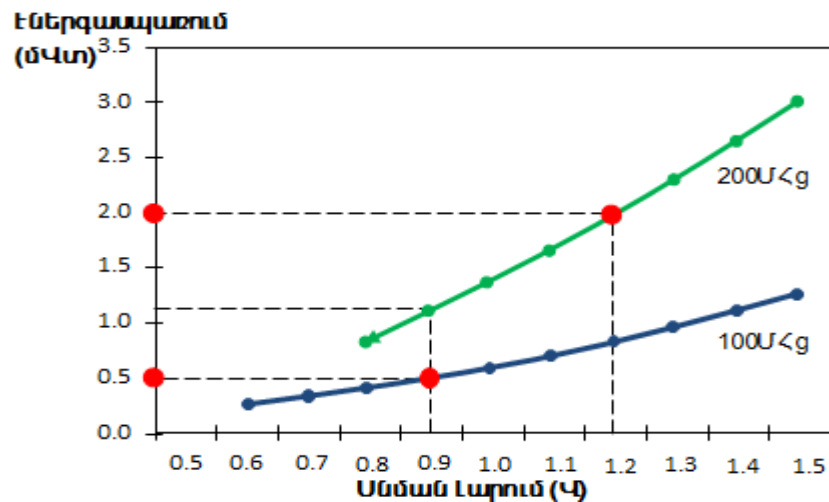
Այսպիսով, ստացվեցին իրար հակասող դրույթներ՝ դինամիկ էներգասպառման նվազեցման համար անհրաժեշտ է փոքրացնել սնման լարումը: Տրանզիստորի աշխատանքի արդյունավետությունը պահպանելու համար պետք է փոքրացնել շեմային լարումը, ինչի արդյունքում էքսպոնենցիալ օրենքով մեծանում է տրանզիստորի կորստային հոսանքը՝ հանգեցնելով ստատիկ էներգասպառման (այսինքն՝ միավոր ժամանակում ծախսվող էներգիայի, երբ տարրը չի փոխանջատվում) մեծացման:

Մինչև 2005-2007 թվականները կորստային էներգայի ծախսի մեծացման հաշվին դինամիկ էներգասպառման նվազեցումը ընդունելի էր, քանի որ ստատիկ էներգասպառումը մի քանի կարգ ավելի փոքր էր, քան դինամիկը: Սակայն նշված եղանակը դառնում է ոչ շահավետ ժամանակակից տեխնոլոգիաների համար, քանի որ 90 նմ-ից ավելի փոքր տեխնոլոգիաների դեպքում ՍՕՀՄ-ի ստատիկ էներգիայի ծախսը դարձել է նույն կարգի, ինչ դինամիկ էներգիայինը (նկ.1.20): 65 նմ տեխնոլոգիայով պատրաստված ՍՕՀՄ-ում կորստային հոսանքներով պայմանավորված էներգասպառումը կազմում է ամբողջ ՍՕՀՄ-ի ծախսած էներգիայի 40%-ից ավելին: Տեխնոլոգիայի մասշտաբավորման պատճառով դժվարանում է ՍՕՀՄ-ի պարամետրերի ճշտության կառավարումը արտադրության ընթացքում: Օրինակ, արտադրության գործընթացում տրանզիստորների պարամետրերի 30%-ով տարբերությունը կարող է հանգեցնել կորստային հոսանքների մինչև 20 անգամ փոփոխության: Այսպիսով, ժամանակակից տեխնոլոգիաներով պատրաստված ՍՕՀՄ-ի համար չափազանց կարևոր խնդիր է դառնում դրանց էներգասպառման նվազեցումը:



Նկ.1. 20. ՍՕՀՄ-ի դինամիկ և ստատիկ էներգասպառումների կախվածությունը տեխնոլոգիայի մասշտաբավորումից

ՍՕՀՄ-ի աշխատանքի ընթացքում ոչ բոլոր բաղադրիչ մասերն են աշխատում միննույն ծանրաբեռնվածությամբ, նույնիսկ ավելին, կան այնպիսի հանգույցներ, որոնք պարապ վիճակում են ՍՕՀՄ-ի տվյալ օպերացիայի ընթացքում: Դա հնարավորություն է տալիս էներգիայի ծախսի նվազեցման նպատակով ՍՕՀՄ-ի աշխատանքի ընթացքում առանձին ենթահամակարգերի սնման լարումները և աշխատանքային հաճախությունները փոքրացնել՝ չազդելով ՍՕՀՄ-ի աշխատանքի արդյունավետության վրա (նկ.1.21): Հաճախության և սնման լարման միաժամանակյա փոքրացման դեպքում հնարավոր է ավելի քան չորս անգամ փոքրացնել ենթահանգույցի էներգասպառումը: Ելնելով տոպոլոգիական նախագծման սահմանափակումներից՝ նպատակահարմար չէ ՍՕՀՄ-ի յուրաքանչյուր ենթահանգույցը առանձին սնման լարման դողին միացնելը, ուստի ՍՕՀՄ-ում մի քանի ենթահանգույցներ միավորում են՝ ձևավորելով այսպես կոչված լարման կղզյակ (ԼԿ):

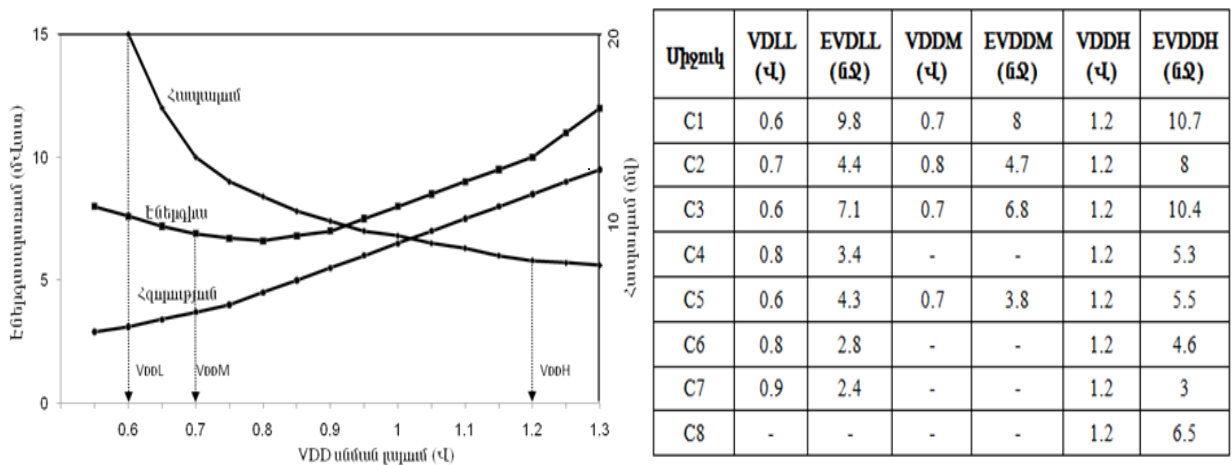


Նկ.1. 21. ՍՕՀՄ-ում էներգասպառման կախվածությունը սնման լարումից տարբեր հաճախությունների դեպքում

ՍՕՀՄ-ն ԼԿ-ների բաժանելիս պետք է հաշվի առնել ոչ միայն ենթահանգույցների սնման լարումների արժեքները, այլև ՍՕՀՄ-ի տոպոլոգիան, ենթահանգույցների ֆունկցիոնալության տեսակը, սխալների առաջացման հավանականությունը, ենթահանգույցների միջև կապը և այլն: ՍՕՀՄ-ում յուրաքանչյուր ենթահանգույցի համար գոյություն ունի սնման լարման միջակայք (նկ.1.22ա, որտեղ V_{DDL} -ով նշանակված է այդ միջակայքի նվազագույն արժեքը, V_{DDH} -ով՝ առավելագույն արժեքը):

Կատարվում է սնման լարման բաժանում վերջավոր թվով լարման արժեքների, և որոշվում է տվյալ ենթահանգույցի սնման լարման V_{DDM} արժեքը, երբ էներգասպառման և հապաղման արտադրյալը նվազագույնն է: Այնուհետև կառուցվում է լարման արժեքների աղյուսակը, որտեղ ամեն ենթահանգույցի համար գրված են V_{DDL} , V_{DDM} և V_{DDH} -ի արժեքները և համապատասխանաբար՝ դրանցից յուրաքանչյուրի էներգիայի ծախսը: ՍՕՀՄ-ն ԼԿ-ների բաժանելուց հետո կատարվում է յուրաքանչյուր ԼԿ-ի էներգասպառման փոքրացում: Ներկայումս ԼԿ-ի էներգիայի ծախսի նվազեցման համար կիրառվում են հետևյալ մեթոդները.

1) սխեմայի սինթրոագղանշանի շրջափակում,



Նկ.1. 22. ա- էներգասպառման և հապաղման կախումը V_{DD} -ից
բ- լարման արժեքների աղյուսակ

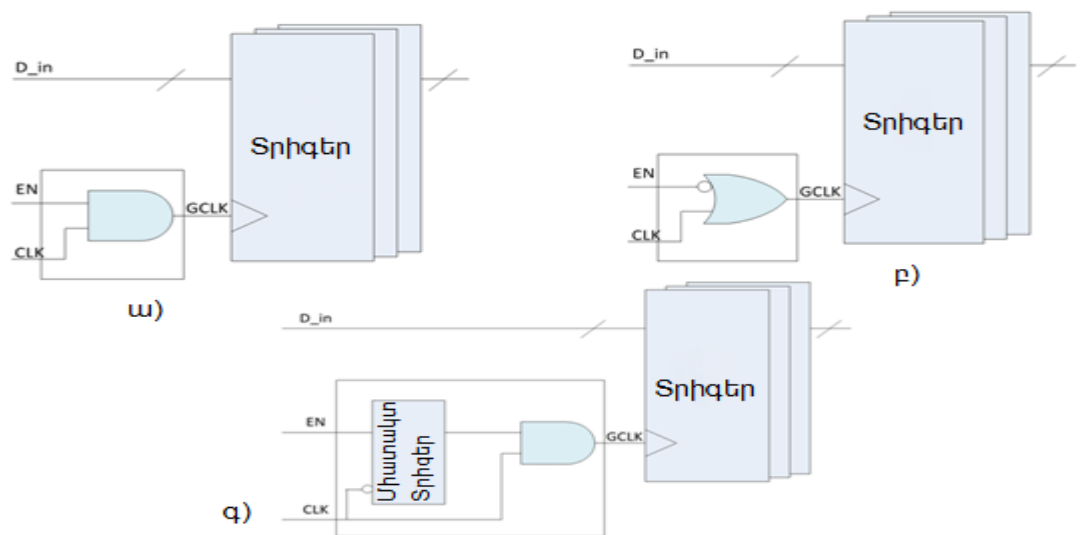
- 2) սխեմայի հզորության շրջափակում,
- 3) դինամիկ լարման և հաճախության մասշտաբավորում,
- 4) տարբեր շեմային լարում ունեցող տրանզիստորների օգտագործում,
- 5) շեմային լարման մասշտաբավորում:

Ստորև մանրամասն դիտարկված է այդ մեթոդներից յուրաքանչյուրը:

Սովորաբար ՍՕՀՄ-ն կառավարող բլոկի սխեմայում կա մեկ սինթրոագղանշանի գեներատոր, և որպեսզի սինթրոագղանշանը հասնի բոլոր տրիգերներին, կառուցվում է

սինքրոագդանշանի ծառ (ՄՇ): Որպես կանոն սինքրոագդանշանի հապաղումները չեզոքացնելու և սինքրոագդանշանը ուժեղացնելու համար ՄՇ-ն պարունակում է հսկայական թվով բուֆերներ:

Հաշվի առնելով ՄՇ-ի մեծ ունակությունը և դրա վրա բուֆերների մեծ թիվը՝ պարզ է դառնում, որ սխեմայի էներգիայի ծախսի էական մասը բաժին է ընկնում ՄՇ-ին: ՄՇ-ի էներգասպառումը կազմում է սխեմայի ամբողջ էներգիայի ծախսի 30-40%-ը: ՍՕՀՍ-ն կառավարող բլոկի սխեմայում աշխատանքի ընթացքում առկա են մեծ քանակությամբ տրիգերներ, որոնց պարունակությունը չի փոխվում սինքրոագդանշանի մի քանի ցիկլի ընթացքում: Այդ տրիգերները գտնվում են պահպանման ռեժիմում, ուստի և կարիք չկա, որ դրանց սինքրոագդանշանը անընդհատ փոփոխվի՝ հանգեցնելով անիմաստ էներգիայի ծախսի: Եթե հայտնաբերվեն այն տրիգերները, որոնց պարունակությունները հաստատուն են մնում սինքրոագդանշանի մի քանի ցիկլի ընթացքում, ապա սինքրոագդանշանը կարելի է ամբողջովին անջատել ու էներգիա խնայել: Տրիգերի սինքրոագդանշանի շրջափակումն (ՄՇ) իրականացվում է սինքրոագդանշանի մուտքին շրջափակումն իրականացնող տարրի ավելացումով (նկ.1.23):



Նկ.1. 23. ՄՇ-ի իրականացումը տրիգերով օգտագործելով ա) “ԵՎ” տարր բ) “Կամ” տարր գ) միասնակտ ու “ԵՎ” տարր

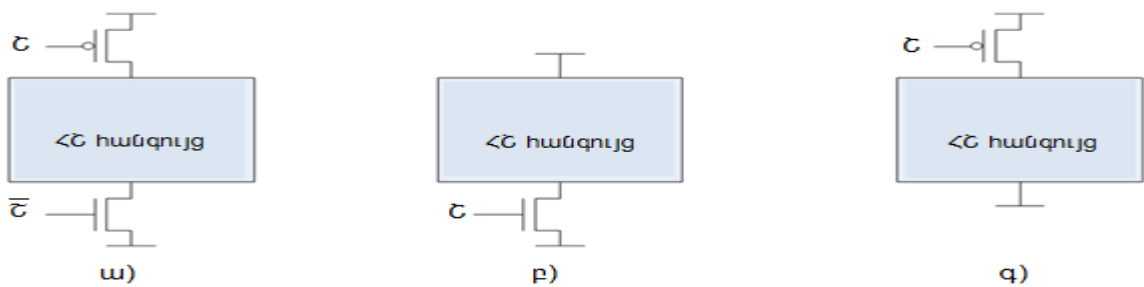
Երբ ՄՇ-ն ակտիվացնող EN ազդանշանն ընդունում է տրամաբանական 0 արժեք, ապա “ԵՎ” տարրի ելքը, անկախ “CLK”-ի արժեքից, դառնում է 0, և տրիգերի

սինքրոագդանշանի մուտքին միշտ գալիս է այդ արժեքը (նկ.1.23ա,գ): Նմանատիպ օրինակով ՄՇ-ն կիրառվում է տրիգերի վրա “ԿԱՄ” տարրի միջոցով (նկ.1.23բ): ՄՇ-ն իրականացնելիս պետք է գտնել այն տրիգերները, որոնց սինքրոագդանշանը կարելի է շրջափակել: X-ով նշանակվել են սխեմայի մուտքերը և տվյալ վիճակում դրանում առկա փոփոխականների արժեքները: $X_{տ}$ -ով սխեմայի R երկտակտ տրիգերում գրված տրամաբանական արժեքը, իսկ $F_{տ}(x)$ -ով՝ այդ տրիգերի արժեքը սինքրոագդանշանի հաջորդ ցիկլին: Եթե $X_{տ}$ և $F_{տ}(x)$ -ն իրար հավասար են, սխեմայի սինքրոագդանշանը կարելի է շրջափակել և $G_{տ}(x)$ սինքրոագդանշանի շրջափակման պայմանի (ՄՇՊ) համար գրել՝

$$G_{տ}(x) = \overline{F_{տ}(x)} + x_{տ} : \quad (1.16)$$

ՄՇՊ-ի որոշումը սկսվում է ՄԾ-ի կապերի հետազոտումից. որոշվում են տվյալ հանգույցի սինքրոագդանշանից ծնվող բոլոր մնացած սինքրոագդանշանները:

Հզորության շրջափակման (ՀՇ) մեթոդը նախատեսված է ՍՕՀՄ-ում կոբստային հոսանքների փոքրացման համար: Մեթոդի հիմքում ընկած է ՍՕՀՄ-ի տվյալ օպերացիայի ընթացքում չօգտագործվող ենթահանգույցների անջատումը սնման դողից: ՀՇ-ի կիրառման ժամանակ հանգույցին ավելացվում են հզորության անջատիչներ (ՀԱ), որոնք միացնում կամ անջատում են սնման լարումը (նկ.1.24):

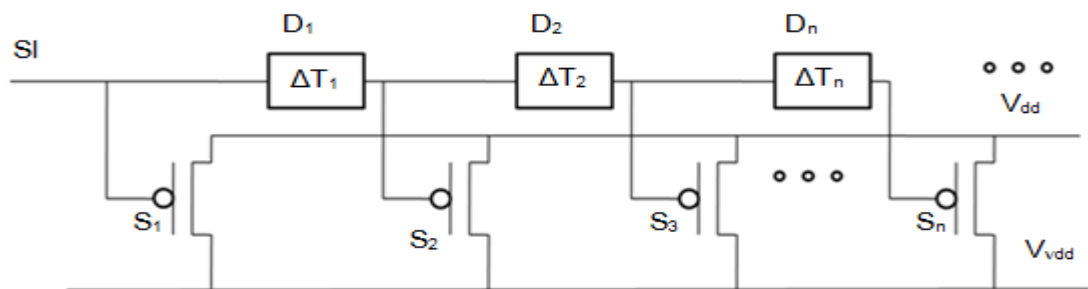


Նկ.1. 24. Հզորության շրջափակում՝ օգտագործելով ա) գլխամասային և վերջնամասային անջատիչ բ) վերջնամասային անջատիչ գ) գլխամասային անջատիչ

Հիմնականում որպես ՀԱ օգտագործվում են P-ՄՕԿ և N-ՄՕԿ տիպի բարձր շեմային լարումով տրանզիստորներ: P-ՄՕԿ տիպի տրանզիստորն օգտագործվում է սխեման սնման լարման դողից անջատելու համար, այն կոչվում է գլխամասային անջատիչ: N-ՄՕԿ տիպի տրանզիստորն օգտագործվում է սնման հողակցման դողից

սխեման անջատելու համար, այն կոչվում է վերջնամասային անջատիչ: Երբ ՀՇ-ն ակտիվացնող “Շ” ազդանշանը ստանում է տրամաբանական 1 արժեք, P-ՄՕԿ-ը և N-ՄՕԿ-ը փակվում են՝ կատարելով սխեմայի ՀՇ (նկ.1.24ա): Արագության և հուսալիության նկատառումներից ելնելով՝ ՀՇ-ի համար օգտագործվում է մեկ անջատիչ:

Որպեսզի ՄՕՀՄ-ում կանխվեն բոլոր ՀԱ-երի միաժամանակյա փոխանջատումով պայմանավորված հոսանքների տատանումները, բոլոր ՀԱ-երը միացվում են հաջորդական շղթայով (նկ.1.25), և սխեմայի ակտիվացումը կատարվում է հաջորդաբար: Բոլոր S_1, S_2, \dots, S_n ՀԱ-ները կառավարվում են միևնույն $S1$ ազդանշանով, սակայն այդ կառավարող ազդանշանը $D1, D2, \dots, Dn$ հապաղման տարրերի պատճառով անջատիչներին է հասնում ժամանակի տարբեր պահերին: Անջատիչներն ակտիվանում են իրարից որոշակի ΔT միջակայք շեղումով, ինչը հանգեցնում է սխեմայում շտապող “in-rush” հոսանքի աստիճանաբար մեծացման:

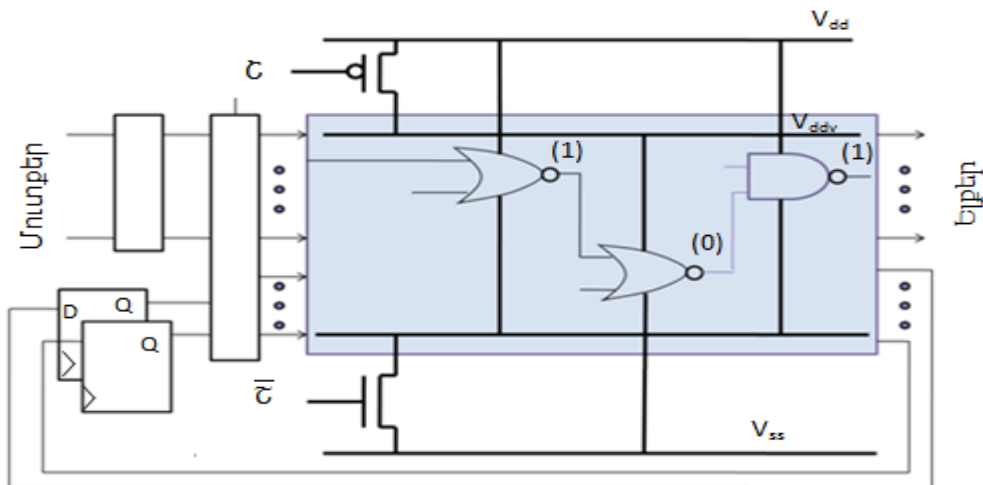


Նկ.1. 25. ՀԱ-ների ակտիվացման շղթան

Ճիշտ կառավարելով ակտիվացման միջև ընկած ΔT ժամանակային միջակայքը՝ հնարավոր է նաև կառավարել ընթացող հոսանքի արժեքը: Հանգույցի վրա ՀՇ-ի կիրառման դեպքում դրա տրիգերների պարունակությունն անհետանում է, քանի որ անջատվում է հանգույցի սնման լարումը: ՀՇ-ից հետո տվյալ հանգույցի նորմալ գործառության համար անհրաժեշտ է կամ այդ հանգույցը բերել սկզբնական “reset” վիճակի, կամ վերականգնել հանգույցի պարունակությունը, որն առկա էր ՀՇ-ից առաջ: Շատ դեպքերում սխեմայի վիճակը հիշելը նախքան շրջափակումը և այդ վիճակը վերականգնելը շրջափակումից հետո կարող է տեղի ունենալ ավելի արագ ու փոքր էներգիայի ծախսով, քան շրջափակումից հետո սխեման բերել սկզբնական վիճակի:

Ավելին, կախված հանգույցի գործառության տեսակից՝ հնարավոր է այնպիսի իրավիճակ, որ շրջափակումից հետո վիճակի վերականգնումը պարտադիր լինի ԻՄ-ի հետագա աշխատանքի համար: Ներկայացված է ՀՇ-ի այնպիսի մեխանիզմ, որով հնարավոր է վերականգնել սխեմայի վիճակը հզորության ակտիվացումից հետո (նկ.1.26): Նախքան ցածր էներգասպառմամբ վիճակին անցնելը սխեմայի մուտքերին տրվում են նախօրոք որոշված մուտքային արժեքներ, որոնք կոչվում են “անջատման վեկտորներ”:

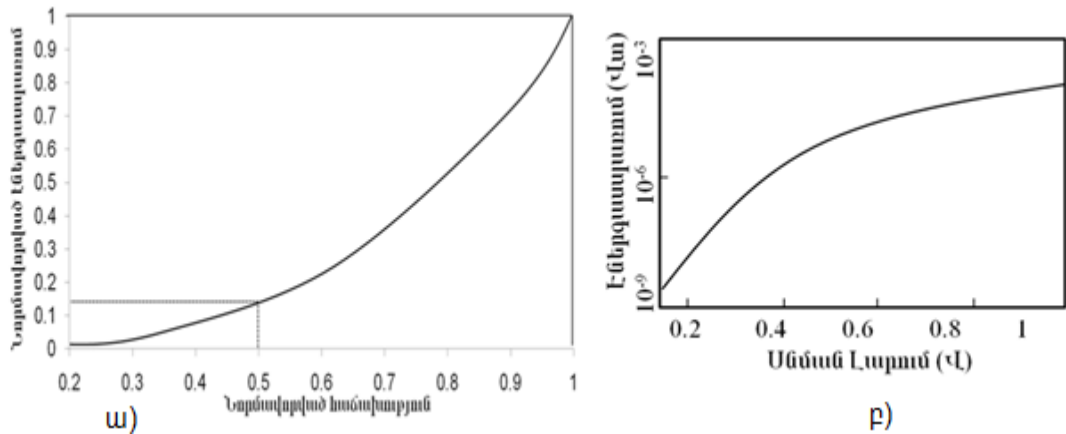
Մնման լարման և հաճախության մասշտաբավորման (ՍԼՀՄ) մեթոդի էությունը սխեմայի սնման լարման և սինքրոնազդանշանի հաճախության փոքրացումն է՝ ելնելով սխեմայի ծանրաբեռնվածությունից: ՍՕՀՄ-ի աշխատանքի ընթացքում հազվադեպ է պատահում, որ բոլոր ենթահանգույցներն աշխատեն իրենց առավելագույն շեմով: Հետևաբար, այն հանգույցները, որոնցից առավելագույն կատարողականություն չի պահանջվում, էներգիա խնայելու նպատակով կարող են ենթարկվել ՍԼՀՄ-ի:



Նկ.1. 26. Սխեմայի տեսքը ՀՇ վիճակում

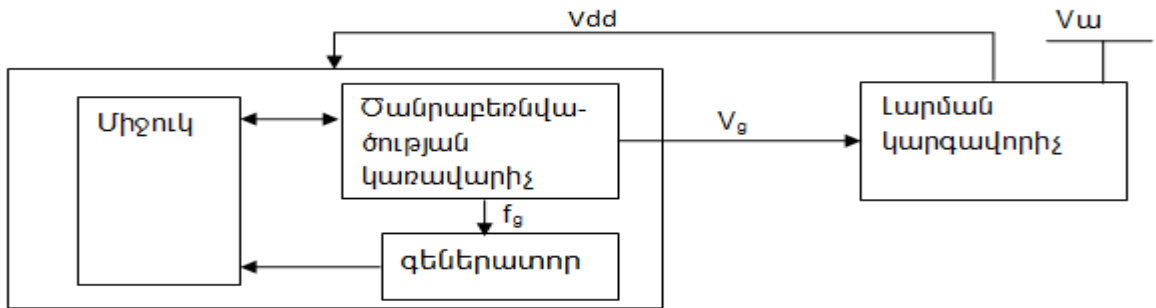
Դինամիկ էներգասպառումը կախված է սնման լարումից և աշխատանքային հաճախությունից (1.17), ուստի և աշխատանքային հաճախության (նկ.1.27ա), և սնման լարման (նկ.1.27բ) փոքրացումը կբերի սխեմայի էներգասպառման նվազեցման: Ներկայումս ՍԼՀՄ եղանակներից ամենատարածվածը լարման և հաճախության դինամիկ մասշտաբավորման (ԼՀԴՄ) եղանակն է, որի ընթացքում ենթահանգույցների

սնման լարումը և աշխատանքային հաճախությունը դինամիկ կերպով փոփոխվում են՝
 Էներգիա խնայելու նպատակով:



Նկ.1. 27. Էներգասպառման կախումը ա- հաճախությունից, բ - սնման լարումից

Եղանակի իրականացման դեպքում սխեմայում ավելանում է նոր հանգույց, որը գնահատում է աշխատանքի ծանրաբեռնվածությունը և ելնելով այդ գնահատումից՝ մեծացնում կամ փոքրացնում է սնման լարումն ու սինքրոազդանշանի հաճախության արժեքը (նկ.1.28):



Նկ.1. 28. ԼՀԴՄ-ի իրականացման կառուցվածքը

ԼՀԴՄ-ի իրականացման համար ավելացվել է “Ծանրաբեռնվածության կառավարիչ” հանգույցը, որը, ելնելով տվյալ պահին ծանրաբեռնվածությունից, գնահատում է մասշտաբավորվող հանգույցի ծանրաբեռնվածությունը հաջորդ պահերին: Ելնելով այդ գնահատականից՝ այն f_g ազդանշան է ուղարկում սինքրոազդանշանի գեներատորին՝ աշխատանքային հաճախությունը մեծացնելու կամ փոքրացնելու համար, իսկ V_g -ի միջոցով “Լարման կարգավորիչ” հանգույցին հրամայում է փոխել սնման լարումը: ԼՀԴՄ-ը իրականացնելիս նախ պետք է պարզել, թե

ինչպես “Ծանրաբեռնվածության կառավարիչ”-ը պետք է հայտնաբերի սխեմայի ապագա ծանրաբեռնվածությունը՝ ելնելով տվյալ պահին ունեցած ծանրաբեռնվածությունից: Դիտարկենք սխեմայի ծանրաբեռնվածության գնահատման եղանակ: Ենթադրվում է, որ ՍՕՀՍ-ում բլոկների քանակը փոքր է P թվից, և յուրաքանչյուր բլոկի լարումը կարող է անկախ փոխվել $[V_g, V_f]$ միջակայքում: Էներգիայի, լարման և սինքրոազդանշանի հաճախության միջև կապը տրվում է՝

$$f = C_1 \frac{(V - V_B)^\alpha}{V} , \quad (1.17)$$

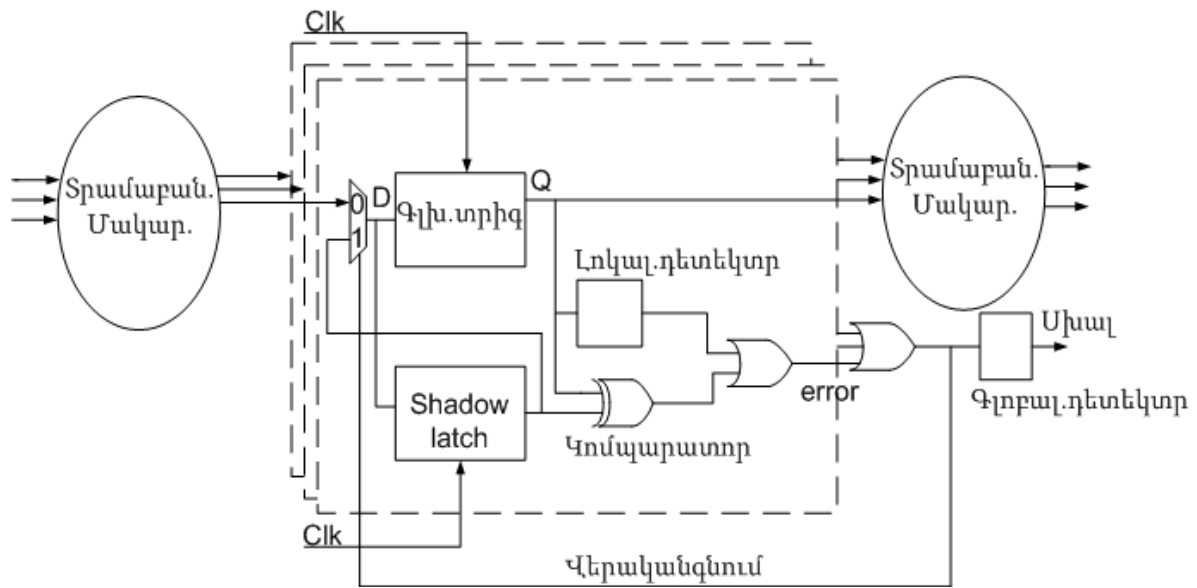
$$E = C_2 W V^2 , \quad (1.18)$$

որտեղ f -ը սինքրոազդանշանի հաճախությունն է, V -ն՝ սնման լարումը, W -ն՝ տվյալ օպերացիայի իրականացման համար սինքրոազդանշանի ցիկլերի քանակը, C_1, C_2 -ը համեմատականության գործակիցներ են, α -ն հաստատուն է, որի արժեքն ընկած է 1-ից 2 միջակայքում:

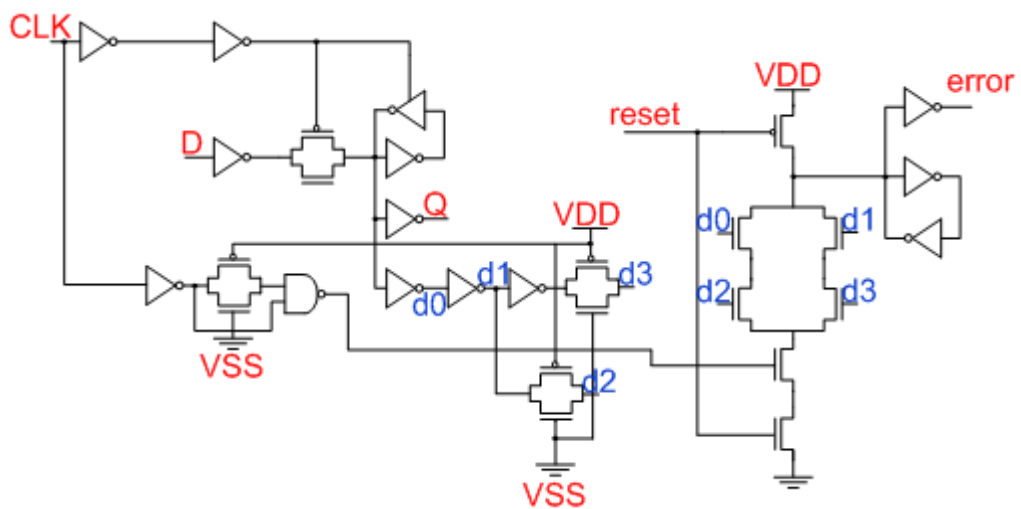
ԼՀԴՄ-ի կիրառումով պայմանավորված՝ սնման լարման և հաճախության փոքրացումը հաճախ հանգեցնում է սխեմայում տրիգերների պահման ժամանակի խախտման, ինչի հետևանքով տրիգերի ելքում առաջանում են մետաստաբիլ վիճակներ: Մետաստաբիլ վիճակներ չառաջանալու համար սովորական տրիգերները փոխարինվում են “Ռազոր” տեսակի տրիգերներով, որոնք կարողանում են հայտնաբերել պահման ժամանակի խախտումը և վերականգնել իրենց ելքը (նկ.1.29):

Տրիգերին ավելացված է shadow latch տրամբանություն, որն աշխատում է սինքրոազդանշանի բացասական ճակատով: Կոմպարատորը shadow latch տրամբանության ելքը համեմատում է տրիգերի ելքի հետ. եթե ելքերն իրարից տարբեր են, ակտիվանում է error ազդանշանը: Տրիգերում մետաստաբիլ վիճակի հայտնաբերման դեպքում նույնպես ակտիվանում է error ազդանշանը, որից հետո տրիգերի ելքը միանում է shadow latch տրամբանության ելքին, այսինքն՝ տրիգերը վերականգնում է իր ելքային սխալը հետադարձ կապի շնորհիվ, shadow latch տրամբանության ինֆորմացիան գրանցելով տրիգերում: Նկ.1.30-ում բերված է “Ռազոր” տրիգերի սխեման: “Ռազոր” տեսակի տրիգերները, համեմատած “D” երկտակտ տրիգերների հետ, ծախսում են 22%-ով ավել ստատիկ էներգիա, երբ մուտքային

ազդանշանը հաստատուն է և 65%-ով ավել ղինամիկ էներգիա, երբ մուտքային ազդանշանը փոխանջատվում է:



Նկ.1. 29. “Ռազոր” տեսակի տրիգերի տեսքը



Նկ.1. 30. “Ռազոր” տրիգերի սխեման

Այդ պատճառով ԻՄ-ում ոչ բոլոր տրիգերներն են փոխարինվում “Ռազոր” տրիգերներով, դրանք կիրառվում են միայն կրիտիկական ճանապարհներին: “Ռազոր” տրիգերներն օգտագործվում են այն սխեմայում, որտեղ բոլոր հանգույցների վրա կիրառված է ԼՀԴՄ: Սխեմայի աշխատանքի ընթացքում յուրաքանչյուր հանգույց իր ելքային արժեքը հաղորդում է հաջորդ հանգույցին, “Ռազոր” տրիգերի միջոցով,

ստուգվում է այդ տեղեկատվության ճիշտ լինելը: ԼՀԴՄ-ի կիրառման ժամանակ սնման լարման և հաճախության փոքրացման հետևանքով սխեմայում կարող են տեղի ունենալ տեղեկատվության կորուստներ: Այդպիսի կորուստները վերականգնելու համար սովորաբար ԼՀԴՄ համակարգ ունեցող սխեմայում պահվում է միննույն օպերացիայի երկու կամ երեք օրինակ և մեկի խափանման դեպքում այն փոխարինվում է իր կրկնօրինակով: ԼՀԴՄ-ի կիրառմամբ հնարավոր է դարձել փոքրացնել մինչև անվանական արժեքի 70%-ը՝ բերելով 50%-ով էներգասպառման նվազեցման՝ մոտ 32%-ով արագագործության փոքրացման հաշվին:

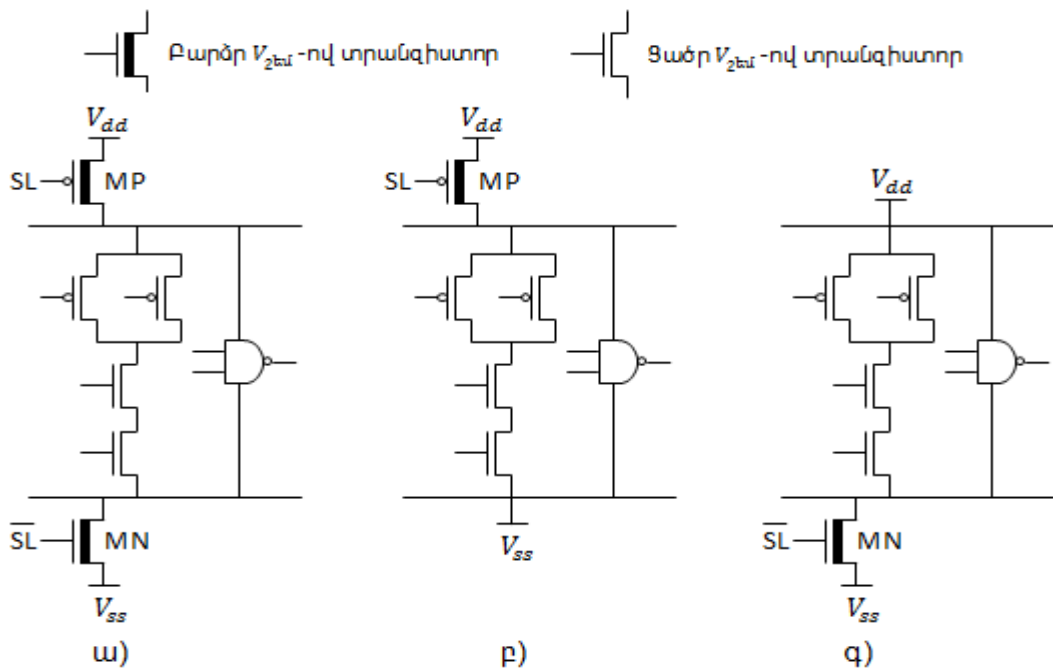
Դիտարկված հետազոտություններից բխում է, որ ներկայումս գոյություն ունեն մեծ թվով ԼՀԴՄ մեխանիզմներ, որոնց ճիշտ ընտրության դեպքում հնարավոր է ապահովել ՍՕՀՄ-ի բավարար էներգասպառման նվազեցում:

Դիտարկենք տարբեր շեմային լարում ունեցող տրանզիստորների օգտագործումը: Այս դեպքում, կորստային հոսանքի լավարկման նպատակով մեկ բյուրեղում միաժամանակ օգտագործվում են տարբեր շեմային լարումներով տրանզիստորներ: Բարձր շեմային լարումով տրանզիստորներն օգտագործվում են անդրշեմային կորստային հոսանքի նվազեցման, իսկ ցածր շեմային տրանզիստորները՝ արագագործության բարձրացման նպատակով: Մի քանի շեմային լարումներ կարելի է ստանալ՝ ձևավորելով տրանզիստորների հոսքուղիներում տարբեր լեզիրացման խտություններ, օքսիդային շերտի հաստություններ, հոսքուղիների երկարություններ:

Բազմաշեմ ԿՄՕԿ սխեմայում (նկ.1.31ա) ցածր շեմային լարմամբ շղթային հաջորդաբար միացվում են բարձր շեմային լարմամբ տրանզիստորներ: Հզորության արդյունավետ կառավարման համար կիրառվել է անջատումը կառավարող հանգույց: Ակտիվ ռեժիմում SL ազդանշանը հաստատվում է "0" վիճակում, և բարձր շեմային լարմամբ անջատման (MN և MP) տրանզիստորները բացվում են:

Քանի որ բաց տրանզիստորի դիմադրությունը շատ փոքր է, ուստի կարծեցյալ սնուցումները (V_{da} և V_{ss}) փոխարինում են իրականին: Անջատման ռեժիմում SL ազդանշանը հաստատվում է "1" վիճակում: Դրա պատճառով MN և MP

տրանզիստորները փակվում են: Շրթային հաջորդաբար միացված բարձր շեմային լարմամբ տրանզիստորները նվազեցնում են կորստային հոսանքը:



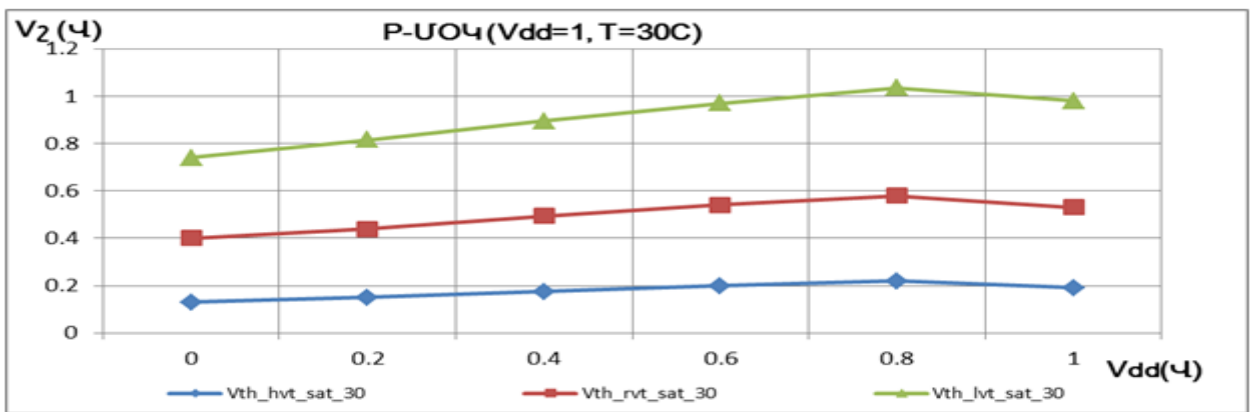
Նկ.1. 31. Բազմաշեմ ԿՄՕԿ սխեմա.

ա) P և N տիպի, բ) միայն P տիպի, գ) միայն N տիպի անջատման տրանզիստորով

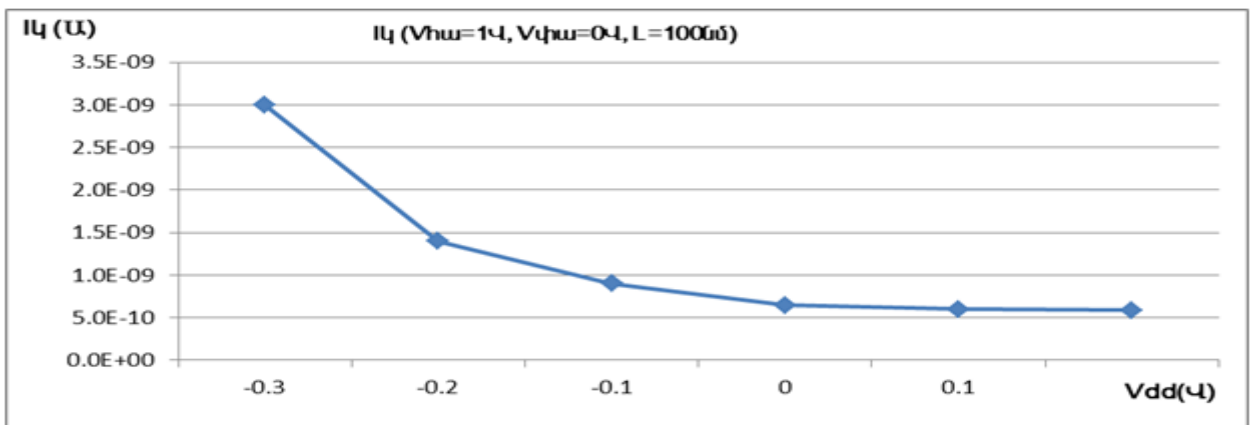
Իրականում բարձր շեմային լարմամբ ընդամենը մեկ տիպի տրանզիստորը կորստային հասանքի կառավարման համար բավարար է (նկ.1.31 բ և գ): N-ՄՕԿ անջատման տրանզիստորի օգտագործումը նախընտրելի է, քանի որ նույն չափսերի դեպքում դրա բաց դիմադրությունն ավելի փոքր է, որի շնորհիվ սխեմայում կարելի է օգտագործել ավելի փոքր չափի անջատման տրանզիստոր: Կորստային հոսանքի նվազեցումը բազմաշեմ ԿՄՕԿ սխեմաների միակ առավելությունն է: Մյուս կողմից՝ լրացուցիչ մեծ չափերի տրանզիստորն ավելորդ մակերեսի ծախսման և արագործության անկման պատճառ է: Բացի այդ, եթե անջատման ռեժիմում տեղեկատվության պահպանման պահանջ է առաջադրվում, լրացուցիչ բարձր շեմային լարմամբ տրանզիստորների վրա հիմնված հիշող սխեմաների անհրաժեշտություն է առաջանում:

Տրանզիստորի հարթակի պոտենցիալը փոխելով՝ հնարավոր է մեծացնել շեմային լարումը (նկ.1.32ա), որն էլ կբերի կորստային հոսանքի փոքրացման (նկ.1.32բ):

ԻՄ-ի էներգասպառման նվազեցման ՇԼՄ մեթոդի հիմքում ընկած է տրանզիստորի հարթակի պոտենցիալի փոփոխությամբ կորստային հոսանքների փոքրացման երևույթը: Այն հայտնաբերում է տվյալ օպերացիայի ընթացքում ԻՄ-ի պարապ վիճակում գտնվող ենթահանգույցները և փոխելով դրանց կազմի մեջ մտնող տրանզիստորների հարթակների պոտենցիալները՝ փոքրացնում է հանգույցի ստատիկ էներգասպառումը (նկ.1.33): “Ղեկ” ազդանշանի արժեքից ելնելով, ինչը ձևավորվում է պրոցեսորի կողմից, “V₂ Ղեկավարիչ” ՇԼՄ-ն կառավարող հանգույցը գեներացնում է “V_{2_ն}” կամ “V_{2_բ}” ազդանշանները: Երբ ակտիվանում է “V_{2_բ}”-ը, հանգույցում առկա տրանզիստորների հարթակների պոտենցիալները փոխվում են՝ բերելով դրանց շեմային լարման մեծացման:



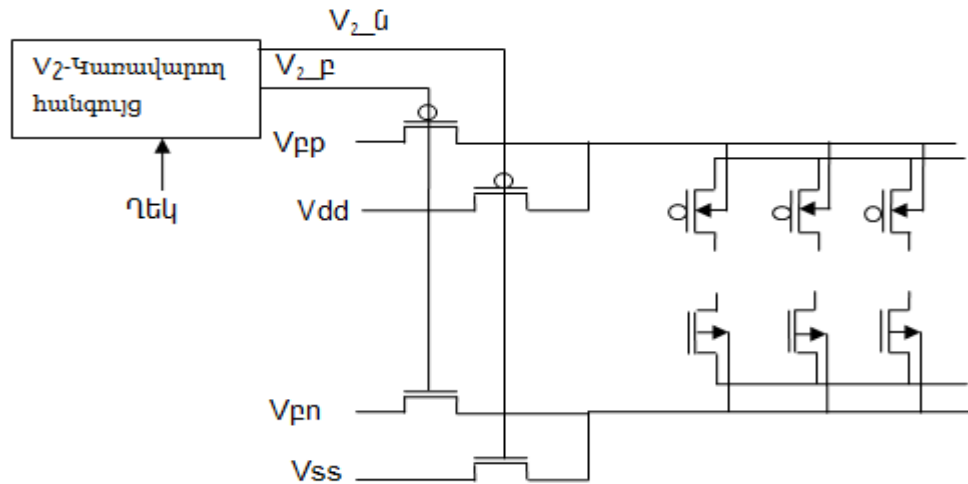
ա)



բ)

Նկ.1. 32. Տրանզիստորի ա) շեմային լարման, բ) կորստային հոսանքի կախումը հարթակի լարումից

Երբ “V_{2_ն}” ազդանշանն է ակտիվանում, տրանզիստորների հարթակների պոտենցիալները ընդունում են իրենց անվանական արժեքը՝ ապահովելով սխեմայի նորմալ աշխատանքային ռեժիմը: Հիմնական բարդությունը, որն առաջանում է այս եղանակի կիրառման ժամանակ, “Ղեկ”-ի ակտիվանալու պահը որոշելն է:



Նկ.1. 33. ՇԼՄ-ի իրականացման սխեման

Էներգասպառման նվազեցման միջոցները պետք է բավարարեն հետևյալ պահանջները՝

1. Չպետք է ազդեն սխեմայի կրիտիկական ճանապարհների արագագործության վրա:
2. Հնարավորին չափ քիչ պետք է փոխեն ԻՄ-ի մակերեսը:
3. ԻՄ-ի նախագծման ընթացակարգում լրացուցիչ բարդություններ չպետք է առաջացնեն:

Էներգասպառման փոքրացման ծրագրային միջոցը պետք է ապահովի հաշվարկային արդյունքների այնպիսի ճշտություն, որը համեմատական լինի հայտնի մեթոդների վրա հիմնված ծրագրերի ճշտությանը:

Խնդրի դրվածքը

Արագագործ ենթամիկրոնային ԿՄՕԿ ՍՕՀՄ-երի ցրման հզորության նվազարկման հավանականային հայտնի մեթոդը, և ցածր ցրման հզորությամբ հիշող

սարքերի հանգույցների սխեմատեխնիկական լուծումները լիարժեք չեն բավարարում ժամանակակից մեծ ինֆորմացիոն ունակությամբ հիշող սարքերին ներկայացվող պահանջները: Այս հենքի վրա ՍՕՀՄ սարքերի նախագծման բնագավառի մասնագետների առջև ծառանում են նոր խնդիրներ, որոնց լուծման համար պահանջվում են նոր սխեմատեխնիկական լուծումներ:

Նշված նպատակներին հասնելու համար անհրաժեշտ է լուծել հետևյալ խնդիրները.

1. Կատարել ՍՕՀՄ-ի հզորության նվազարկման մեթոդների հետազոտում և համեմատական վերլուծություն:

2. Մշակել ՍՕՀՄ-ի ցրման հզորության նվազարկման հավանականային ընդհանրացված մեթոդ:

3. Կատարել մշակած ՍՕՀՄ-ի ցրման հզորության նվազարկման հավանականային ընդհանրացված մեթոդի փորձարկում՝ տրված ֆունկցիայով տրամաբանական սխեմայի հիման վրա:

4. Կատարել մշակած ՍՕՀՄ-ի ցրման հզորության նվազարկման հավանականային ընդհանրացված մեթոդի փորձարկում վերծանիչների սխեմաների հիման վրա:

5. Առաջարկել և մշակել ցածր ցրման հզորությամբ արագագործ ՍՕՀՄ-ի ընթերցման ուժեղարար: Կատարել մշակած ուժեղարարի մոդելավորում Hspice ծրագրային գործիքի միջոցով SEAD EDK 28 նմ տեխնալոգիական նորմերով տարբեր պրոցեսների համար:

6. Կատարել ՍՕՀՄ-ի տիպային հիշող բջիջների հետազոտում, մոդելավորում և համեմատական վերլուծություն, ըստ ցրման հզորության, աղմկակայունության և արագագործության:

7. Առաջարկել և մշակել ցածր ցրման հզորությամբ արագագործ ՍՕՀՄ-ի հիշող բջիջի սխեմատեխնիկական լուծում և կատարել մոդելավորում:

8. Առաջարկել ՍՕՀՄ-ի ցրման հզորության նվազարկման հավանականային ընդհանրացված մեթոդի հենքի վրա ծրագրային միջոցի մշակում:

9. Կատարել ՍՕՀՄ-ի ասիմետրիկ հիշող բջիջների հետազոտում, մոդելավորում և համեմատական վերլուծություն, ըստ ցրման հզորության, աղմկակայունության և արագագործության:

Եզրակացություն

1. Ուսումնասիրվել են գոյություն ունեցող ժամանակակից հիշողությունների տեսակները և դրանց կառուցվածքային առանձնահատկությունները: Մասնավորապես ավելի մանրամասն և համապարփակ ներկայացվել է ՍՕՀՄ-ի աշխատանքի սկզբունքը և նրա հանգույցների կառուցվածքը և աշխատանքի սկզբունքը:

2. Դիտարկվել են ՍՕՀՄ-ի հիշող 4T, 6T, 7T, 8T, 10T բջիջներ և դրանց առանձնահատկությունները: Հետազոտվել է ՍՕՀՄ-ի 6T հիշող բջջի տրանզիստորների ճիշտ չափերի ընտրման մեթոդիկան, որը կապահովի բարձր արագագործություն և աղմկակայունություն, որը բնութագրում է արտաքին և ներքին ազդեցությունների նկատմամբ հիշող բջջում առկա ինֆորմացիայի պահպանման հուսալիությունը:

3. Ուսումնասիրվել են ուժեղարարի աշխատանքի սկզբունքը և նրա սխեմատեխնիկական, ինչպես նաև ուժեղարարի լիցքավորման և լիցքաթափման ուղիները և դրանց առանձնահատկությունները:

4. Հետազոտվել է լիցքավորող սխեմայի երեք տարբերակ, և տարանջատվել են դրանց առավելությունները և թերությունները: Դիտարկվել է ընտրված սյունների թվի օպտիմալ տարբերակը և դրա առանձնահատկությունները:

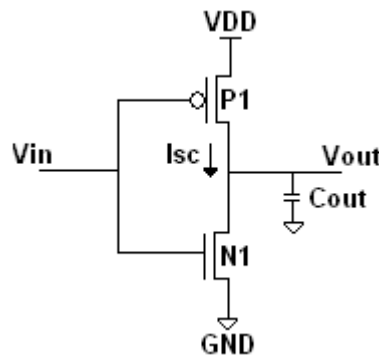
5. Հետազոտվել են ցրման հզորության աճի միտումները և դրանց նվազարկման մեխանիզմները: Դիտարկվել են ցրման հզորության փոքրացման եղանակները և կատարվել է դրանց համեմատական վերլուծություն:

**ԳԼՈՒԽ 2. ԵՆԹԱՄԻԿՐՈՆԱՅԻՆ ԿՍՕԿ ՍՕՀՄ-Ի ՑՐՄԱՆ ՀԶՈՐՈՒԹՅԱՆ
ՆՎԱԶԱՐԿՄԱՆ ՀԱՎԱՆԱԿԱՆԱՅԻՆ ԸՆԴՀԱՆՐԱՑՎԱԾ ՄԵԹՈԴԻ ՄՇԱԿՈՒՄԸ ԵՎ
ՀԵՏԱԶՈՏՈՒՄԸ**

2.1. Ցրման հզորության աղբյուրները

Ցրման հզորությունը բաժանվում է երկու խմբի՝ դինամիկ և ստատիկ [90-106]: Դինամիկ հզորությունը իր հերթին բաժանվում է կարճ միացումով և փոխանջատումով պայմանավորված կորստի հզորությունների: Ստատիկ հզորությունը պայմանավորված է հետևյալ հոսանքներով՝ I_b հակառակ p-n անցումով պայմանավորված, I_w անդրշենային կորստի, I_p փական օքսիդի թունելային անցումով, I_{ϕ} փականով անցնող, $I_{\phi w}$ փական արտաբերով: Թվարկվածներից միայն կանդապառնանք I_w անդրշենային կորստի հոսանքին, քանի որ մյուսները մի քանի անգամ փոքր են նշված հոսանքից:

Կարճ միացման ժամանակ կորստի հզորությունը: Այս ցրման հզորությունը ի հայտ է գալիս այն դեպքում, երբ տեղի է ունենում կարճ միացում սնման դողերում: Պարզության համար դիտարկենք կարճ միացումով պայմանավորված ցրման հզորությունը շրջիչի վրա, որի սխեման բերված է նկ.2.1-ում:



Նկ.2. 1. Շրջիչի սխեման կարճ միացման դեպքում

Երբ V_{in} մուտքին տրված է տրամաբանական “0”, այդ դեպքում կբացվի P1 տրանզիստորը, և ելքում կլինի տրամաբանական “1”: Եթե V_{in} մուտքին կիրառվի տրամաբանական “1”, կփակվի P1 տրանզիստորը, կբացվի N1 տրանզիստորը, և ելքում կունենանք տրամաբանական “0”: Այս անցման ժամանակ կլինի մի պահ, երբ երկու

տրանզիստորները կլինեն բաց, որտեղ էլ կունենանք կարճ միացում V_{DD} -ից GND: Կարճ միացումով պայմանավորված՝ հզորության կորստի աճը կախված է շրջիչի փոխանջատման արագությունից: Ինչքան դանդաղ տեղի ունենա փոխանջատումը, այնքան կարճ միացման ցրման հզորությունը մեծ կլինի:

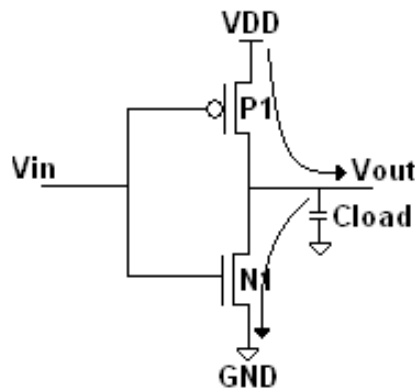
Ըստ նկ.2.1-ի, կարճ միացման հետևանքով կորստի էներգիան և հզորությունը կարտահայտվեն հետևյալ բանաձևերով՝

$$E = V_{dd} I_{peak} t_s , \quad (2.1)$$

$$P = V_{dd} I_{peak} , \quad (2.2)$$

որտեղ V_{dd} -ն սնման լարումն է, I_{peak} -ը՝ գագաթնակետային հոսանքի արժեքը, t_s -ը միաժամանակ բաց լինելու ժամանակն է:

Կորստի հզորությունը փոխանջատման ժամանակ: Այս հզորությունը նույնպես կդիտարկենք շրջիչի հիման վրա (նկ.2.2):



Նկ.2. 2. Շրջիչի սխեման փոխանջատման դեպքում

Հայտնի է, որ երբ շրջիչի մուտքին կիրառվում է տրամաբանական “0”, ապա նրա ելքային բեռ հանդիսացող C_{load} ունակությունը լիցքավորվում է մինչև տրամաբանական “1” P1 P-ՄՕԿ տրանզիստորով, իսկ երբ շրջիչի մուտքին կիրառում ենք “1”, ելքային ունակությունը լիցքաթափվում է N1 N-ՄՕԿ տրանզիստորի միջոցով, որտեղ C_{load} -ը այն ունակությունն է, որը հավասար է հաջորդ տարրի մուտքային ունակությանը, որին միանում է շրջիչը: Փոխանջատումով պայմանավորված կորստի հզորությունը ամենամեծն է, դրանով պայմանավորված կորստի էներգիան կլինի

$$E = C_{load} V_{dd}^2 , \quad (2.3)$$

որտեղ C_{load} -ը էլքային բեռն է, V_{dd} -ն՝ սնման լարումը:

Հաշվի առնելով մուտքային ազդանշանի հաճախությունը և փոխանջատման ակտիվությունը՝ փոխանջատման ցրման հզորության բանաձևը կլինի՝

$$P = aC_{load}V_{dd}^2f, \quad (2.4)$$

որտեղ a -ն փոխանջատման ակտիվությունն է, f -ը՝ մուտքային ազդանշանի հաճախությունը, V_{dd} -ն՝ էլքի վրա լարման թռիչքը, C_{load} -ը՝ էֆեկտիվ էլքային ունակությունը:

Անդրշեմային կորստի հոսանք: Այս հոսանքը պայմանավորված է հոսքուղով անցնող հոսանքով, երբ տրանզիստորը գտնվում է փակ վիճակում, այսինքն դրա փականին կիրառված է շեմային լարումից փոքր լարում: Այս դեպքում անդրշեմային հոսանքն արտահայտվում է հետևյալ բանաձևով՝

$$I_{subth} = Ae^{\frac{q}{nkT}(V_{DS}-V_t)} \left(1 - e^{\frac{qV_{DS}}{kT}} \right): \quad (2.5)$$

Կախված շեմային լարման արժեքի փոքրացումից՝ անդրշեմային կորստի հոսանքը հետզհետե մեծանում է: Այդ պատճառով է առաջարկվում կիրառել ասիմետրիկ հիշող բջիջներ, որտեղ օգտագործվում են տարբեր շեմային լարումով տրանզիստորներ՝ դրանով փոքրացնելով անդրշեմային հոսանքները:

Ցրման դինամիկ հզորությունը հանդես է գալիս սխեմայի մի տրամաբանական վիճակից մյուսին անցնելիս փոխանջատման ժամանակ և որոշվում է երկու հիմնական աղբյուրներով՝ տրամաբանական տարրի մակաբույծ ունակությունները լիցքավորող հոսանքով և միջանցիկ հոսանքներով, որոնք անցնում են տրամաբանական տարրով փոխանջատման ժամանակ: Հետևաբար դինամիկ հզորությունը կախված է սխեմայի փոխանջատման ակտիվությունից, այսինքն՝ որքան բարձր է սխեմայի փոխանջատման ակտիվությունը, այդքան շատ հզորություն է ցրվում. փոխանջատման բացակայության դեպքում դինամիկ հզորությունը զրո է:

Ստատիկ հզորությունը ցրվում է այն ժամանակ, երբ տրամաբանական տարրը գտնվում է որևէ սևեռված տրամաբանական վիճակում («0» կամ «1») և որոշվում է ՄՕԿ տրանզիստորի հոսքուղու կորստյան հոսանքներով, p - n անցման հակադարձ հոսանքով և տարրերի ռեզիստիվ ծանրաբեռնվածությամբ: Տիպային ԿՄՕԿ տեխնոլոգիայի

(տարրերի փոքրագույն չափերը չեն անցնում սուբմիկրոնային տարածք) ցրման հզորության հիմնական բաժինը կազմում է դինամիկ հզորությունը: Դիտարկենք ցրման դինամիկ հզորության վերլուծությունը ավելի մանրամասն, որի պարզեցման համար միջանցիկ հոսանքը հաշվի կառնվի լրացուցիչ ունակության բեռի տեսքով:

Մխեմայի j -րդ հանգույցում օգտագործված մեկ փոխանջատման E_j էներգիան (0–1 կամ 1–0 $1/2 C_j V_{dd} V_j$, է որտեղ C_j -ն j -րդ հանգույցի ունակային բեռն է, V_{dd} -ն՝ սնման աղբյուրի լարումը, V_j -ն՝ փոխանջատման ամպլիտուդը: ԿՄՕԿ սխեմաների համար, որպես կանոն, $V_j = V_{dd}$, իսկ հանգույցի ունակային բեռը որոշվում է տվյալ հանգույցին միացված k_j տրամաբանական տարրերի մուտքերի քանակով, այսինքն՝ $C_j = k_j C_0$, որտեղ C_0 -ն մեկ մուտքի անվանական ունակային բեռն է: Այդ դեպքում՝

$$E_j = 1/2 k_j C_0 V_{dd}^2 : \quad (2.6)$$

Մխեմայի աշխատանքի ընթացքում յուրաքանչյուր հանգույցում կատարվում են S_j փոխանջատումներ, որոնց արդյունքում սխեմայի օգտագործած էներգիան՝

$$E = \sum_j (1/2 k_j C_0 V_{dd}^2 S_j) = 1/2 C_0 V_{dd}^2 \sum_j (k_j S_j) : \quad (2.7)$$

Էներգիայի և ժամանակի հարաբերությամբ է որոշվում ցրման հզորությունը՝

$$P = E/t \quad (2.8)$$

Այսպիսով, դինամիկ հզորության գնահատման համար անհրաժեշտ է իմանալ սխեմայում փոխանջատումների գումարային արժեքը և այն ժամանակը, որի ընթացքում դինամիկ հզորությունը առկա է եղել:

Ստատիկ հզորությունը կախված չէ փոխանջատումներից: Տրանզիստորների հոսքուղիներով հոսանքների արտահոսքի հետևանքով ցրման հզորության գնահատման համար օգտվում են հետևյալ արտահայտությունից՝

$$P_{leak} = V_{dd} N K_d I_{leak} \quad (2.9) ,$$

որտեղ V_{dd} -ն սնման լարումն է, N -ը՝ տրանզիստորների թիվը, K_d -ն էմպիրիկ գործակից է, որով հաշվի են առնվում կիրառված տեխնոլոգիայի առանձնահատկությունները, I_{leak} -ն մեկ տրանզիստորի կորստյան հոսանքն է: Ռեզիստիվ բեռ ունեցող սխեմայի ցրման հզորությունը որոշվում է հետևյալ արտահայտությամբ՝

$$P_{stat} = V_{dd}I_{stat} , \quad (2.10)$$

որտեղ V_{dd} -ն սնման լարումն է, I_{stat} -ն՝ ռեգիստրիվ բեռի ընդհանուր հոսանքը:

(2.3) արտահայտությամբ որոշվում է դինամիկ հզորության միջին արժեքը, որից կախված է բյուրեղի ջերմաստիճանը և դրանից անջատված ջերմությունը: Մյուս կողմից՝ հաճախ պահանջվում է իմանալ ցրման հզորության առավելագույն կամ գազաթնակետային արժեքը, որով որոշվում է հոսանքի գազաթնակետային արժեքը և առաջադրում է համապատասխան պահանջները հոսանքի աղբյուրի նկատմամբ:

ԳՄԻՄ-ների արտադրության տեխնոլոգիայի հետագա կատարելագործման և տարրերի երկրաչափական չափերի փոքրացման հետևանքով փոփոխվում է ցրման հզորության գումարային արժեքի վրա առանձին աղբյուրների ազդեցությունը: Ենթամիկրոնային տարածք անցնելու ժամանակ զգալիորեն մեծանում է ստատիկ հզորության մասնաբաժինը, որը հիմնականում որոշվում է կորստյան հոսանքներով և p - n անցման հակադարձ հոսանքով: Եթե 1.0 մկմ տեխնոլոգիայի և 3.3 Վ սնման լարման դեպքում ստատիկ հզորության մասնաբաժինը ընդամենը 0.01% է, ապա 0.13 մկմ և 1.3 Վ սնման լարման դեպքում այն աճում է մինչև 10 %: Տարրերի երկրաչափական չափերի հետագա նվազման դեպքում ստատիկ հզորության մասնաբաժինը ավելի շատ է աճում. ն՝ 0.07 մկմ տեխնոլոգիայի, ն՝ սնման 1.0 Վ լարման դեպքում հասնում է 50 %-ի:

2.2. ՍՕՀՄ-ի ցրման հզորության գնահատման եղանակների համեմատական վերլուծությունը

Միկրոէլեկտրոնային տեխնոլոգիաների առաջընթացը նպաստում է ինտեգրացման աստիճանի և տակտային հաճախության մշտական աճին, որն իր հերթին հնարավորություն է տալիս մի բյուրեղում ստեղծել ավելի արագ և ֆունկցիոնալ բարդ սարքեր: Մակայն հսկայական հնարավորություններին զուգընթաց առաջանում են նաև լուրջ խնդիրներ՝ կապված հզորության ցրման հետ [90-94]: Ինտեգրացման աստիճանի բարձրացմանը խոչընդոտում է էներգիայի չափազանց մեծ ցրումը, որը հանգեցնում է ԳՄԻՄ-ի գերտաքացման՝ խախտելով կապերը և կրճատելով անխափան աշխատանքի

ժամանակը: Սա նշանակում է, որ ինտեգրացման և բյուրեղի չափերի արագ աճը մեծ ՍՕՀՄ-ում բերում է ջերմային ցրման մեծացման և հետևաբար՝ հովացման և աղմուկի նվազեցման համար կատարված մեծ ծախսերի: Վերջին շրջանում էներգաօգտագործման նվազեցման գործոնը ՍՕՀՄ-ի նախագծման ժամանակ այնքան կարևոր դեր ունի, որքան՝ մակերեսը և արագագործությունը: Շատ դեպքերում նախագծման ժամանակ անհրաժեշտ է հասնել բարձր արդյունավետության սահմանափակ էներգիայի ծախսի դեպքում: Հզորության գնահատման եղանակները կարող են դասակարգվել հետևյալ կերպ՝

- 1) մոդելավորման եղանակներ,
2. ստատիկ եղանակներ,
3. հավանականային եղանակներ,
4. վերլուծական եղանակներ:

Գնահատման պարզագույն եղանակը՝ մոդելավորումը, կարող է անցկացվել ինչպես ծրագրային, այնպես էլ ապարատային միջոցներով: Սխեմայի մուտքերին տրվում է հավաքածուների բազմություն, մոդելավորվում է սխեմայի աշխատանքը, և արդյունքում ստացվում է հզորության արժեքը: Այսպիսի մոտեցումը ենթադրում է, որ սնման լարումը հաստատուն մեծություն է, և գնահատվում է միայն սպառման հոսանքի բնութագիրը: Դա թույլ է տալիս հեշտությամբ ստանալ հզորության ակնթարթային, միջին և առավելագույն արժեքները բավականին մեծ ճշտությամբ (1–5%):

Ապարատային մոդելավորման կիրառումն ապահովում է մեծ ճշտություն և հավաստիություն, ուստի ենթադրվում է թեստային բյուրեղի կիրառում: Սակայն ապարատային մոդելավորման կիրառությունը նպատակահարմար է ծրագրավորվող ԻՄ-երի վրա իրականացվող համակարգերի համար: Առանձին դեպքերում այն օգտագործում են այն համակարգերի համար, որոնք իրականացվում են բազային մայր բյուրեղի վրա: Պատվիրված ԳՄԻՄ-ների նախագծման համար այս մոտեցման դեպքում պահանջվում են մեծ ծախսեր:

Մոդելավորման ծրագրային մոտեցումը հիմնված է տրանզիստորների մակարդակում թվային սխեմաների մանրամասն նկարագրման վրա: Տրանզիստորների

վարքագիծը նկարագրվում է մաթեմատիկական մոդելի տեսքով՝ օգտագործելով տարրական հանրահաշվական ֆունկցիաները և սովորական դիֆերենցիալ հավասարումները, ինչպես նաև դրանց հաշվման թվային եղանակները: Առավելագույն ճշտությամբ և հուսալիությամբ են օժտված մոդելավորման դասական ծրագրերը, որոնք հիմնված են էլեկտրական շղթաների դիֆերենցիալ հավասարումների համակարգի ավտոմատ նախագծման վրա և լուծվում են մի քանի թվային եղանակներով: Այդպիսի ծրագրի օրինակ է SPICE-ն (*Simulation Program with Integrated Circuit Emphasis*), որը ստեղծված է ԳՄԻՍ-երի մոդելավորման համար (նախագծված է Կալիֆորնիայի Բերկլիի) համալսարանում: Սակայն մոդելավորման վրա ժամանակային ծախսերը միջին աստիճանի ինտեգրացիայի միկրոսխեմաների համար (պարունակում են 150 տրանզիստոր) SPICE-ի տիպի ծրագրերի համար դառնում են չարդարացված: Այդ պատճառով դրանց օգտագործում են սխեմաների բաղադրիչների, գրադարանային տարրերի կամ ստանդարտ բջիջների բազային բյուրեղների մոդելավորման համար:

Մյուս կողմից՝ տրամաբանական մակարդակում՝ մոդելավորման եղանակները, որտեղ կիրառվում է կրկնակի տրամաբանություն, օժտված են առավելագույն արագագործությամբ: Սակայն դրանք հաշվի չեն առնում սխեմայի դինամիկ բնութագրերը, որի պատճառով դրանց միջոցով հզորության ցրման արժեքը կստացվի մեծ սխալանքով: Տրամաբանական մոդելավորման արագագործությունը ԳՄԻՍ-ի դինամիկ բնութագրերի կանխագուշակման հետ համատեղման փորձերը բերեցին փոխանջատման մակարդակում ժամանակավոր մոդելավորման հայտնվելուն:

Այս եղանակում ՄՕԿ տրանզիստորը մոդելավորվում է ակունքին և արտաբերին իդեալական բանալու միջոցով միացված գծային դիմադրությամբ: Էլեկտրական շղթայի բոլոր ունակությունները փոխարինվում են իրենց համարժեք դիմադրություններով՝ միացված ընդհանուր հաղորդալարին: Այսպիսի մոտեցումը թույլ է տալիս ստանալ ազդանշանի չընդհատվող (ոչ դիսկրետ) ձևը, որի հիման վրա բավարար է հաշվել միայն ցրման հզորությունը: Տրամաբանական և կառուցվածքային մակարդակներով մոդելավորման համակարգերի արագագործությունը բարձրացնելու նպատակով օգտագործվում են տարբեր պարզեցումներ, ինչպիսիք են՝ միայն շղթայի ակտիվ մասի

մոդելավորումը, ակտիվ տարրերի աղյուսակային տարրերով իրականացումը, ժամանակից կախված՝ ազդանշանի կտոր առ կտոր գծային մոտարկումը և այլն:

Տվյալ գնահատականի ստացման հիմնական խնդիրն այն է, որ արդյունարար հզորությունը կախված է մուտքային բազմություններից: Գործնականում այդպիսի մոտեցումը լուրջ խոչընդոտ է: Հաճախ պահանջվում է գնահատել սխեմայի որևէ մասի հզորությունը, երբ մյուս մասը դեռ նախագծված չէ: Այդ դեպքում մուտքային հավաքածուների մասին տեղեկություններ չկան: Ավելին, միկրոպրոցեսորների համար, ազդանշանների թվային մշակմամբ պրոցեսորների կամ “բյուրեղի վրա համակարգի” համար հաճախ հնարավոր չէ ստանալ այդ տեղեկությունը, քանի որ հայտնի չէ, թե որ համակարգում դրանք կօգտագործվեն:

Ստատիկ գնահատման գաղափարը հետազոտվող սխեմայի աշխատանքի բազմամակարդակ մոդելավորումն է, երբ նրա մուտքերին տրվում են որոշակիորեն ձևավորված հավաքածուներ: Մոդելավորումը կարող է իրականացվել ժամանակային կամ տրամաբանական մոդելավորման ծրագրերով. այդ դեպքում յուրաքանչյուր մոտեցման ժամանակ ստացվում է հզորության գնահատականը: Յուրաքանչյուր այդպիսի չափումը տալիս է հզորության ցրման որևէ արժեք, որն ընդունվում է որպես պատահական փոփոխական: Պարզ է, որ ստացված արժեքների միջին թվաբանականը կհամապատասխանի հետազոտվող սխեմայի հզորության ցրման միջին արժեքին: Խնդիրն այն է, թե ինչ եղանակով ընտրել մուտքային պարամետրները և ինչպես կռահել, որ ստացված արժեքը համապատասխանում է ցրման հզորության միջին արժեքին: Սովորաբար մուտքային հավաքածուներն ընտրում են պատահական ձևով, իսկ կանգնեցման չափանիշի ստացման համար օգտագործում են ստատիկ եղանակները, մասնավորապես՝ Մոնտե-Կառլոյի մեթոդը: Այդ եղանակի դեպքում փոքրանում է հզորության գնահատականի կախվածությունը մուտքային հավաքածուներից, որոնք տրվում են սխեմայի մուտքին մոդելավորման ժամանակ:

Քննարկենք հզորության գնահատման հիմնական մոտեցումների McPower եղանակը, որը հիմնված է Մոնտե-Կառլոյի եղանակի վրա, նպատակաուղղված է սխեմայի գումարային հզորության միջին արժեքի գնահատմանը: Գնահատականի

ձևավորման ժամանակ օգտագործվում են անկախ պատահական մուտքային հավաքածուներ: Այդպիսի չափումների թիվը կոչվում է պատահական ընտրված, որի միջին արժեքով որոշվում է միջին հզորությունը: Մոդելավորման ավարտի համար անհրաժեշտ է մշակել կանգառների չափանիշները, որոնք տալիս են, որ ստացված է գնահատականի պահանջվող ճշտությունը:

Փորձով ապացուցված է, որ սխեմայի ցրման հզորությունը T պարբերության ընթացքում ունի բաշխման նորմալ արժեք: Սա հնարավորություն է տալիս օգտագործել հաջորդ կանգառի չափանիշը: Վերցնենք p -ն հզորության միջին արժեքը, իսկ s -ը՝ պատահական ընտրված հզորության արժեքի միջին քառակուսային շեղումը, որը չափվել է T պարբերության ընթացքում: Այդ դեպքում պահանջվող հզորության որոշման ε սխալանքը տոկոսներով, տրված $(1 - \alpha)$ վստահելի մակարդակում, չափումների թիվը պետք է բավարարի հետևյալ անհավասարությանը՝

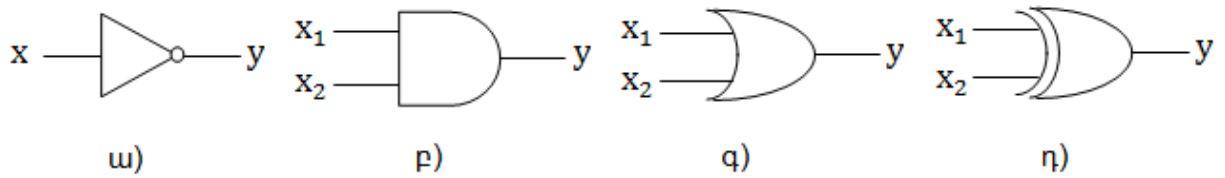
$$N \geq ((t_{\alpha/2} s) / (\varepsilon p))^2, \quad (2.11)$$

որտեղ $t_{\alpha/2}$ -ը ստացվում է Ստյուդենտի բաշխմամբ $(N - 1)$ ազատության աստիճաններով:

Գործնականում տրված մոտեցումը շատ արդյունավետ է: Սովորաբար արդեն տասնյակ վեկտորներ բավական են հազարավոր փականներ ունեցող բարդ սխեմայի գնահատման համար: Ընդհանուր դեպքում որքան լայն են սխալների սահմանները, կամ ցածր է վստահության մակարդակը, այնքան ցրման ընդհանուր հզորության գնահատման համար Մոնտե-Կառլոյի եղանակի ընթացքը փոքր է: Այդուհանդերձ, եթե նմուշը չի համապատասխանում նորմալ բաշխմանը, Մոնտե-Կառլոյի եղանակը կարող է հանգեցնել վաղաժամկետ սխալ արդյունքի: Ավելին, այդ եղանակը չի նախատեսում սխեմայի մուտքերում տարածական կոռելյացիան: Որպես այս մոտեցման զարգացում՝ առաջարկվում է այնպիսի եղանակ, որը թույլ է տալիս ստանալ հզորության արժեքը սխեմայի տարբեր մասերի համար և գտնել սխեմայի ցրման հզորության բարձր մակարդակ ունեցող մասեր և հանգույցներ: Իմանալով այդ հանգույցները՝ կարելի է իրականացնել սխեմայի լավարկում՝ փոքրացնելով դրանցում փոխանջատման ակտիվությունը, իջեցնելով սնման լարումը և փոխանջատման լարումը: Այս մոտեցման

հիմնական առանձնահատկությունը հիմնված է այնպիսի սխեմաների կանգառների չափանիշների վրա, որոնք պարունակում են տարբեր փոխանջատման ակտիվություն ունեցող հանգույցներ: Այս դեպքում զգալիորեն փոքրանում է գուգամիտման արագությունը, որը որոշվում է ցածր փոխանջատման ակտիվություն ունեցող հանգույցներով: Այդ հանգույցների համար խնդիրը լուծվում է սխալի սահմանների լայնացմամբ:

Հզորության ցրման գնահատման **հավանականային** եղանակների վերլուծության ժամանակ կօգտագործենք հետևյալ որոշումները և պայմանները: Առաջին՝ ընդունենք, որ սնման լարումը ֆիքսված է և սխեմայի աշխատանքի ժամանակ չի փոխվում: Երկրորդ՝ ընդունենք, որ հետագուտվող սխեման նախագծված է լավ կառուցվածքային, սինքրոն հետևողական եղանակով, այսինքն՝ կոմբինացիոն սխեմաների մուտքերում և ելքերում նախատեսված են փոխանջատիչներ, փոխանջատվող սինքրոնացման իմպուլսի ճակատով: Երրորդ՝ վերլուծության ժամանակ հաշվի է առնվում միայն սխեմայի հանգույցում փոխանջատման ժամանակ դինամիկ հզորությունը: Առաջինը հանդես են եկել սխեմայի հանգույցներում ազդանշանային հավանականության հաշվման վրա հիմնված եղանակները: Օրինակ, սխեմայի յուրաքանչյուր մուտք կոչվում է փոփոխական, որով որոշվում է նրա ազդանշանային հավանականությունը: Հետո յուրաքանչյուր ներքին հանգույցի համար կազմվում է հանրահաշվական արտահայտություն, որով որոշվում է ազդանշանային հավանականությունը և կախված է այդ փոփոխականներից: Ինվերտորի և երկմուտք ԵՎ, ԿԱՄ, բացառող ԿԱՄ տարրերի համար ազդանշանային հավանականության հաշվման օրինակը բերված է նկ.2.3-ում: Բերված արտահայտությունները ելքային ազդանշանի հավանականությունների համար ենթադրում են, որ մուտքային փոփոխականները անկախ են: $P_t(x) = 2P(x)(1 - P(x))$ արտահայտության հիման վրա ներքին հանգույցների ազդանշանային հավանականության հաշվումից հետո հաշվվում է փոխանջատման հավանականությունը: Ընդհանրացված $n(e)$ մուտքերի դեպքում տրամաբանական ԵՎ և



ա) $P(y) = 1 - P(x)$ գ) $P(y) = P(x_1) + P(x_2) - P(x_1)P(x_2)$
 բ) $P(y) = P(x_1)P(x_2)$ դ) $P(y) = P(x_1) + P(x_2) - 2P(x_1)P(x_2)$

Նկ.2. 3. Ազդանշանային հավանականության հաշվման արտահայտությունները
 ա - ՈՉ; բ - ԵՎ; գ - ԿԱՄ; դ - բացառող ԿԱՄ տարրերի համար

ԿԱՄ տարրերի համար կունենանք հետևյալ արտահայտությունները՝

$$P_e^{\wedge} = \prod_{i=1}^{n(e)} P_i, \quad P_e^{\vee} = 1 - \prod_{i=1}^{n(e)} (1 - P_i) : \quad (2.12)$$

Ստացված արդյունքներն օգտագործվում են հզորության գնահատման համար: Չնայած հավանականության հաշվման ավգորիթմը բավականին պարզ է, նրա ժամանակային բարդությունը վատագույն դեպքում էքսպոնենցիալ փոփոխվող մեծություն է: Առաջարկվում է ազդանշանային հավանականության հաշվարկման ճշգրիտ գործողություն՝ հիմնված երկակի ուղղվածության գրաֆի վրա: Գործողության բարդությունը չափերով ուղիղ համեմատական է համապատասխան գրաֆին, որը էքսպոնենցիալ կախված է հետազոտվող սխեմայի մուտքերի թվից: Գրաֆի կառուցման համար պետք է կատարել հետևյալ պահանջները. առաջին՝ x_i մուտքային փոփոխականները պետք է համակարգվեն, երկրորդ՝ գրաֆի յուրաքանչյուր աստիճանը պետք է համապատասխանի միակ փոփոխականին: Գրաֆի առաջին անցման ժամանակ հաշվվում է հանրահաշվական լրացումը, իսկ հակառակ անցման ժամանակ՝ պահանջվող հանգույցների համար ազդանշանային հավանականությունը: Ընդհանուր դեպքերի համար $y = f(x_1, x_2, \dots, x_n)$, x_i - ն անկախ է, ազդանշանային հավանականությունը կարելի է հաշվել հետևյալ ձևով. ենթադրենք՝ $f_{x_1} = f(1, x_2, \dots, x_n)$ և $f_{\bar{x}_1} = f(0, x_2, \dots, x_n)$ ֆունկցիաները f ֆունկցիայի հանրահաշվական լրացումներն են x_1 -ի նկատմամբ: Այդ դեպքում $P(y) = P(x_1)P(f_{x_1}) + P(\bar{x}_1)P(f_{\bar{x}_1})$: Այս

արտահայտությունը թույլ է տալիս հաշվել ազդանշանային հավանականությունը սխեմայի բոլոր հանգույցների համար, որի միջոցով հաշվվում է ցրման հզորությունը:

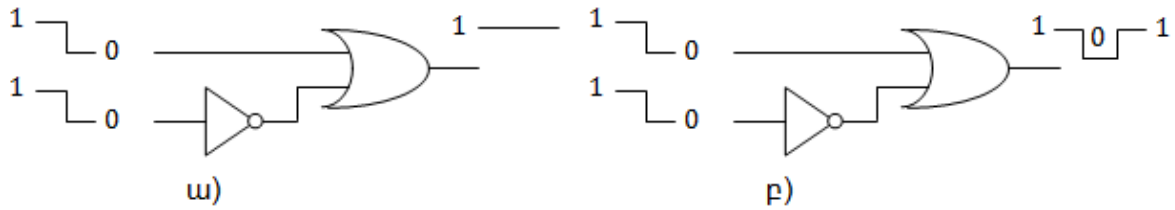
Ազդանշանների արժեքների ժամանակային հարաբերակցության հաշվառման ժամանակ առաջարկվում է կիրառել Մարկովի շղթան երկու (0 և 1) վիճակով և չորս աղեղով: Յուրաքանչյուր աղեղ որոշում է մի վիճակից մյուսին անցնելու հավանականությունը: Նշանակենք P_0 –ով սխեմայի հանգույցի հերթական տակտում տրամաբանական զրոյական վիճակում գտնվելու հավանականությունը, հետևաբար P_1 –ը կլինի սխեմայի հանգույցի հերթական տակտում գտնվելու տրամաբանական մեկ վիճակի հավանականությունը: Եթե վերցնենք P_y –ը i վիճակից j ($i = \{0,1\}, j = \{0,1\}$) վիճակին անցնելու հավանականությունը, այդ դեպքում $W(sw)$ հանգույցի փոխանջատման ակտիվությունը $P(0 \rightarrow 1) + P(1 \rightarrow 0)$ է, որտեղ $P(0 \rightarrow 1)$ և $P(1 \rightarrow 0)$ - ն փոխանջատման հավանականություններն են համապատասխանաբար 0 վիճակից 1 վիճակին և 1 վիճակից 0 վիճակին անցնելիս: Այդ դեպքում $P_0 + P_1 = 1, P_{00} + P_{01} + P_{10} + P_{11} = 1$:

Ազդանշանային և փոխանջատման հավանականությունները հաշվի չեն առնում սխեմայի ներսում ազդանշանի տարածման հապաղումները: Այդ պատճառով դրանք ճշմարիտ են միայն զրոյական հապաղումներով մոդելների համար, քանի որ վերլուծությունից արտաքսվում են մակաբույծ (պարագիտային) փոխանջատումները, կոմբինացիոն սխեմաների մուտքերի վրա ոչ միաժամանակյա տրամաբանական վիճակների հերթափոխման պատճառով: Իրականում տարրերն ունեն զրոյից տարբեր փոխանջատման ժամանակ, որի պատճառով սխեմայում տեղի են ունենում մակաբույծ փոխանջատումներ: Նկ.2.4–ում բերված են ինվերտորի ազդանշանի հապաղման հետևանքով մակաբույծ փոխանջատումները: Տարբեր սխեմաներում մակաբույծ փոխանջատումների հզորության ցրման բաժինը 9–ից 38% է:

Չրոյական հապաղում ունեցող մոդելի համար ցրված հզորությունը կարելի է հաշվել հետևյալ բանաձևով՝

$$P_{av} = \frac{1}{2T_C} V_{dd}^2 \sum_{i=1}^n C_i P_t(x_i), \quad (2.13)$$

որտեղ T_c –ն տակտային իմպուլսի պարբերությունն է, C_i –ն x_i հանգույցի ունակությունը, n –ը՝ սխեմայի հանգույցների ընդհանուր թիվը:



Նկ.2. 4. Տրամաբանական սխեմայի աշխատանքը. ա) զրոյական հապաղմամբ մոդելը, բ) իրական հապաղմամբ մոդելը

Ելնելով $P_t(x_i)$ փոխանջատման հավանականության սահմանումից՝ մեկ տակտում կարող է տեղի ունենալ մեկ փոխանջատումից ոչ ավելի: Սակայն ռեալ սխեմաներում մեկ տակտում կարող է տեղի ունենալ մի քանի փոխանջատում: Օրինակ, 16 կարգանի բազմապատկիչի մի քանի հանգույցներում մեկ տակտի ընթացքում տեղի է ունենում մինչև 20 փոխանջատում: Դրա համար բերված գնահատականը ցածր սահմանային գնահատական է: Այդ գնահատման ժամանակ սխեմայի մուտքին տրված տրամաբանական ազդանշանների միջև եղած կապը հաշվի չի առնված:

Սխեմայում մակաբույծ փոխանջատումների հաշվարկման համար կիրառում են եզակի հապաղումներով սխեմաների մոդելավորման սիմվոլային եղանակը: Նախնական սխեմայի համար եղանակի հիմնական գաղափարը սիմվոլային ֆունկցիաների հավաքածուների ստեղծումն է սխեմայի մուտքերում տրամաբանական արժեքների բոլոր հնարավոր համակցումների (կոմբինացիաների) համար աշխատանքի տարբեր տակտերում: Յուրաքանչյուր սիմվոլիկ ֆունկցիա իրականացվում է բացառող <<ԿԱՄ>> տարրով: Տվյալ մոտեցումը հնարավորություն է տալիս հաշվի առնել սխեմայի բոլոր հնարավոր մակաբույծ փոխանջատումները, որի հիման վրա հաշվարկվում է սպառված հզորության ամենամեծ արժեքը: Միջին կարգի սխեմաների դեպքում մոտեցման թերությունը մեծ աշխատատարությունն է:

ԿՄՕԿ սխեմաների ծախսած հոսանքի գնահատման համար կիրառվում է հավանակային դիագրամների գաղափարը: Այդ դիագրամները կառուցվում են դեպքերի

ցուցակների հիման վրա, որոնց դերում հանդես են գալիս հանգույցի փոխանջատումները:

Ցրման հզորությունը գնահատելիս օգտագործում են $x(t)$ ազդանշանի $D(x)$ փոխանջատման խտությունը, որը որոշվում է որպես $n_x(T)$ փոխանջատումների քանակի և T_c պարբերության հարաբերության սահման, $T_c \rightarrow \infty$ դեպքում, այսինքն՝

$$D(x) = \lim_{T_c \rightarrow \infty} \frac{n_x(T_c)}{T_c} : \quad (2.14)$$

Այստեղից կարելի է հեշտությամբ որոշել ցրման միջին հզորությունը՝

$$P_{av} = \frac{1}{2} V_{dd}^2 \sum_{i=1}^n C_i D(x_i) : \quad (2.15)$$

Բազմամուտք տրամաբանական տարրերի փոխանջատման ակտիվության գնահատման հիմքում ընկած է փոխանջատման հավանականության տարածումը տարրերի մուտքերից դեպի ելքը: Փոխանջատման քանակի գնահատման համար օգտագործվում է տեսակարար փոխանջատման ակտիվության W (Weighed Switching Activity) գաղափարը: W_i –ն որոշում է i –րդ հանգույցի փոխանջատումների միջին թիվը աշխատանքի մեկ տակտի ժամանակ և որոշվում է որպես (k_i) հանգույցի փոխանջատումների քանակի և աշխատանքի բոլոր n տակտերի թվի հարաբերությամբ՝ $W_i = k_i/n$: Այդ դեպքում ամբողջ սխեմայի տեսակարար փոխանջատման ակտիվությունը մեկ տակտի ընթացքում W_{clk} կարող է որոշվել՝

$$W_{clk} = \sum_{i=1}^n W_i S_i , \quad (2.16)$$

որտեղ S_i – ն՝ i –րդ հանգույցին միացված տրամաբանական տարրերի մուտքերի թիվն է:

Այդ դեպքում մեկ սխեմայի աշխատանքի մեկ տակտի ընթացքում ցրման հզորությունը կլինի՝

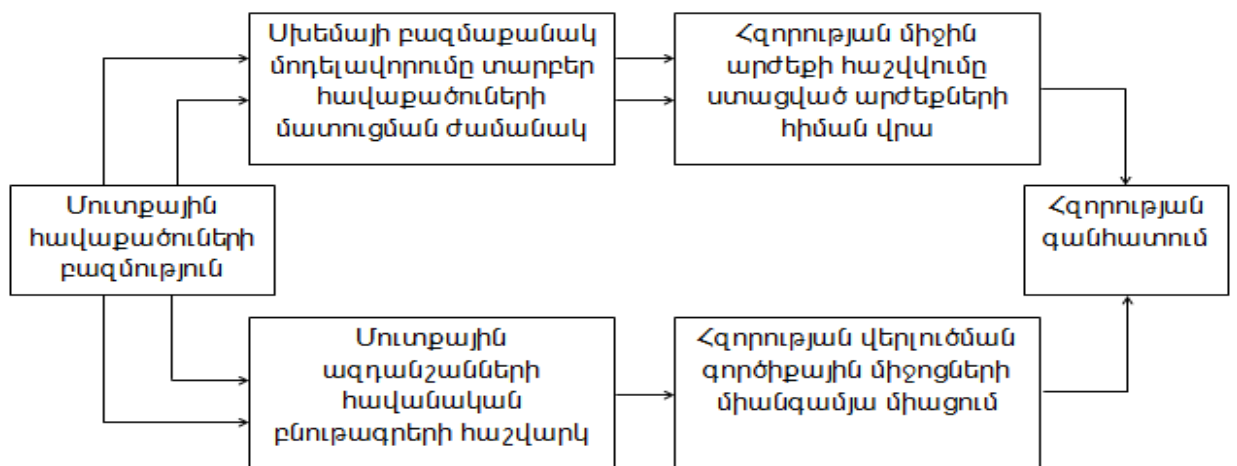
$$P_{av} = \frac{1}{2T_c} V_{dd}^2 C_0 \sum_{i=1}^n W_i S_i , \quad (2.17)$$

որտեղ T_c –ն տակտային իմպուլսի պարբերությունն է, C_0 –ն՝ մեկ մուտքի նորմավորված ունակությունը:

Այս արժեքի վրա հիմնվելով՝ կարելի է ստանալ ինչպես ցրման հզորության պիկային գնահատականը, այնպես էլ ցրման հզորության միջին արժեքի առավելագույն գնահատականը: Բացի դրանից, տրված եղանակով կարելի է հայտնաբերել փոխանջատման բարձր ակտիվություն ունեցող հանգույցները:

Դիտարկվող գնահատման եղանակներն ուղղված են գլխավորապես համակցման սխեմաների փոխանջատման ակտիվության որոշմանը: Հիշող բջիջներ պարունակող սխեմաների համար շատ ավելի դժվար է փոխանջատման ակտիվության որոշումը, քանի որ նախորդ և հաջորդ վիճակների միջև կան ժամանակային հարաբերակցություններ:

Ստատիկ և հավանական եղանակների միջև տարբերությունը բերված է նկ.2.5-ում:



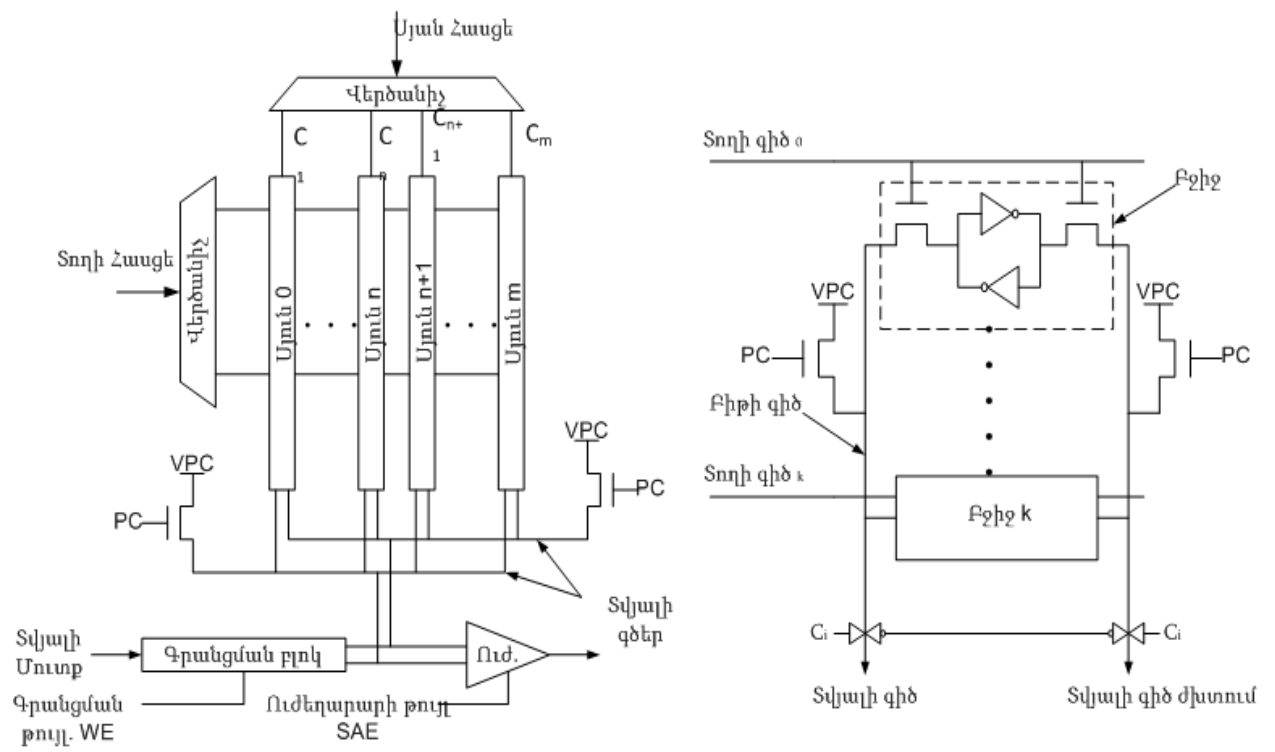
Նկ.2. 5. Ստատիկ և հավանական եղանակների միջև տարբերությունը

Հզորության ցրման գնահատման վերլուծական եղանակը: Քանի որ ցրման հզորությունը սխեմայի կողմից օգտագործած էներգիայի (էներգաօգտագործման) և ժամանակի հարաբերությունն է հետևաբար՝ էներգաօգտագործման գնահատում ասելով հասկանում ենք ՍՕՀՄ-ում ցրված էներգիայի միջին արժեքի գնահատումը (այդ գնահատումը որոշակիորեն տարբերվում է ակնթարթորեն օգտագործված հզորության մեծագույն արժեքի գնահատականից): Դիտարկենք ՍՕՀՄ-ում էներգաօգտագործումը և ժամանակային հապաղումները գրանցման և ընթերցման ժամանակ վերլուծական արտահայտությունների տեսքով: Քանի որ գրանցման և ընթերցման ժամանակ հապաղումները և էներգաօգտագործումը կախված են ՍՕՀՄ կառուցվածքից և սնման

լարումից, ուստի այդ վերլուծական արտահայտություններով կարող ենք կանխատեսել հապաղումները և էներգաօգտագործումը ցանկացած կառուցվածքային և սնման լարման փոփոխության դեպքում: Դիտարկենք ունկությունները ՍՕՀՍ-ում. դրանք երեքն են՝ բիթի գծի ունակությունը. տողի գծի ունակությունը. սվայլի գծի ունակությունը (նկ.2.6): Բիթի գծի ունակությունը հավասար է արտաբերի ունակության (հիշող բջջի թույլատրող տրանզիստորների) և տողերի քանակի արտադրյալին գումարած բիթի գծի ունակությունը, որը սովորաբար հավասար է լինում արտաբերի ունակության և տողերի քանակի արտադրյալի 10%-ին, հետևաբար կարող ենք գրել՝

$$C_{Pq} = C_{արտաբեր} * 2^{տող} + C_{մետ} , \quad (2.18)$$

$$C_{մետ} \approx 0.1 * C_{Pq} : \quad (2.19)$$



Նկ.2. 6. Պարզեցված ՍՕՀՍ-ի կառուցվածքային սխեման

Տողի գծի ունակությունը հավասար է հիշող բջջի թույլատրող տրանզիստորների փականների ունակության և հիշող բջջում առկա սյունների թվի արտադրյալին՝

$$C_{տող} = 2 * C_{փական} * 2^{սյուն} , \quad (2.20)$$

որտեղ (սյուն)-ը սյուններն ընտրելու վերձանիչի մուտքերի քանակն է:

Տվյալի գծի ունակությունը բաղկացած է սյան ընտրման տրանզիստորի արտաբերի ունակությունից և սյունների թվից՝

$$C_{տվյալ} = 2 * C_{արտաբեր} * 2^{սյուն} : \quad (2.21)$$

ՍՕՀՄ-ի էներգաօգտագործումը, ինչպես արդեն ասվել է, բաղկացած է դինամիկ և ստատիկ բաղադրիչներից: Ստատիկ բաղադրիչը պայմանավորված է կորստի հոսանքներով, որոնք առաջանում են սխեմայի ոչ աշխատանքային ռեժիմում: Դինամիկ բաղադրիչը պայմանավորված է լիցքավորման և լիցքաթափման էներգիայով ընթերցման և գրանցման ժամանակ: Դինամիկ բաղադրիչը ընթերցման ժամանակ պայմանավորված է 4 բաղադրիչով՝

- 1) տվյալի գծի լիցքավորման լիցքաթափման էներգիայով,
- 2) տողի գծի լիցքավորման լիցքաթափման էներգիայով,
- 3) բիթի գծի լիցքավորման լիցքաթափման էներգիայով,
- 4) չընտրված բիթի գծերի լիցքաթափման էներգիայով:

Հետևաբար դինամիկ բաղադրիչի համար ընթերցման ժամանակ կարող ենք գրել հետևյալ արտահայտությունը՝

$$E_{ընթ} = C_{տգ} V_{dd}^2 + C_{տվյալ} V_{dd}^2 + C_{բգ} V_{dd}^2 - \frac{1}{2} V_{բգ}^2 (C_{տգ} + C_{բգ}) + (2^{սյուն} - 1) [C_{բգ} V_{dd}^2 - \frac{1}{2} \frac{(C_{բգ} V_{dd} - I_h \Delta T)^2}{C_{բգ}}] , \quad (2.22)$$

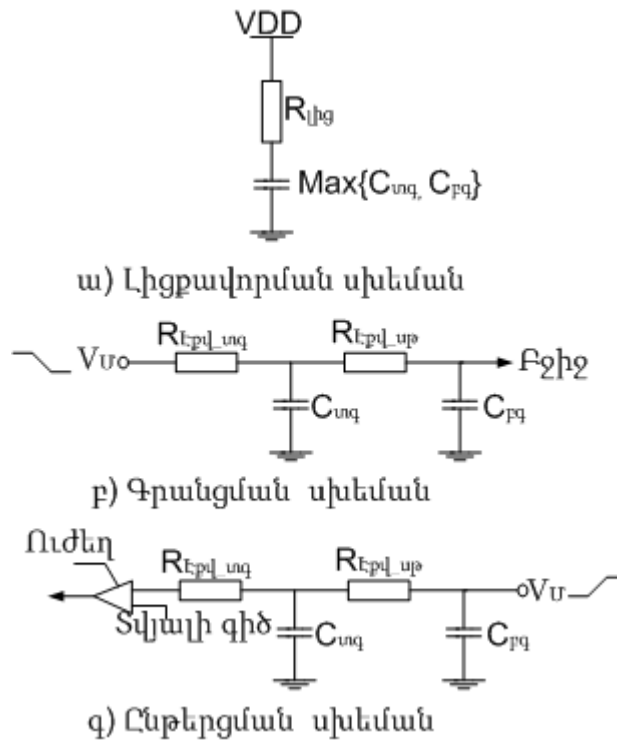
որտեղ $V_{բգ}$ -ն բիթի գծի լարման արժեքն է ընթերցման ավարտի ժամանակ, V_{dd} -ն արտաքին սնման լարումն է, ΔT այն ժամանակն է, երբ թույլատրող տրանզիստորը բաց է, և I_h -ն թույլատրող տրանզիստորով անցնող հոսանքն է հազեցած ռեժիմում, որն արտահայտվում է հետևյալ բանաձևով՝

$$I_h = \frac{\mu_n C_{ox} W}{2L} (V_{\phi U} - V_c)^2 , \quad (2.23)$$

որտեղ μ_n - ը էլեկտրոնի շարժունակությունն է, C_{ox} - ը՝ օքսիդային շերտի ունակությունը, W , L -ը տրանզիստորի երկրաչափական չափերն են՝ լայնություն, երկարություն, $V_{\phi U}$ - ն տրանզիստորի փական - ակունք լարումն է , V_c - ն տրանզիստորի շեմային լարումն է: Դինամիկ բաղադրիչը գրանցման ժամանակ ունի հետևյալ տեսքը՝

$$E_{qp} = C_{unq} V_{dd}^2 + C_{տվյալq} V_{dd}^2 + C_{pq} V_{dd}^2 + (2^{սյուն} - 1) \left[C_{pq} V_{dd}^2 - \frac{1}{2} \frac{(C_{pq} V_{dd} - I_n \Delta T)^2}{C_{pq}} \right] \quad (2.24)$$

Դիտարկենք ՍՕՀՄ-ի հապաղումները գրանցման և ընթերցման դեպքում: Գրանցման և ընթերցման հապաղման ժամանակները վերլուծական տեսքով ստանալու համար դրանք վերածել ենք պարզագույն գծային RC շղթաների, որոնք ունեն նկ.2.7-ում բերված համապատասխան տեսքերը:



Նկ. 2. 7. Լիցքավորման, գրանցման և ընթերցման RC շղթաները

RC շղթաների հապաղման ժամանակները կունենան հետևյալ տեսքերը՝

$$T_{\text{ընթ}} = \tau_{\text{լից}} \ln \left(\frac{V_{dd}}{V_{dd} - V_{\text{լից}}} \right) + \tau_{\text{ընթ-փոփոխ}} \ln \left(\frac{V_{dd}}{V_{pq}} \right) + T_{\text{Ուժ}} , \quad (2.25)$$

$$T_{\text{գր}} = \tau_{\text{լից}} \ln \left(\frac{V_{dd}}{V_{dd} - V_{\text{լից}}} \right) + \tau_{\text{գր-փոփոխ}} \ln \left(\frac{V_{dd}}{V_{qp}} \right) + T_{\text{Շրջում}} , \quad (2.26)$$

որտեղ $V_{\text{լից}}$ -ը առավելագույն լարման արժեքն է լիցքավորող սխեմայի աշխատանքի ավարտին, V_{pq} -ն բիթի գծի վրա լարման արժեքն է ընթերցման ավարտից հետո, $T_{\text{Ուժ}}$ -ը ուժեղարարի հապաղումն է և V_{qp} -ն լարման արժեքն է, որից հետո հիշող բջջում տեղի է ունենում ինֆորմացիայի շրջում, $T_{\text{Շրջում}}$ -ը շրջման հապաղման ժամանակն է, որը

կախված է հիշողության բջջի տրանզիստորների չափերից: $\tau_{լից}$, $\tau_{ընթ-փոփոխ}$, $\tau_{գր-փոփոխ}$ պարամետրերը արտահայտվում են հետևյալ բանաձևերով՝

$$\tau_{լից} = R_{լից} \text{MAX} \{C_{տգ}, C_{բգ}\} \quad (2.27)$$

$$\tau_{ընթ-փոփոխ} = (R_{էկվ-տանող-բջիջ} + R_{էկվ-թույլ-բջիջ})C_{բգ} + (R_{էկվ-տանող-բջիջ} + R_{էկվ-թույլ-բջիջ} + R_{էկվ-սյուն-թույլ})C_{տվյալգ} \quad (2.28)$$

$$\tau_{գր-փոփոխ} = R_{էկվ-տվյալգ}C_{տվյալգ} + (R_{էկվ-տվյալգ} + R_{էկվ-սյուն-թույլ})C_{բգ} \quad (2.29)$$

որտեղ $R_{լից}$ -ը՝ լիցքավորման տրանզիստորի համարժեք դիմադրությունն է, $R_{էկվ-տանող-բջիջ}$ -ը՝ համարժեք տանող բջջի (տրանզիստորի) դիմադրությունը, $R_{էկվ-թույլ-բջիջ}$ -ը՝ համարժեք թույլատրող բջջի (տրանզիստորի) դիմադրությունը, $R_{էկվ-սյուն-թույլ}$ -ը՝ համարժեք թույլատրող սյան (ընտրող փական տրանզիստորի) դիմադրությունը, ընտրող փական - տրանզիստորը միանում է բիթի գծի և տվյալի գծի միջև, $R_{էկվ-տվյալգ}$ -ն տվյալի գծի (տրանզիստորների) համարժեք դիմադրությունն է:

Յուրաքանչյուր տրանզիստորի համար կարելի է գրել հետևյալ արտահայտությունը՝

$$R_{էկվ-յուր-տրանգ} = \frac{2.5}{\mu_{n,p} \frac{W}{L} C_{ox} (V_{dd} - |V_{\tau}|)}, \quad (2.30)$$

որտեղ μ_n , μ_p - ն էլեկտրոնների և խոռոչների շարժունակություններն են:

Այսպիսով, բիթի գիծը տվյալի գծի հետ միանում է ընտրող փական տրանզիստորների միջոցով, հետևաբար՝

$$R_{էկվ-սյուն-թույլ} = \frac{R_{էկվ,n} R_{էկվ,p}}{R_{էկվ,n} + R_{էկվ,p}}, \quad (2.31)$$

որտեղ $R_{էկվ,n}$ $R_{էկվ,p}$ - ն համապատասխանաբար n և p տիպի տրանզիստորների դիմադրություններն են:

2.3. Փոխանջատման ակտիվության գնահատումը ազդանշանի զրոյական հապաղման դեպքում

Եթե ենթադրենք, որ ԿՄՕԿ ստատիկ տարրի մուտքերում ազդանշանների արժեքները անկախ են և բաշխված են հավասարապես (այսինքն բոլոր մուտքային բևեռներում ազդանշանային հավանականությունները 0.5 են), ապա նրա ելքում 1 և 0

ազդանշանների հայտնվելու հավանականությունը պետք է գտնել դրանով իրականացվող ֆունկցիայի իսկության աղյուսակով (դրանք հավասար են ֆունկցիայի աղյուսակում տրված համապատասխանաբար՝ միավոր k^1 և զրոյական k^0 արժեքների քանակին)՝

$$P_e^1 = \frac{k^1}{2^n}, P_e^0 = \frac{k^0}{2^n} : \quad (2.32)$$

Համապատասխանաբար՝ n մուտքերով տարրի էլքն ունի փոխանջատման հետևյալ ակտիվությունը՝

$$W = 2 \frac{k^1 k^0}{2^n 2^n} = 2 \frac{k^1 (2^n - k^1)}{2^{2n}} : \quad (2.33)$$

Օրինակ, ԵՎ, ԿԱՄ, ԵՎ-ՈՉ, ԿԱՄ-ՈՉ տարրերի (աղ.2.1) էլքերում ազդանշանային հավանականությունը և փոխանջատման ակտիվությունը արտահայտվում են հետևյալ ձևով՝

$$P_e^{\Lambda 1} = P_e^{\bar{V} 1} = P_e^{V 0} = P_e^{\bar{\Lambda} 0} = \frac{1}{4} ; P_e^{V 1} = P_e^{\bar{\Lambda} 1} = P_e^{\Lambda 0} = P_e^{\bar{V} 0} = \frac{3}{4} \quad (2.34)$$

$$P_e^{\oplus 1} = P_e^{\oplus 0} = \frac{1}{2} ; E_e^{\Lambda} = E_e^V = E_e^{\bar{V}} = P_e^{\bar{\Lambda}} = \frac{3}{8} ; E_e^{\oplus} = \frac{1}{2} \quad (2.35)$$

Աղյուսակ 2. 1

Իսկության աղյուսակ

Մուտքային արժեքները		Տրամաբանական տարրի էլքային արժեքները					
X	Y	\bar{X}	$X \wedge Y$	$X \vee Y$	$X \oplus Y$	$\overline{X \wedge Y}$	$\overline{X \vee Y}$
0	0	1	0	0	0	1	1
0	1	1	0	1	1	1	0
1	0	0	0	1	1	1	0
1	1	0	1	1	0	0	0

Իրականում տարրի մուտքերում ազդանշանների արժեքների հավասար բաշխման կիրառությունը անհավանական է: Տրամաբանական տարրի էլքում փոխանջատման ակտիվությունը զգալիորեն կախված է նրա մուտքում ազդանշանների հնարավոր բնութագրերից: Այն դեպքում, երբ տարրի մուտքերում ազդանշանները տարածության և

Ժամանակի մեջ չեն փոխազդում, ԵՎ-ՈՉ, ԿԱՄ-ՈՉ պարզ տարրերի և երկմուտք բացառող ԿԱՄ տարրի ազդանշանային հավանականությունները հեշտ կարելի է հաշվել դրանցով իրականացվող ֆունկցիայի իսկության աղյուսակով (աղ.2.1-ի 6-րդ սյունյակ, երբ $n(e) = 2$):

$$P_e^{\bar{\Lambda}} = 1 - \prod_{i=1}^{n(e)} P_i ; P_e^{\bar{V}} = \prod_{i=1}^{n(e)} (1 - P_i) , \quad (2.36)$$

$$P_e^{\oplus} = P_1 + P_2 - 2P_1P_2 , \quad (2.37)$$

որտեղ P_i –ն i մուտքով տարրի ազդանշանային հավանականությունն է:

Ավելի բարդ ֆունկցիաներ իրականացնող տարրերի համար իսկության աղյուսակի կազմումը դժվար է, որի պատճառով վերը նշված գնահատականները կարելի է հաշվել կարգավորված բինարային դիագրամների միջոցով:

2.4. Փոխանջատման ակտիվության հաշվարկը ազդանշանի հապաղման ոչ գրոյական արժեքի դեպքում

Ինչպես նշվել է, ռեալ տարրերի ազդանշանների ոչ գրոյական հապաղման պատճառով սխեմայի ներքին հանգույցի մուտքում ազդանշանները գալիս են տարբեր հապաղումներով, որի հետևանքով հանգույցի ելքում, մինչև նրա կայուն վիճակի հաստատվելը, առաջանում են ազդանշանների մուտքային մակարդից փոխանջատումներ, որը հանգեցնում է հանգույցի էներգաօգտագործման դինամիկ բաղադրիչի աճին, որը ոչ մի ձևով չի արտահայտվում ազդանշանների գրոյական հապաղման հաշվարկման գնահատականներում: Սխեմայի ներքին հանգույցների էներգաօգտագործման գնահատման եղանակները ազդանշանի գրոյական հապաղման ենթադրության մեջ հիմնված են ավելի ընդհանուր գաղափարների վրա, քան ազդանշանային հավանականությունը և փոխանջատման ակտիվությունը, օրինակ, հավասարակշռված հավանականությունը և փոխանջատման խտությունը: Այդ բնութագրերով որոշվում է ազդանշանի վարքագիծը ժամանակի մեջ, և ոչ միայն հավասարակշռված տակտային իմպուլսի ժամանակ: Ենթադրվում է, որ $x(t)$

տրամաբանական ազդանշանը 0-ից 1 և 1-ից 0 արժեքների հերթափոխման գործընթաց է ժամանակի ցանկացած պահին $t \in (-\infty, +\infty)$ ժամանակային միջակայքում:

Տրամաբանական $x(t)$ ազդանշանի հավասարակշռված P_x հավանականությունը որոշվում է որպես միջին բաժին, որի ընթացքում ազդանշանն ունի 1 արժեք՝

$$P_x = \lim_{T \rightarrow \infty} \frac{1}{T} \int_{-\frac{T}{2}}^{+\frac{T}{2}} x(t) dt : \quad (2.38)$$

Ի տարբերություն ազդանշանային հավանականության, հավասարակշռման հավանականությունը կախված է սխեմայի ներքին հապաղումներից և հաշվի է առնում դրանք: Ազդանշանային զրոյական հապաղման ենթադրության մեջ հավասարակշռված հավանականությունը հանգեցնում է ազդանշանային հավանականությանը:

Քանի որ փոխանջատման խտությունը կախված է սխեմայի ներքին հապաղումից, ուստի փոխանջատման ակտիվությունը անցումային խտության ցածր արժեքն է: T_c տակտի տևողություն ունեցող սինքրոն սխեմաների փոխանջատման խտության և փոխանջատման ակտիվության միջև կա հետևյալ կապը՝

$$D_x \geq \frac{W_x}{T_c} : \quad (2.39)$$

Կապը տեղի ունի ազդանշանների զրոյական հապաղման դեպքում:

Սխեմայի ներքին հանգույցի փոխանջատման խտությունը հաշվելիս ենթադրվում է, որ ազդանշանների փոխանջատման խտությունները նրա մուտքում տրված են: Եթե y տարրի x_i մուտքերը տարածականորեն անկախ են, ապա ազդանշանի փոխանջատման խտությունը նրա ելքում հաշվվում է հետևյալ կերպ՝

$$D_y = \sum_{i=1}^n P \left(\frac{dy}{dx_i} \right) D_{xi} : \quad (2.40)$$

Եթե y ֆունկցիան կախված է x բուլյան փոփոխականից, y բուլյան տարբերությունը x փոփոխականի նկատմամբ կորոշվի որպես՝

$$\frac{dy}{dx} = y|_{x=1} \oplus y|_{x=0} : \quad (2.41)$$

Բուլյան տարբերությունը տալիս է տրամաբանական տեսքով y ֆունկցիայի կախվածությունը x արգումենտից կամ մուտքային x ազդանշանի ազդեցությունը y

տարրի էլքում ազդանշանի արժեքի վրա: Եթե $\frac{dy}{dx} = 1$, ապա x –ի արժեքի ցանկացած փոփոխություն կբերի y ֆունկցիայի արժեքի փոփոխման: $P\left(\frac{dy}{dx}\right)$ – ով որոշվում է այն հավանականությունը, որ մուտքային x ազդանշանի ցանկացած փոփոխություն կարտահայտվի y տարրի վրա, իսկ $P\left(\frac{dy}{dx}\right)D_x$ –ը x ազդանշանի ներդրումն է y տարրի էլքային բևեռի փոխանջատման ակտիվության արժեքում:

Փոխանջատման խտության (2.40) բանաձևով հաշվելիս հաշվի չի առնվել ազդանշանների տարածական հարաբերակցությունը, բայց մոտավոր ձևով հաշվի են առնվել խափանումները, որոնք ուղեկցվում են անցումային գործընթացներով: Պետք է նշենք, որ (2.40) բանաձևը ստացվել է տարրի մուտքի վրա ազդանշանի փոխանջատման տարածամանակային ենթադրությամբ: Նրա կիրառումը մուտքում ազդանշանի միաժամանակյա փոխանջատման դեպքում հանգեցնում է փոխանջատման հավանականության ոչ ճշգրիտ հաշվման:

2.5. Սխեմայի միջոցով հավանական տեղեկատվության տարածումը

Եթե տրված են սխեմայի մուտքային ազդանշանների ազդանշանային հավանականությունները, դրանք կարող են տարածվել սխեմայի տարրերի էլքերում և նրա բոլոր էլքային բևեռներում [90]: Այդ ձևով կարող են հաշվարկվել սխեմայի բոլոր բևեռների փոխանջատման ակտիվությունները և համապատասխանաբար՝ սխեմայի փոխանջատման ակտիվությունը ամբողջապես: Սխեմայի հանգույցների համար ազդանշանային հավանականությունը կարելի է գրել՝ օգտվելով (2.12), (2.36) և (2.37) բանաձևերից այն դեպքում, եթե նրա բոլոր մուտքերում իրականացվում է տարածական և ժամանակային անկախության պայմանը, և տարրն ինքը ունի զրոյական հապաղում: Եթե նույնիսկ անկախության պահանջն իրագործվում է սխեմայի մուտքային ազդանշանների համար, այն կարող է տեղի չունենալ ներքին տարրերի մուտքային ազդանշանների համար: Անկախության պայմանի խախտման պատճառ կարող են լինել էլքերում տարրերի ճյուղավորումը և հետադարձ կապի գծերը:

Մասնավոր դեպքում սխեմայի բոլոր տարրերի մուտքերի անկախության բավարար պայման են ծառանման սխեմաները: Այդ սխեմաների տարրերի համար ազդանշանային հավանականության հաշվումը (2.12), (2.36) և (2.37) բանաձևերով ելքային բևեռների համար տալիս է հավանականության ճշգրիտ արժեքներ: Այլ սխեմաների համար (որտեղ կա առնվազն մեկ բևեռ, որ սնում է մեկից ավելի տարր) այս բանաձևերով հավանականության հաշվումը բավական մոտ է ազդանշանային հավանականության արժեքներին:

Սխեմայի մուտքում անկախ ազդանշան ունեցող որևէ հանգույցի մուտքում ազդանշանի հավանականության հաշվման ճշգրիտ եղանակները հիմնված են այդ հանգույցով իրականացվող $f(x)$ գլոբալ ֆունկցիայի որոշման վրա, այդ ֆունկցիայի արգումենտ են x_i մուտքային փոփոխականները, որոնք համապատասխանում են սխեմայի մուտքերին: Այդ եղանակներից մեկը հիմնված է $f(x)$ ֆունկցիայի դիզյունկտիվ նորմալ (ԴՆՁ) D ձևի վրա: ԴՆՁ-ի առանձնահատկությունն այն է, որ նրա բոլոր կոնյունկցիաները լրիվ և համապատասխանաբար փոխադարձ բացառող են՝ բոլոր $i \neq j$ համար, այն հավանականությամբ, որ $P_{ki}P_{kj} = 1$, հավասար է 0, քանի որ կգտնվի այս կոնյունկցիայի մեջ մտնող $P_{xi}P_{xi} = 0$ ինվերսիոն տեսքով առնվազն մեկ փոփոխական: ԴՆՁ D -ի 1 արժեք ընդունելու հավանականությունը՝

$$P_D = 1 - \prod_{i=1}^{n(D)} (1 - P_{ki}), \quad (2.42)$$

որտեղ $n(D)$ –ն ԿԴՆՁ–ում կոնյունկցիաների թիվն է:

Այս բանաձևը $n(D) = 2$ -ի համար փոխակերպվում է $P_D = P_1 + P_2 - P_1P_2$, իսկ ընդհանուր դեպքում, երբ $n(D) > 2$, պարունակում է $\sum_{i=1}^{n(D)} P_{ki}$ գումարը, P_{ki} ազդանշանային հավանականությունների արժեքը ԴՆՁ-ի կոնյունկցիայի համար՝ հանած բոլոր հնարավոր P_{ki} հավանական արտադրյալներն այլ կոնյունկցիաների համար, լրիվ կոնյունկցիայի դեպքում այդ արտադրյալները հավասար են զրոյի: Հետևաբար ԴՆՁ D -ի ազդանշանային հավանականությունը՝

$$P_D = \sum_{i=1}^{n(D)} P_{ki} : \quad (2.43)$$

Սխեմայի ներքին բևեռների ազդանշանային հավանականության հաշվման մյուս ճշգրիտ եղանակը հիմնված է կարգավորված բինարային դիագրամների հաշվման (ԿԴՆՀ) վրա, որը կառուցում են վերլուծվող սխեմայի բևեռներում իրականացվող գլոբալ ֆունկցիայի համար: Այս եղանակն ունի գծային բարդություն, որը համեմատական է դիագրամների գագաթների թվին: Դիտարկվող ԿԴՆՀ հանգույցին տրվող ազդանշանային հավանականության հաշվման դեպքում իրականացվում է ԿԴՆՀ-ի գագաթների դիտարկում, սկսած տերմինալային գագաթներից, որոնք հիմքում նշված են 0 և 1 նշաններով: Յուրաքանչյուր ոչ տերմինալային b գագաթի համար, որը նշված է x_i արգումենտով, հաշվվում է այդ գագաթին հասնելու հավանականությունը՝

$$P_b = P_{x_i}P_{b1} + P_{\overline{x_i}}P_{b0}, \quad (2.44)$$

որտեղ $b1$ և $b0$ –ն գագաթները նշող փոփոխականներ են, որոնք կապված են b գագաթի հետ աղեղով, նշանակված 1 և 0 թվանշաններով և համապատասխան գործակցով ֆունկցիայի բաշխումը x_i փոփոխականով, $b1$ և $b0$ –ն համապատասխանում են $f x_i$ և $f \overline{x_i}$ գործակիցներին f ֆունկցիայի x_i արգումենտով դիզյունկտիվ բաշխմանը և ֆունկցիայի i –րդ արգումենտի համար $P_{\overline{x_i}}$ 1 ազդանշանային հավանականությունները, P_{b1} և P_{b0} հավանականությունները հաշվված $b1$ և $b0$ գագաթների համար:

(2.44) բանաձևի ճշմարտությունը բխում է այն նույն ենթադրությունից, ինչ որ $P_D = \prod_{i=1}^{n(D)} P_{ki}$ հավասարման ճշմարտացիությունը ԴՆՁ-ի համար:

Ցավոք, այս երկու ալգորիթմները բավականին աշխատատար են, քանի որ պահանջում են կատարյալ ԴՆՁ-ի կառուցում կամ ԿԴՆՀ գլոբալ ֆունկցիայի իրականացում սխեմայի յուրաքանչյուր բևեռում: Ավելի պարզ է (2.41) ալգորիթմը, որը հիմնված է մուտքերից դեպի ելքեր հավանականության տարածման վրա (ազդանշանային հավանականությունները պետք է տրված լինեն): Յուրաքանչյուր e տարրի համար, որի P_{ei} մուտքի համար արդեն գտնվել են ազդանշանային հավանականությունների հանրահաշվական արտահայտությունները, գրվում են ազդանշանային հավանականությունների հանրահաշվական արտահայտություններ՝ այդ տարրերով իրականացվող ֆունկցիային և (2.36), (2.37) բանաձևերին համապատասխան: Բոլոր հավանականությունների համար գտնված

արտահայտություններում իջեցվում են աստիճանային նշանները, այսինքն՝ բոլոր $P_{ei}^k (k > 1)$ -երը փոխարինվում են P_{ei} -ով: Քանի որ փոքր էներգասպառմամբ սխեմաների սինթեզի պրոցեսում հավանականության հաշվարկը կատարվում է բազմաթիվ անգամներ, գործնականում կիրառում են ոչ թե ճիշտ գնահատական տվող աշխատատար եղանակները, այլ ավելի հասարակ, բարձր ճշտություն չերաշխավորող հավանականության հաշվման եղանակ: Այս եղանակը հիմնված է մուտքերից ելքեր ազդանշանային հավանականություն արժեքների կառուցման վրա. սկսած սխեմայի մուտքերից, տրված P_{xi} ազդանշանային հավանականությամբ, (2.12), (2.36) և (2.37) բանաձևերով, հաշվում են բոլոր բևեռների հավանականությունները:

Դիցուք սխեմայի բևեռների վրա ազդանշանային հավանականությունները և փոխանջատման ակտիվություններն ունեն հետևյալ արժեքները՝

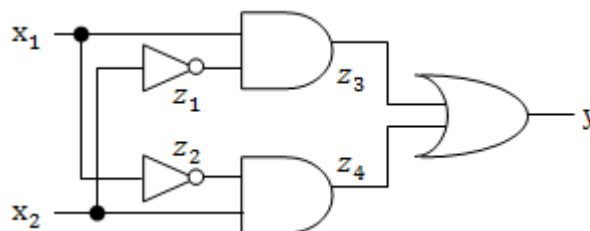
$$P_{x1} = 0.2 ; P_{x2} = 0.7 ; W_{x1} = 0.32 ; W_{x2} = 0.42 : \quad (2.45)$$

Տարբեր եղանակներով հաշվենք նախագծվող սխեմայի բևեռներում ազդանշանային հավանականությունները և փոխանջատման ակտիվությունները նկ.42-ում պատկերված սխեմայի համար:

$$\begin{aligned} P_{z1} = P_{\overline{x2}} = 0.3 , \quad P_{z2} = P_{\overline{x1}} = 0.8 , \\ P_{z3} = 0.06 , \quad P_{z4} = 0.56 , \quad P_y^1 = 0.5864 , \\ W_{z3} = 0.1128 , \quad W_{z4} = 0.4928 , \quad W_y^1 = 0.4851 : \end{aligned} \quad (2.46)$$

Նկ.2.8-ում տրված սխեմայի ազդանշանային հավանականության հաշվումը ԿԴՆՀ ֆունկցիայով (նկ.2.9) (2.36) բանաձևի համաձայն տալիս է հետևյալ արդյունքները՝

$$\begin{aligned} P_{b1} = P_{\overline{x2}} = 0.3 , \quad P_{b2} = P_{x2} = 0.7 , \\ P_{b3} = P_{x1}P_{\overline{x2}} + P_{\overline{x1}}P_{x2} = 0.62 , \quad W_y^2 = 0.4712 : \end{aligned}$$

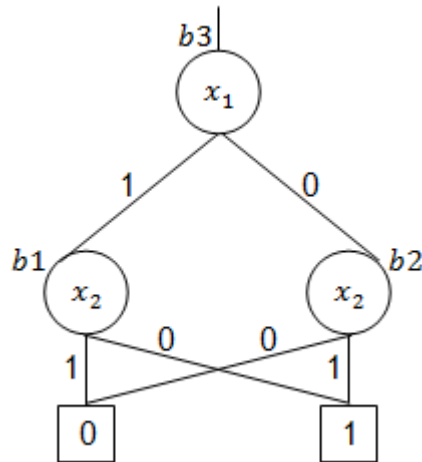


Նկ.2. 8. Բացառող ԿԱՄ ֆունկցիան իրականացնող սխեման

Բացառող ԿԱՄ ֆունկցիայի համար (2.40) բանաձևով հաշված ազդանշանային հավանականության արդյունքը համընկնում է ԿԴՆՀ-ի օգտագործմամբ հաշված արդյունքների հետ՝

$$P_y^{\oplus} = P_{x_1} + P_{x_2} - 2P_{x_1}P_{x_2} = 0.9 - 0.28 = 0.62 ,$$

$$W_y^2 = 0.4712 : \quad (2.47)$$



Նկ.2. 9. Բացառող ԿԱՄ ֆունկցիայի որոշման բինարային դիագրամը

W_y^1 (2.47) և W_y^2 (2.48) հավանականությունների միջև տարբերությունը կլինի՝

$$W_y^1 - W_y^2 = 0.0139 :$$

Այդ տարբերությունը կամ սխալանքը շատ փոքր մեծություն է՝ մոտ 2,9%, ավելի բարդ սխեմաների համար այս տարբերությունը կաճի: Երկրորդ դեպքում պետք է կառուցել ԿԴՆՀ, որը բարդ սխեմաների համար դժվար է: Տարբերությունը հաշվարկներում ստացվում է այն պատճառով, որ ներքին տարրերի մուտքերի ազդանշանների արժեքները փոխազդում են, որի պատճառով սխեմայի բևեռներում տարածական անկախությունը խախտվում է:

Եթե տրված են սխեմայի մուտքերում ազդանշանային հավանականության և փոխանջատման ակտիվության արժեքները, ապա սխեմայի մեկ անցումով կարող են հաշվարկվել փոխանջատումների խտությունը սխեմայի բոլոր հանգույցներում, նաև սխեմայով ցրված հզորության գնահատականը հետևյալ բանաձևով, որը նման է (2.17) բանաձևին՝

$$P_s = \frac{1}{2} V_{dd}^2 f_{clk} \sum_{i=1}^n D_i C_i : \quad (2.48)$$

$P \left(\frac{dy}{dx_i} \right)$ հավանականությունների հաշվման համար պետք է տարածել սխեմայի մուտքերից P_x հավասարակշռված հավանականությունները, որը կարող է իրականացվել այնպես, ինչպես դա արվում է ազդանշանային հավանականության տարածման ժամանակ, երբ սխեմայով թույլատրված են զրոյական հապաղումները, եթե ընդունենք, որ բոլոր հապաղումները դուրս են բերված սխեմայից մեկ հապաղման տեսքով, որը միացված է տրամաբանական ֆունկցիան իրականացնող սխեմայի մուտքին: Հետևաբար, սխեմայի y հանգույցի P_y հավասարակշռված հավանականության հաշվման ժամանակ կարելի է օգտագործել ճշգրիտ եղանակներից մեկը. օրինակ, առաջարկվում է օգտագործել ԿԴՆՀ, որի օգնությամբ հեշտությամբ կարելի է որոշել բուլյան տարբերությունները: Օրինակ, հասարակ $y = \bar{x}$, $y = x_1 x_2$, $y = \overline{x_1 x_2}$, $y = x_1 \vee x_2$, $y = \overline{x_1 \vee x_2}$, $y = x_1 \oplus x_2$ ֆունկցիաներ իրականացնող տարրերի համար ելքերում ազդանշանների փոխանցատման խտությունը հաշվվում է հետևյալ ձևով՝

$$\frac{dy}{dx} = 1, D_y^- = D_x, \quad (2.49)$$

$$\frac{dy}{dx_1} = x_2, \frac{dy}{dx_2} = x_1 \text{ և } D_y^\wedge = D_y^{\bar{\wedge}} = P_{x_2} D_{x_1} + P_{x_1} D_{x_2}, \quad (2.50)$$

$$\frac{dy}{dx_1} = x_2, \frac{dy}{dx_2} = \bar{x}_1 \text{ և } D_y^\vee = D_y^{\bar{\vee}} = (1 - P_{x_2}) D_{x_1} + (1 - P_{x_1}) D_{x_2}, \quad (2.51)$$

$$\frac{dy}{dx_1} = \frac{dy}{dx_2} = 1 \text{ և } D_y^\oplus = D_{x_1} + D_{x_2} : \quad (2.52)$$

Հաշվենք փոխանցատման խտությունը նկ.46-ում տրված սխեմայի համար: Ենթադրենք սխեմայի մուտքային բևեռների համար հավասարակշռված հավանականությունը և նրան համապատասխան փոխանցատման խտությունը ունեն այն նույն արժեքները, որ ունեն ազդանշանային հավանականությունը և փոխանցատման ակտիվությունը. վերը նշված օրինակի դեպքում՝

$$P_{x_1} = 0.2, P_{x_2} = 0.7, D_{x_1} = 0.32, D_{x_2} = 0.42 :$$

Սխեմայի բևեռների համար հաշվարկված հավանականությունը և փոխանջատման խտությունը, համաձայն (2.31), (2.24)–(2.26) բանաձևերի, ունեն հետևյալ արժեքները՝ $P_{z1} = 0.3, P_{z2} = 0.8, P_{z3} = 0.06, P_{z4} = 0.56, D_{z1} = 0.42,$
 $D_{z2} = 0.32, D_{z3} = 0.18, D_{z4} = 0.56, D_y^1 = 0.6056 :$

Փոխանջատման խտության հաշվումը բացառող ԿԱՄ ֆունկցիայի համար (2.16) բանաձևով տալիս է $D_y^2 = 0.74 : D_y^1 = 0.6056$ և $D_y^2 = 0.74$ փոխանջատման խտությունների միջև տարբերությունը կլինի՝ $D_y^1 - D_y^2 = 0.1344$, որը կազմում է 18.16%: Ներքին տարրերի մուտքերում ազդանշանների հարաբերակցությունից բացի, ստացված արժեքում հիմնական ներդրումը կատարում են ազդանշանների ոչ զրոյական հապաղումները, անհավասարակշռություն մտցնում են այդ տարրերի մուտքերում ազդանշանների՝ ժամանակի մեջ, ոչ զրոյական հապաղումները: Փոխանջատման խտության $D_y^2 = 0.74$ և փոխանջատման $W_y^2 = 0.4712$ ակտիվության տարբերությունը 0.2688 է կամ ամբողջ օգտագործված դինամիկ հզորության 36%-ը: Հզորության այդ բաժինն առաջանում է ի հաշիվ մակաբույծ անցումների ժամանակ փոխանջատման ինտենսիվության:

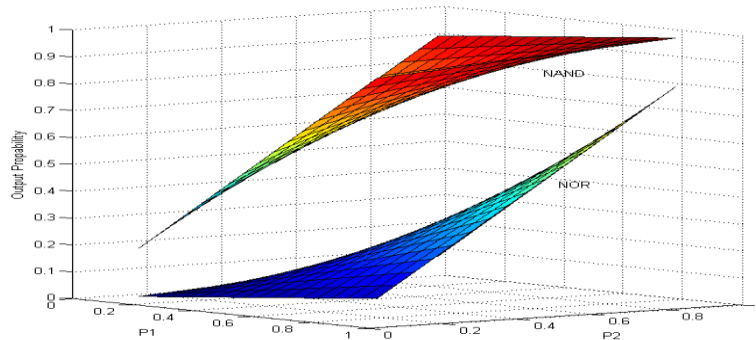
2.6. ԿՍՕԿ ՍՕՀՄ-ի ցրման հզորության փոքրացման համար ընդհանրացված մեթոդի մշակումը և փորձարկումը տրված ֆունկցիայով տրամաբանական սխեմայի հիման վրա

Դիտարկենք ԵՎ-ՈՉ և ԿԱՄ-ՈՉ բազիսային տարրերի փոխանջատման ակտիվությունը և փոխանջատման հավանականությունը:

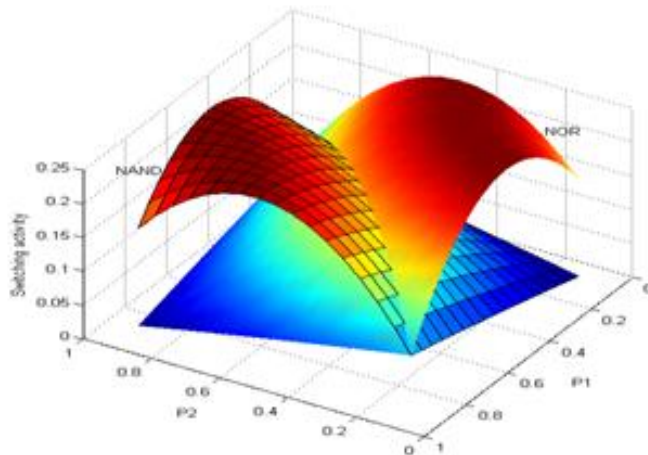
$W(P)$ տարրի փոխանջատման ակտիվությունը ֆիզիկական մեծություն է, որը բնութագրում է ելքում տրամաբանական ազդանշանի փոխանջատման հաճախությունը: Հանգույցի $P(x)$ փոխանջատման հավանականությունը աշխատանքային տակտերի միջին թվի, որոնցում հանգույցը գտնվում է տրամաբանական 1 վիճակում, և աշխատանքի բոլոր տակտերի թվի հարաբերությունն է:

Ելնելով իսկության աղյուսակից՝ յուրաքանչյուր տրամաբանական տարրի համար որոշված է ազդանշանային հավանականության հաշվման բանաձև:

Դիտարկենք երկմուտք ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տարրերի էլքային ազդանշանի հավանականությունը և փոխանջատման ակտիվությունը, որոնք բերված են նկ.2.10 և 2.11-ում:



Նկ.2. 10. Ելքային ազդանշանի հավանականություն



Նկ.2. 11. Ելքային ազդանշանի փոխանջատման ակտիվություն

Նկ.2.10-ից երևում է, որ հավասար մուտքային ազդանշանների հավանականության դեպքում էլքային ազդանշանի հավանականությունը ԵՎ-ՈՉ տրամաբանական տարրի դեպքում ավելի մեծ է, քան ԿԱՄ-ՈՉ տարրինը: Ցրման հզորության տեսանկյունից կարևորագույն պարամետրը փոխանջատման ակտիվությունն է: Ինչպես երևում է նկ.2.11-ից, փոքր մուտքային ազդանշանների հավանականության դեպքում նպատակահարմար է օգտագործել ԿԱՄ-ՈՉ տրամաբանական տարրը, իսկ մեծ հավանականությամբ մուտքային ազդանշանների

դեպքում՝ ԵՎ-ՈՉ տարրը: Այլ կերպ ասած՝ այն հանգույցները, որտեղ ազդանշանները շատ արագ են փոխանջատվում, պետք է կիրառել ԵՎ-ՈՉ տրամաբանական տարրը, իսկ քիչ փոխանջատվող հանգույցում՝ ԿԱՄ-ՈՉ տրամաբանական տարրը: Աշխատանքում դիտարկվել են տարրի փոխանջատման ակտիվության հաշվման երկու տարբերակ:

Առաջին տարբերակ՝

$$w(p) = 2p(1 - p), \quad (2.53)$$

որտեղ w –ն հանգույցի ելքային փոխանջատման ակտիվությունն է, p –ն՝ ազդանշանային փոխանջատման հավանականությունը:

Երկրորդ տարբերակ՝

$$w(p) = p_1 w_2 * p_2 w_1, \quad (2.54)$$

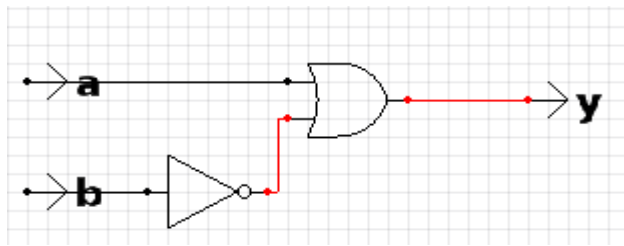
որտեղ w –ն հանգույցի ելքային փոխանջատման ակտիվությունն է, p_1 և p_2 – ը՝ տարրի մուտքում փոխանջատման հավանականությունը է, w_1 և w_2 –ը տարրի մուտքերում փոխանջատման ակտիվություններն են:

Ընդհանուր փոխանջատման ակտիվությունը որոշվում է՝ որպես սխեմայի հանգույցների բոլոր բաղադրիչների փոխանջատման ակտիվությունների գումար

$$W = \sum_i w_i, \quad (2.55)$$

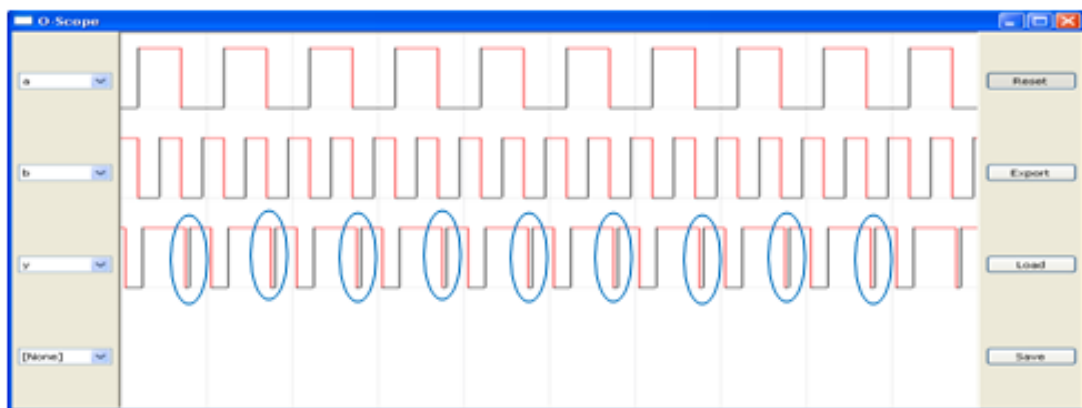
որքան մեծ է w –ն, այնքան բարձր է սխեմայի էներգաօգտագործումը:

Գոյություն ունեցող բազմամուտք տրամաբանական տարրի կառուցման ալգորիթմով սինթեզի արդյունքում հնարավոր է ստանալ ամենափոքր փոխանջատման ակտիվությունը, և դինամիկ հզորությունը հաշվի չի առնում, թե որ սինթեզված սխեմայում մուտքերից ելք ազդանշանները կարող են տարածվել տարբեր ճանապարհներով (փոխանջատման ակտիվությամբ): Այսպիսի դեպքերում կարող են կեղծ ազդանշաններ առաջանալ ելքում (նկ2.12): Այս խնդրի լուծման համար կարելի է օգտագործել տրամաբանական տարրեր՝ թույլտվության ազդանշանով, որը սակայն կարող է հանգեցնել լրացուցիչ enable ազդանշանային գծի և սահմանափակել մեթոդի կիրառությունը մեծ ինտեգրացիայի աստիճանով ԳՄԻՍ-երում:



Նկ.2. 12. Կեղծ ազդանշանի առաջացման սխեմա

Նկ. 2.13-ում բերված են նկ. 2.12-ում բերված սխեմայի մոդելավորման արդյունքները, որոնցում հաստատվում է կեղծ ազդանշանների առաջացումը (առնված են օղակի մեջ):



Նկ.2. 13. Կեղծ ազդանշանի սխեմայի մոդելավորման արդյունքները

Մեր կողմից մշակվել է ԿՄՕԿ ՍՕՀՄ-ի ցրման հզորության նվազարկման ընդհանրացված մեթոդ, որը հնարավորություն է տալիս փոքրացնել մուտքից ելք ազդանշանի տարածման ճանապարհների տարբերությունը [107]: Այդ խնդրի լուծման համար առաջարկվում է ավելացնել լրացուցիչ շրջիչային զույգ (ռեպլիկ), որպեսզի չխախտվի տրամաբանությունը, և մտցվում է ազդանշանի տարածման ճանապարհի շեմային արժեքի հասկացություն: Շեմային արժեքը ԳՄԻՄ-ի լավարկման չափորոշիչ է: Ազդանշանի տարածման ճանապարհի այս $W(1) - W(2) < t$ պայմանի կատարման դեպքում բացառվում է շրջիչային զույգի կիրառման անհրաժեշտությունը: Մշակված մեթոդի էությունը սինթեզի ալգորիթմի տեսքով կարելի է ներկայացնել հետևյալ ձևով.

- 1) տրվում է ֆունցիան, որի համար պետք է հաշվենք փոխանջատման ակտիվությունը կոնյունկտիվ նորմալ (ԿՆՏ) կամ դեզյունկտիվ նորմալ տեսքերով (ԴՆՏ),

2) Կազմվում է մուտքային ազդանշանների հավանականությունների վեկտորը $P = |P_1, P_2, P_3, P_4, \dots, P_n|$:

3) Այս $P = |p_1, p_2, p_3, p_4, \dots, p_n|$ հավանականության վեկտորից ընտրվում է այն գույգը, որի փոխանջատման ակտիվությունը ամենափոքրն է $\lim(\text{գույգ } P_1 \dots P_n) = \min$ վերը դիտարկված բանաձևերի հիման վրա և հավանականության վեկտորի մեջ տվյալ գույգ հավանականությունը փոխարինվում է նոր տրամաբանական տարրի ազդանշանի հավանականությամբ $P = |P_1, P_2, P_3, P_4, \dots, P_n|$:

4) 3-րդ կետի գործողությունը կատարվում է այնքան ժամանակ, մինչև հավանականությունների վեկտորի պարունակությունը հավասար լինի 1:

5) Ընտրվում է մուտքից ելք երկու տարբեր ճանապարհ, որոնց փոխանջատման ակտիվություններն են $W(1) = m$, $W(2) = n$, ընդ որում, $m > n$:

6) Հաշվվում է փոխանջատման ակտիվությունների $W(1) - W(2) = m - n$ տարբերությունը:

7) Տրվում է $t = x$ շեմային արժեքը, ըստ ընտրված տեխնոլոգիայի, որը կարող է փոփոխվել 0.3-2 միջակայքում:

8) Ավելացվում է շրջիչային ռեպլիկ, եթե $W(1) - W(2) > t$ կամ $m - n > x$:

9) Հաշվվում է շրջիչային ռեպլիկի փոխանջատման ակտիվությունը՝ $r = W(\text{ռեպ})$:

10) Հաշվվում է շրջիչային ռեպլիկի գույգերի d քանակը՝

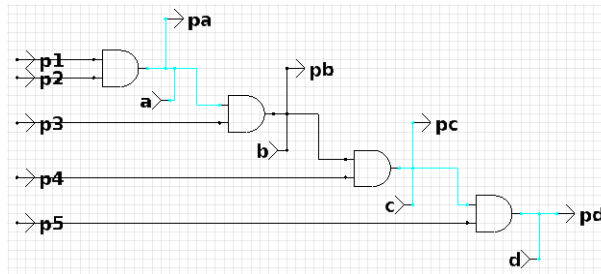
$$d = \frac{W(1) - W(2)}{W(\text{ռեպ})} :$$

Բաժանման ժամանակ վերցվում է ստացված արդյունքի ամբողջ մասը:

11) Կարճ ճանապարհի վրա ավելացվում է d քանակով ռեպլիկ և ստուգվում հետևյալ պայմանը՝ $|(n + d * r - m) \leq x$, բավարարեց ալգորիթմի ավարտ: Հակառակ դեպքում կարճ ճանապարհի վրա նաև ավելացվում է $d-1$ և $d+1$ քանակի ռեպլիկ: Դիտարկված երեք տարբերակից ընտրվում է փոքրագույն տարբերությամբ:

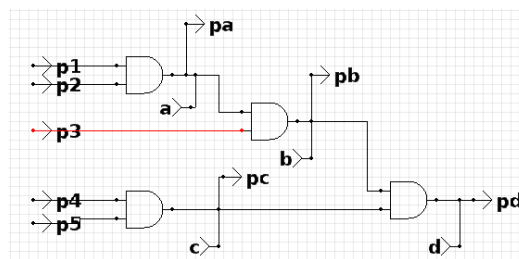
Առաջարկված մեթոդի փորձարկումները բերված են տրված ֆունկցիայով տրամաբանական սխեմայի համար: Դիտարկենք ճանապարհների տարբերությունը վերացնելու մեթոդի կիրառությունը $Y = p_1 * p_2 * p_3 * p_4 * p_5$ ԿՆՁ ֆունկցիայի համար,

որտեղ մուտքերի ազդանշանների հավանականությունները հավասար են իրար $p_1 = p_2 = p_3 = p_4 = p_5 = 0.5$: Կիրառելով վերը դիտարկված ալգորիթմի առաջին 4 քայլը՝ կատանանք ամենափոքր փոխանջատման ակտիվությամբ (ամենափոքր ցրման հզորությամբ) սխեման (նկ.2.14):



Նկ.2. 14. Ամենափոքր փոխանջատման ակտիվությամբ սխեման

Օրինակի համեմատման համար դիտարկենք նույն ֆունկցիան իրագործող մեկ այլ սխեմա (նկ.2.15):



Նկ.2. 15. Սխեմայի երկրորդ տարբերակը

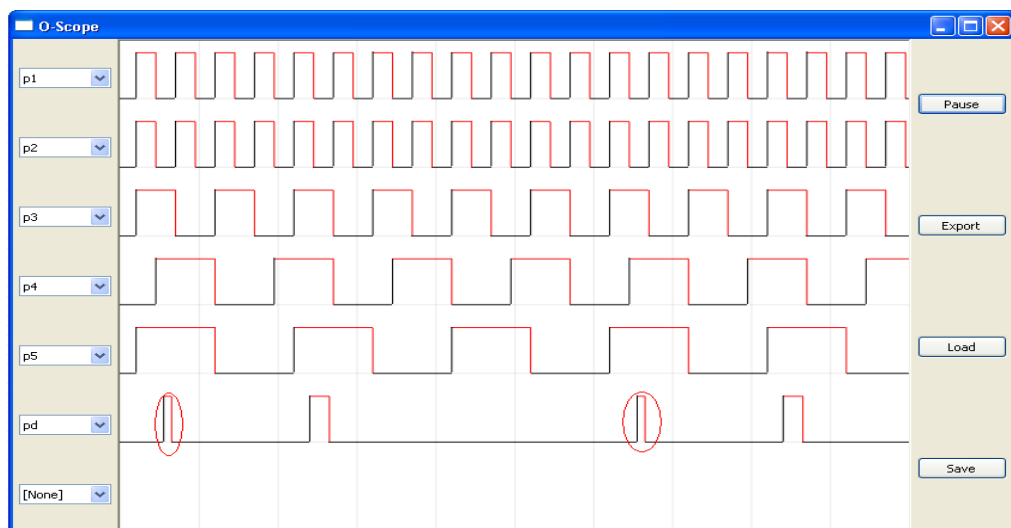
Հաշվելով փոխանջատման ակտիվությունները դիտարկված սխեմաների համար՝ ստանում ենք, որ նկ.2.14-ի սխեմայի համար փոխանջատման ակտիվությունը ($W(\text{Total})=0.7713$) է, իսկ նկ.2.15-ի համար՝ ($W(\text{Total})=1.0292$), որով ապացուցվում է, որ նկ.2.14-ում բերված սխեման ամենափոքր փոխանջատման ակտիվությամբ (ամենափոքր ցրման հզորությամբ) սխեման է: Նկ.2.16-ում և 2.17-ում բերված են մոդելավորման արդյունքները դիտարկված սխեմաների համար, որտեղ ակնհայտ է կեղծ ազդանշանների առկայությունը (առնված են օղակների մեջ): Դիտարկված սխեման կառուցենք ԵՎ-ՈՉ և ԿԱՄ-ՈՉ բազիսի հիման վրա (նկ.2.18): Այս սխեմայի համար (աղ.2.2) հաշվելով փոխանջատման ակտիվությունները մուտքերից դեպի ելք երեք ճանապարհի՝ 1) a, b, d, e; 2) d, e; 3) c, e. դեպքում կատանանք՝

1. $W(\text{Total}) = W(a) + W(b) + W(d) + W(e) = 1.7167$,
2. $W(\text{Total}) = W(d) + W(e) = 0.9667$,
3. $W(\text{Total}) = W(c) + W(e) = 0.8730$.

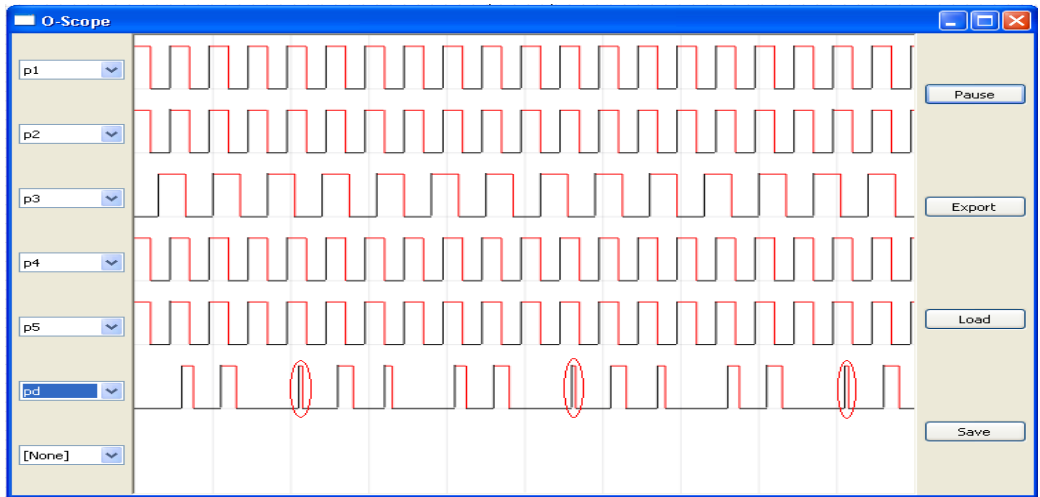
Աղյուսակ 2. 2

Մուտքային ազդանշանների հավանականությունները և փոխանջատման
ակտիվությունները

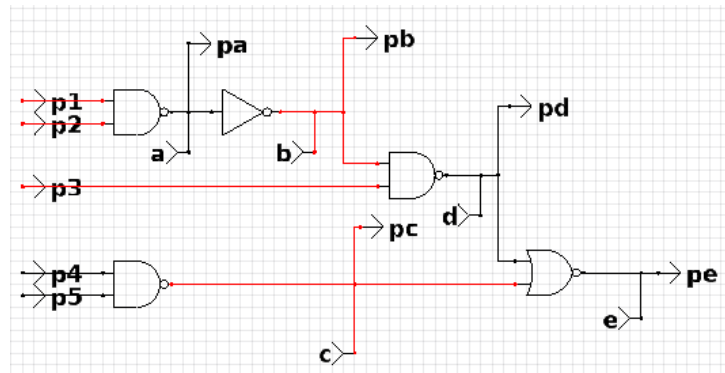
Նկ.2.14-ի սխեմա	
$p_a = p_1 * p_2$; $W(a) = 2 * p_a (1 - p_a)$	$p_a = 0.25$; $W(a) = 0.375$
$p_b = p_a * p_3$; $W(b) = 2 * p_b (1 - p_b)$	$p_b = 0.125$; $W(b) = 0.2187$
$p_c = p_b * p_4$; $W(c) = 2 * p_c (1 - p_c)$	$p_c = 0.0625$; $W(c) = 0.1171$
$p_d = p_c * p_5$; $W(d) = 2 * p_d (1 - p_d)$	$p_d = 0.03125$; $W(d) = 0.0605$
$W(\text{Total}) = W(a) + W(b) + W(c) + W(d)$	$W(\text{Total}) = 0.7713$
Նկ.2.15-ի սխեմա	
$p_a = p_1 * p_2$; $W(a) = 2 * p_a (1 - p_a)$	$p_a = 0.25$; $W(a) = 0.375$
$p_b = p_a * p_3$; $W(b) = 2 * p_b (1 - p_b)$	$p_b = 0.125$; $W(b) = 0.2187$
$p_c = p_4 * p_5$; $W(c) = 2 * p_c (1 - p_c)$	$p_c = 0.25$; $W(c) = 0.375$
$p_d = p_b * p_c$; $W(d) = 2 * p_d (1 - p_d)$	$p_d = 0.03125$; $W(d) = 0.0605$
$W(\text{Total}) = W(a) + W(b) + W(c) + W(d)$	$W(\text{Total}) = 1.0292$



Նկ.2. 16. Մոդելավորման արդյունքները

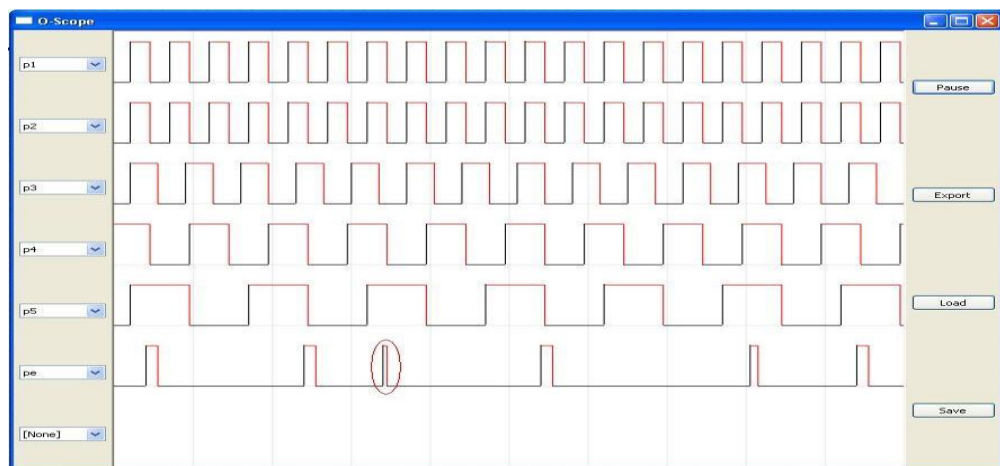


Նկ.2. 17. Մոդելավորման արդյունքները



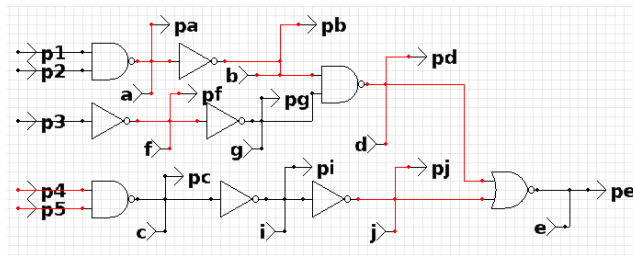
Նկ.2. 18. Սխեման ԵՎ-ՈՉ, ԿԱՄ-ՈՉ տարրերի հիման վրա

Նկ.2.18-ում բերված սխեմայի մոդելավորման արդյունքները (նկ.2.19) ցույց են տալիս, որ առկա են կեղծ ազդանշաններ:



Նկ.2. 19. Մոդելավորման արդյունքները

Կիրառելով մեր կողմից առաջարկվող մեթոդը և ընդունելով շեմային արժեքը հավասար 0.3-ի՝ կստանանք նկ.2.20-ում բերված սխեման:



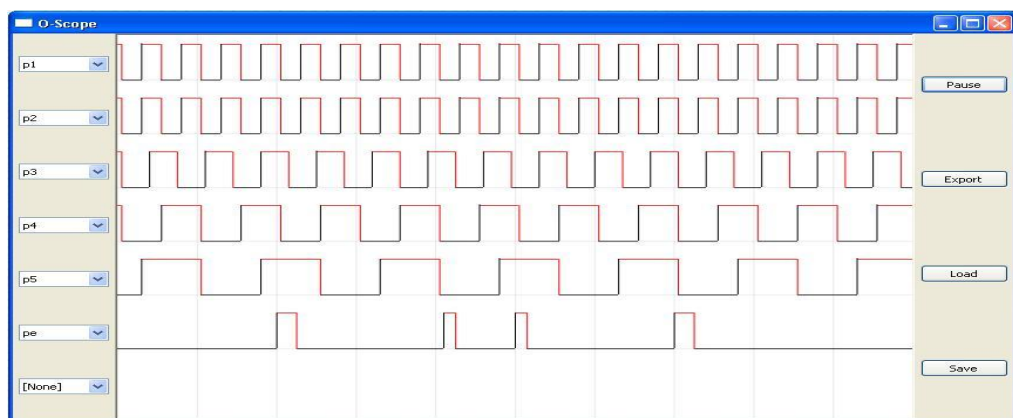
Նկ.2. 20. Մեթոդի կիրառումից հետո ստացված սխեման

Նկ.2.20 սխեմայի համար փոխանջատման ակտիվությունը կլինի՝

- 1) $W(\text{Total}) = W(a) + W(b) + W(d) + W(e) = 1.7167 :$
- 2) $W(\text{Total}) = W(d) + W(e) = 1.9667 :$
- 3) $W(\text{Total}) = W(c) + W(e) = 1.6285 :$

Ստացված արդյունքները բավարարում են $|(կարճ ճնապարհ + ռեպլիկների քանակ \times \text{ռեպլիկի փոխանջատման ակտիվություն}) - \text{երկար ճնապարհ}| \leq \text{սխեմայի շեմային արժեքի}|$: Նկ.2.21-ում բերված մոդելավորման արդյունքները ցույց են տալիս, որ տվյալ սխեմայում բացակայում են կեղծ ազդանշանները, որով հաստատվում է մշակված մեթոդի հավաստիությունը:

Դիտարկենք ճնապարհների տարբերությունը վերացնելով՝ մեր կողմից առաջարկվող մեթոդի կիրառությունը ՍՕՀՍ վերձանիչի վրա, քանի որ, ինչպես նշվել է վերը, ՍՕՀՍ հզորության 60...70% բաժին է ընկում վերձանիչներին:



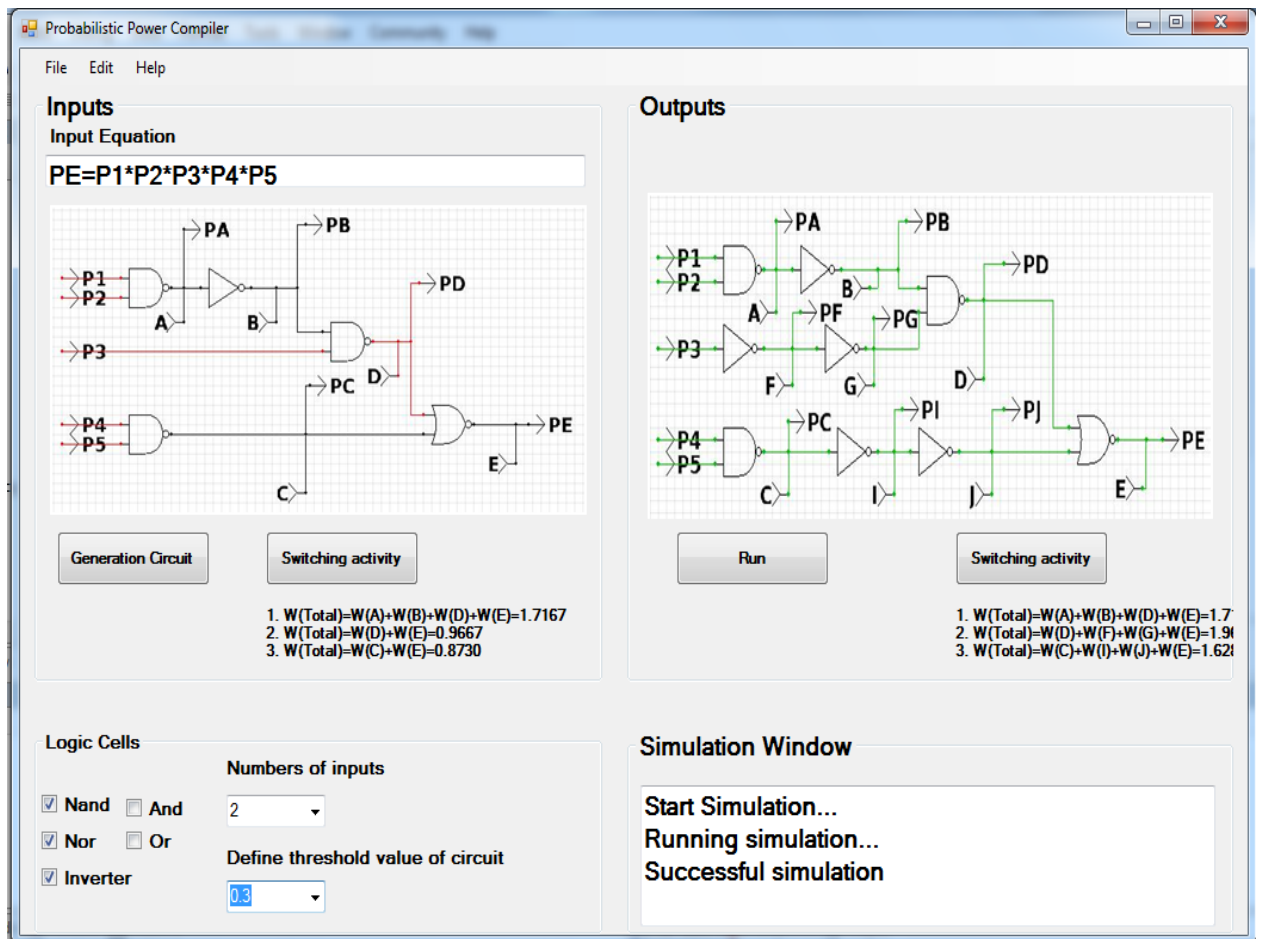
Նկ.2. 21. Մոդելավորման արդյունքները

Մեթոդի առավելությունները և թերությունները բացահայտելու համար դիտարկվել է երեք տիպի վերծանիչ՝ առաջին և երկրորդ տիպի վերծանիչները գոյություն ունեցող վերծանիչներն են, իսկ երրորդ տիպի վերծանիչը մեր մեթոդի միջոցով ստացված վերծանիչն է: Վերծանիչների համար կատարվել է նաև տոպոլոգիական նախագծում, որպեսզի արդյունքները լինեն իրականին հնարավորինս մոտ:

2.7. Ընդհանրացած մեթոդով նախագծման ծրագրային միջոցի մշակում

Առաջարկված հզորության փոքրացման մեթոդի հիման վրա մշակված ծրագրային միջոցը կոչվում է Probabilistic Power Compiler (PPC) (նկ.2.22) [111]: Ծրագրային միջոցի մուտքին տրվում է ԿՆԶ կամ ԴՆԶ բուլյան ֆունկցիան, որից հետո Logic cells պատուհանի հատվածից ընտրվում են համապատասխան տրամաբանական փականները, Numbers of inputs ընկնող պատուհանից՝ մուտքերի թիվը, որոնց միջոցով ցանկանում ենք կառուցել սխեման, որի հիման վրա՝ ծրագրային միջոցը Generation Circuit կոճակի օգնությամբ կառուցում է սխեման: Switching activity կոճակի օգնությամբ հաշվարկվում են փոխանջատման ակտիվությունները բոլոր հնարավոր մուտքերից դեպի ելք. արդյունքներն օգտագործողը տեսնում է ծրագրային միջոցի պատուհանի վրա:

Հաջորդ քայլում սահմանվում է շեմը սխեմայի համար Define threshold value of circuit պատուհանում: Տեխնոլոգիայից տեխնալոգիա անցման դեպքում պարամետրի այդ արժեքը կարող է փոխվել 0.3...2 միջակայքում: Հաջորդ քայլով Run կոճակի օգնությամբ կատարվում է լավարկում և կառուցվում է սխեմայի նոր տարբերակը: Ելքային պարամետրերի դաշտում գտնվող Switching activity կոճակի միջոցով հաշվվում են ստացված սխեմայի փոխանջատման ակտիվությունները բոլոր հնարավոր մուտքերից դեպի ելք, որոնց արդյունքները կարելի է համադրել սկզբնական սխեմայի հետ:



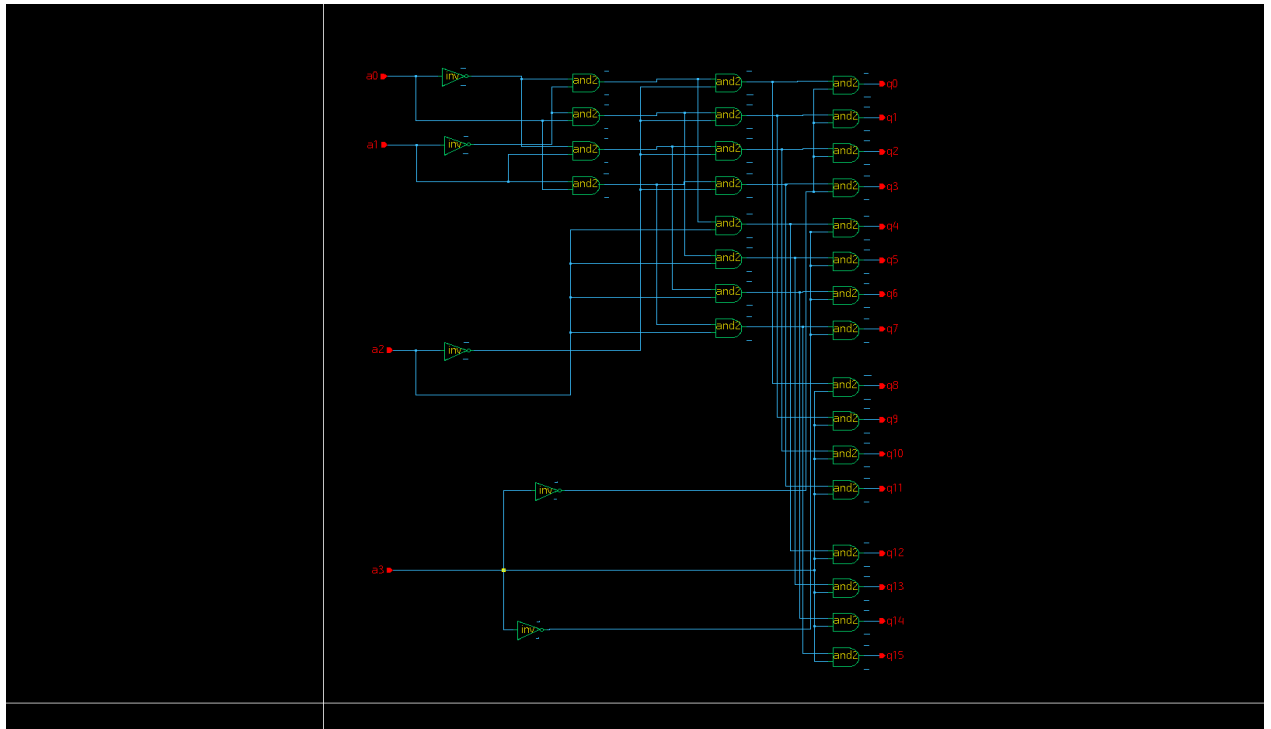
Նկ.2. 22. Մշակված ծրագրային միջոցի աշխատանքային պատուհանը

2.8. Մշակված ընդհանրացված մեթոդի փորձարկումը ՍՕՀՄ-ի վերծանիչի հանգույցի հիման վրա

Ատենախոսությունում կատարվել են մշակված մեթոդի [107] փորձարկումներ՝ եռամուտք և քառամուտք վերծանիչների նախագծման համար [112, 113], ընդ որում եռամուտք վերծանիչի համար փորձարկումը բերված է հավելված 4-ում:

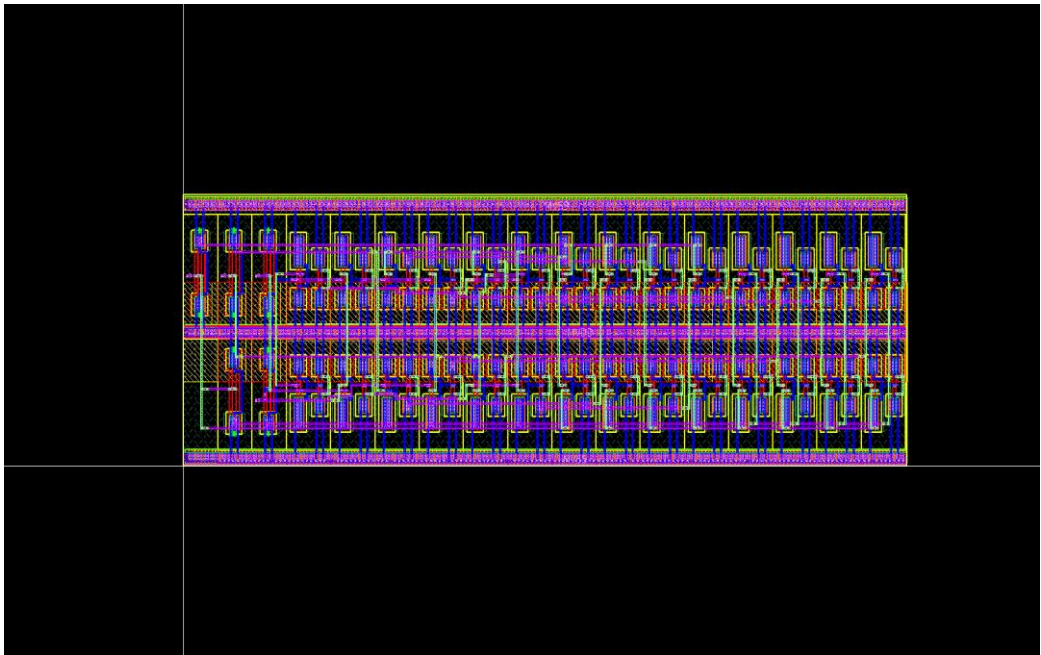
Դիտարկվել է քառամուտք գծային վերծանիչ (a_0, a_1, a_2, a_3) և $2^4=16$ ելքանի $(q_0 - q_{15})$, որն իրականացված է տրամաբանական ԵՎ և ՈՉ տարրերով (նկ.2.23): Ընտրված է երկմուտք ԵՎ տարր, քանի որ մուտքերի թվի աճը հանգեցնում է ԵՎ տարրի հապաղման ժամանակի էական մեծացման: Հայտնի է, որ ԿՍՕԿ տեխնոլոգիայում ԵՎ տարրն իրականացվում է ԵՎ-ՈՉ և ՈՉ տարրերի միաձուլումով: Այսպիսի կառուցվածքը բերում

է տրանզիստորների քանակի աճի, հետևաբար՝ հապաղման ժամանակի և հզորության մեծացման:



Նկ.2. 23. Քառամուտք և 16 ելքանի գծային վերձանիչի սխեման

Այս թերություններից բացի, այսպիսի կառուցվածքով վերձանիչն ունի ևս մեկ էական թերություն՝ կեղծ ազդանշանների առաջացման վտանգը, քանի որ a_0, a_1, a_2, a_3 մուտքերը (նկ.2.23) տարածվում են տարբեր ճանապարհներով, որը նույնպես բերում է լրացուցիչ սպառման հզորության մեծացման: Աշխատանքում կատարվել է նկ.2.23-ում բերված վերձանիչի տոպոլոգիական նախագծում Custom Designer LE [114] ծրագրային գործիքի օգնությամբ (նկ.2.24), որի արդյունքում ստացված նեթլիսթի (նկարագրության) հիման վրա կատարվել է մոդելավորում Hspice ծրագրային գործիքի օգնությամբ (նկ.2.25):



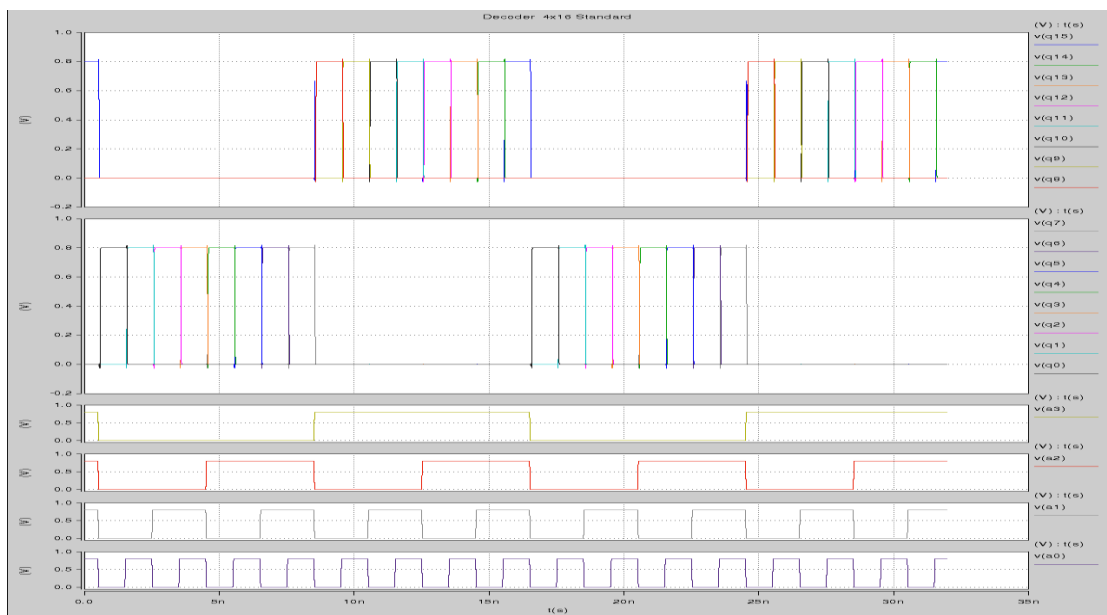
Նկ.2. 24. Քառամուտք և 16 ելքանի գծային վերձանիչի տոպոլոգիան

Ցածր սպառման հզորությամբ վերձանիչ մշակելու համար աղ.2.1-ում բերված են տրամաբանական ԵՎ, ԿԱՄ, ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տարրերի իսկության աղյուսակները: Աղ.1-ից երևում է, որ ԵՎ-ՈՉ տրամաբանական տարրի միայն 11 մուտքային կոմբինացիայի դեպքում է ելքում ստացվում տրամաբանական 0, մյուս դեպքերում ելքում ստացվում է 1: Իսկ ԿԱՄ-ՈՉ տարրի դեպքում միայն 00 կոմբինացիայի դեպքում է ելքում ստացվում 1, իսկ մյուս դեպքերում ելքում ստացվում է 0: Այստեղից ակնհայտ է դառնում, որ ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տրամաբանական տարրերի ճիշտ համադրությամբ հնարավոր կլինի խուսափել լրացուցիչ շրջիչների կիրառությունից, որը կբերի հապաղման ժամանակի և հզորության մեծացման: Ճիշտ համադրության համար անհրաժեշտ է օգտագործել երկու պարզ սկզբունք.

1. Եթե անհրաժեշտ է ելքում ունենալ տրամաբանական բարձր (1) մակարդակ, ապա այդ կասկադում պետք է կիրառել ԿԱՄ-ՈՉ տարր՝ հաշվի առնելով իսկության աղյուսակը:

2. Եթե անհրաժեշտ է ելքում ունենալ տրամաբանական ցածր (0) մակարդակ ապա այդ կասկադում պետք է կիրառել ԵՎ-ՈՉ տարր՝ հաշվի առնելով իսկության աղյուսակը:

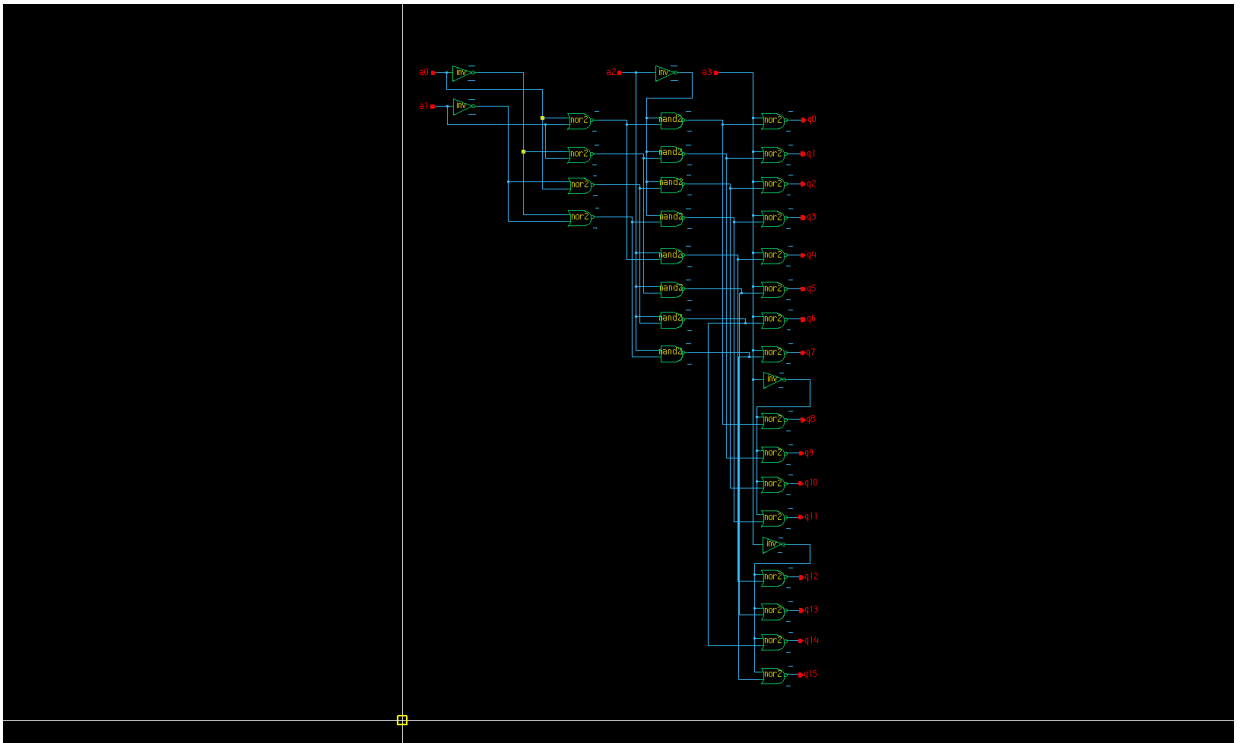
Այս երկու սկզբունքներից ակնհայտ է դառնում, որ եթե գիտենք կասկադներից գոնե մեկի անհրաժեշտ էլքային ազդանշանը (տրամաբանական տարրը՝ ԿԱՄ-ՈՉ կամ ԵՎ-ՈՉ), ապա այդ կասկադի հաջորդ և նախորդ կասկադի տարրերը նույնպես հայտնի կլինեն: Օրինակ, եթե հայտնի է, որ դեկոդերի n -րդ կասկադի էլքը պետք է լինի տրամաբանական բարձր մակարդակում, դա ենթադրում է, որ տվյալ կասկադում պետք է օգտագործել ԿԱՄ-ՈՉ տարր՝ ըստ 1-ին սկզբունքի: Հետևաբար, նախորդ $n-1$ և հաջորդ $n+1$ կասկադներում կօգտագործվի ԵՎ-ՈՉ տրամաբանական տարր: Այս տրամաբանությամբ կարելի է կառուցել վերձանիչի բոլոր կասկադները: Օգտագործելով վերը կատարված դիտարկումները և առաջարկված երկու սկզբունքը՝ կառուցենք վերձանիչ 4×16 ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տրամաբանական տարրերի հիման վրա (նկ.2.26): Այս կառուցվածքով վերձանիչի հիմանական թերությունն այն է, որ ամբողջությամբ լավարկված չէ ըստ տրանզիստորների քանակի, հապաղման ժամանակի և սպառման հզորության, ինչպես նաև առկա է կեղծ ազդանշանների վտանգ: Նշված կառուցվածքի



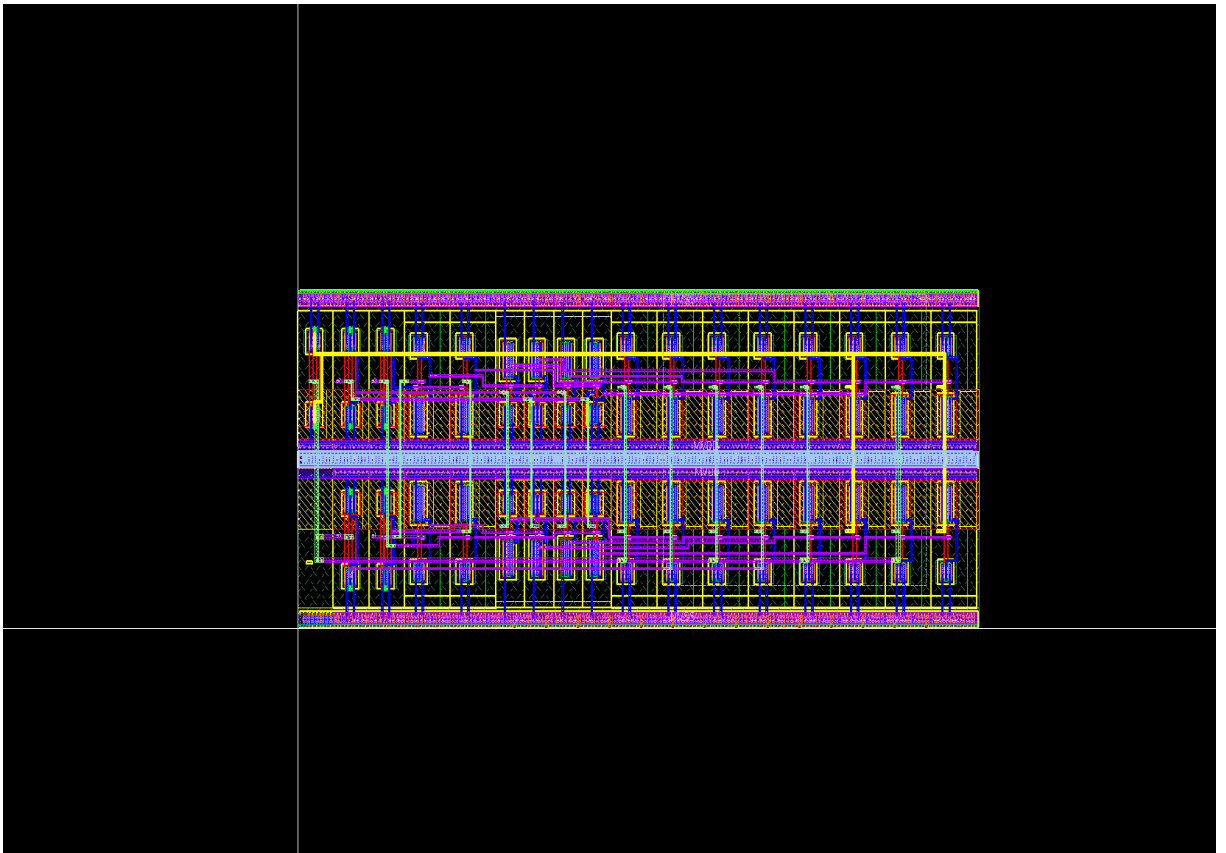
Նկ.2. 25. Քառսմուտք 16 էլքանի գծային վերձանիչի մոդելավորումը

Hspice ծրագրային գործիքով

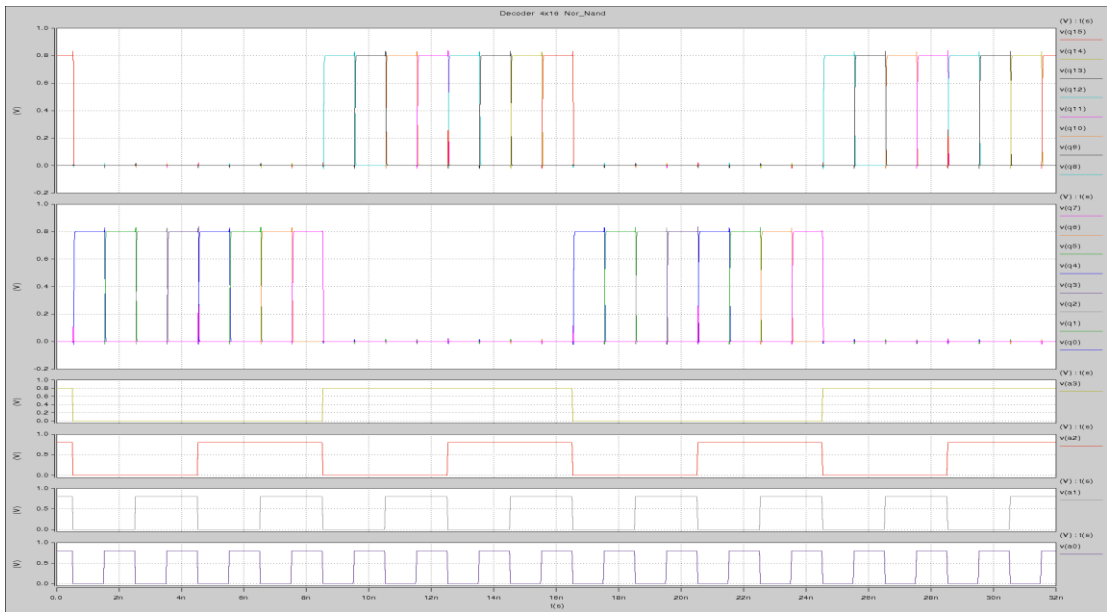
համար կատարվել է տոպոլոգիական նախագծում Custom Designer LE [95] ծրագրային գործիքի օգնությամբ (նկ.2.27), որի արդյունքում ստացված ներլիսթի (նկարագրության) հիման վրա կատարվել է մոդելավորում Hspice ծրագրային գործիքի միջոցով (նկ.2.28):



Նկ.2. 26. 4x16 վերձանիչ ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տրամաբանական տարրերի հիման վրա



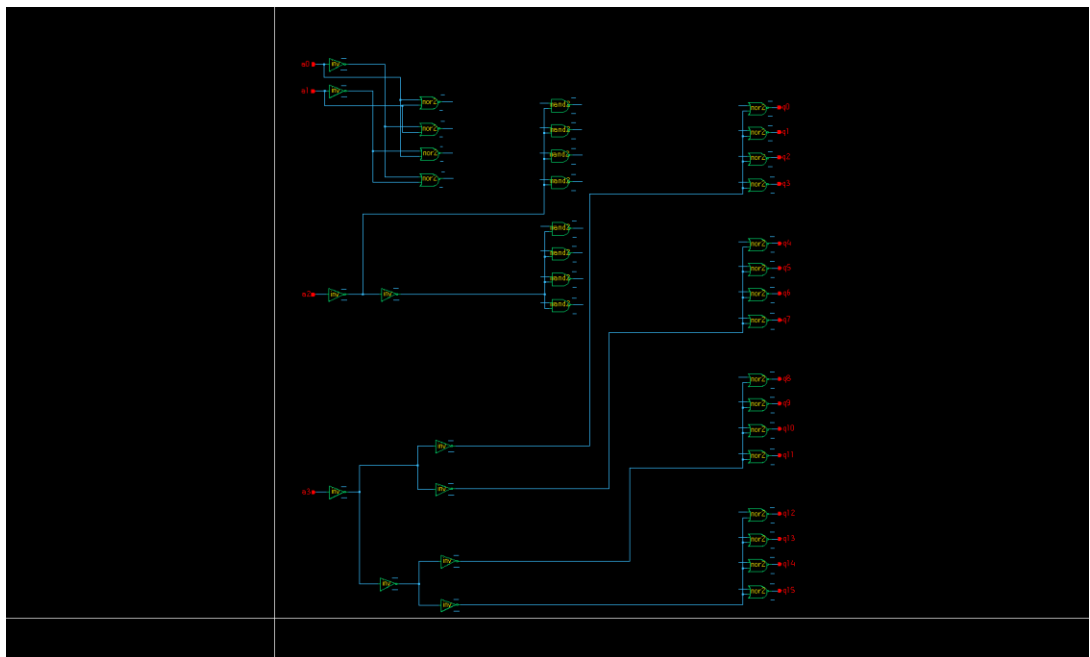
Նկ.2. 27. ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տարրերով 4x16 վերձանիչի տոպոլոգիան



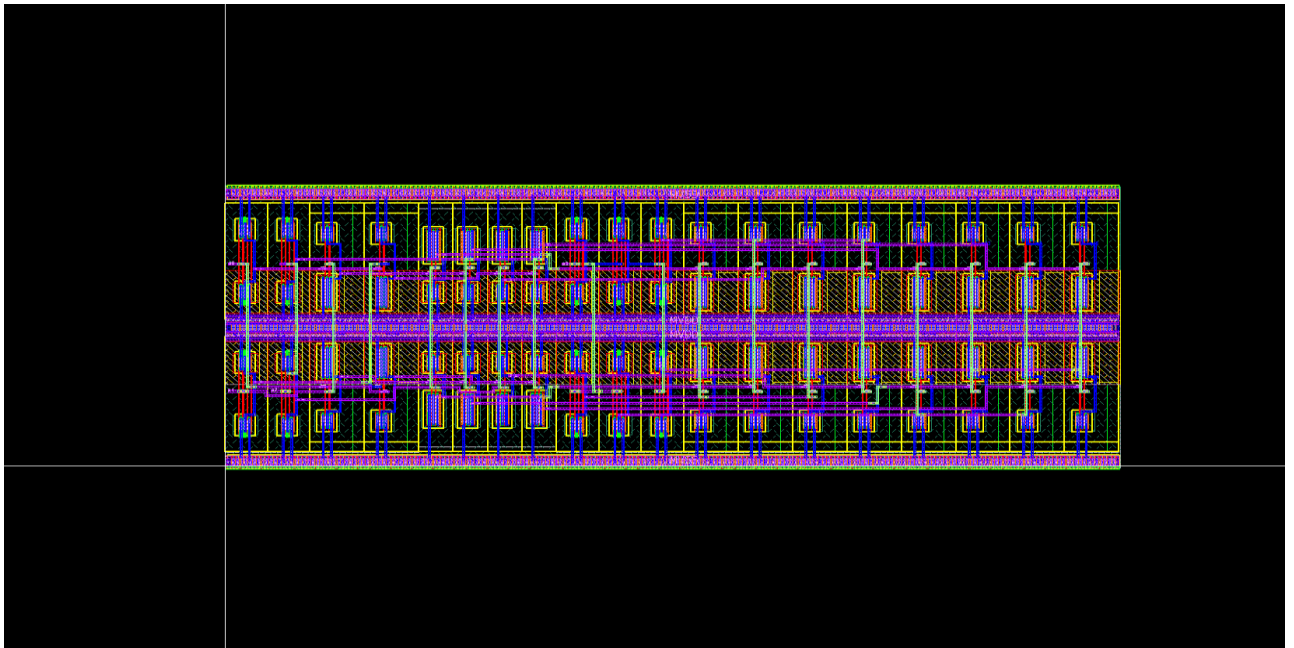
Նկ.2. 28. ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տարրերով 4x16 վերձանիչի մոդելավորումը Hspice ծրագրային գործիքով

Այս կառուցվածքի թերությունները վերացնելու համար առաջարկվել է օգտագործել նախադեկոդեր և շրջիչային ռեպրիկաների ավելացման՝ մեր կողմից առաջարկվող նոր մեթոդը, որը ալգորիթմի տեսքով արդեն բերված է վերևում:

Մշակված նոր կառուցվածքով 4x16 վերձանիչը բերված է նկ.2.29-ում, իսկ ստպոլոգիան և մոդելավորման արդյունքները՝ նկ.2.30 և 2.31-ում:

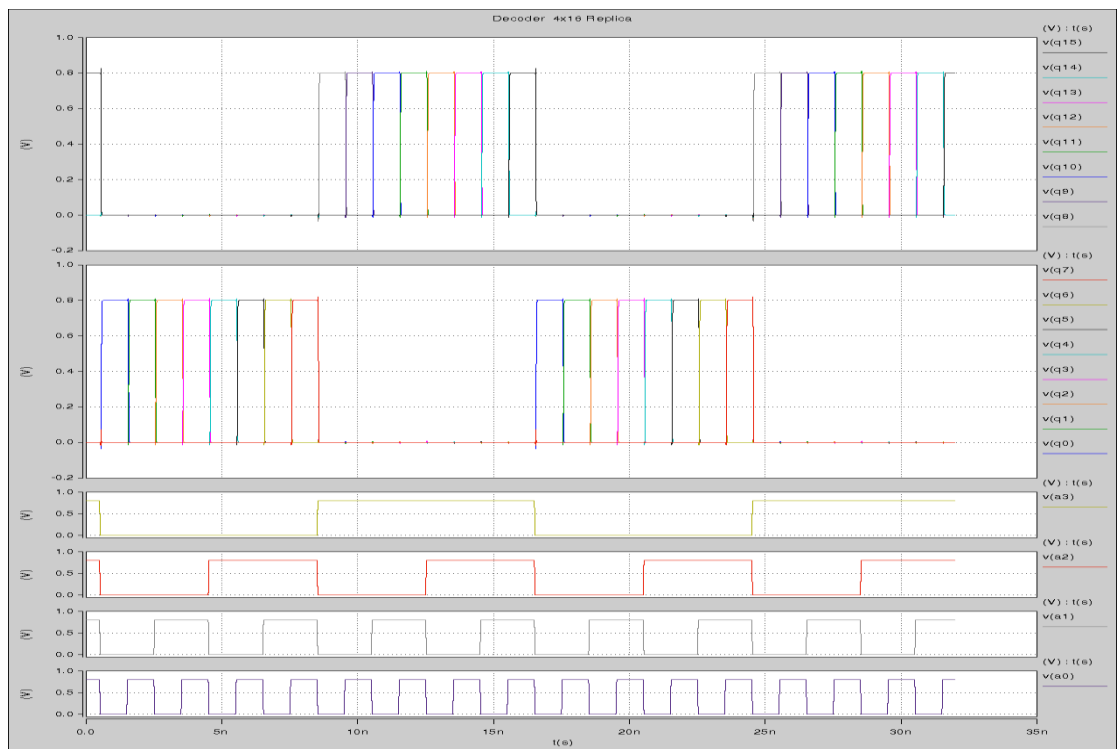


Նկ.2. 29. Նոր մեթոդով մշակված 4x16 վերձանիչի սխեման



Նկ.2. 30. Նոր մեթոդով մշակված 4x16 վերձանիչի տոպոլոգիան

Նկ.2.32-ում բերված է դիտարկված երեք դեկոդերների ամենակրտսեր q_0 և q_{15} ավագ բիթերի ազդանշանների տեսքերը: Կեղծ ազդանշանները առնված են օղակների մեջ:



Նկ.2. 31. Նոր մեթոդով մշակված 4x16 վերձանիչի մոդելավորումը

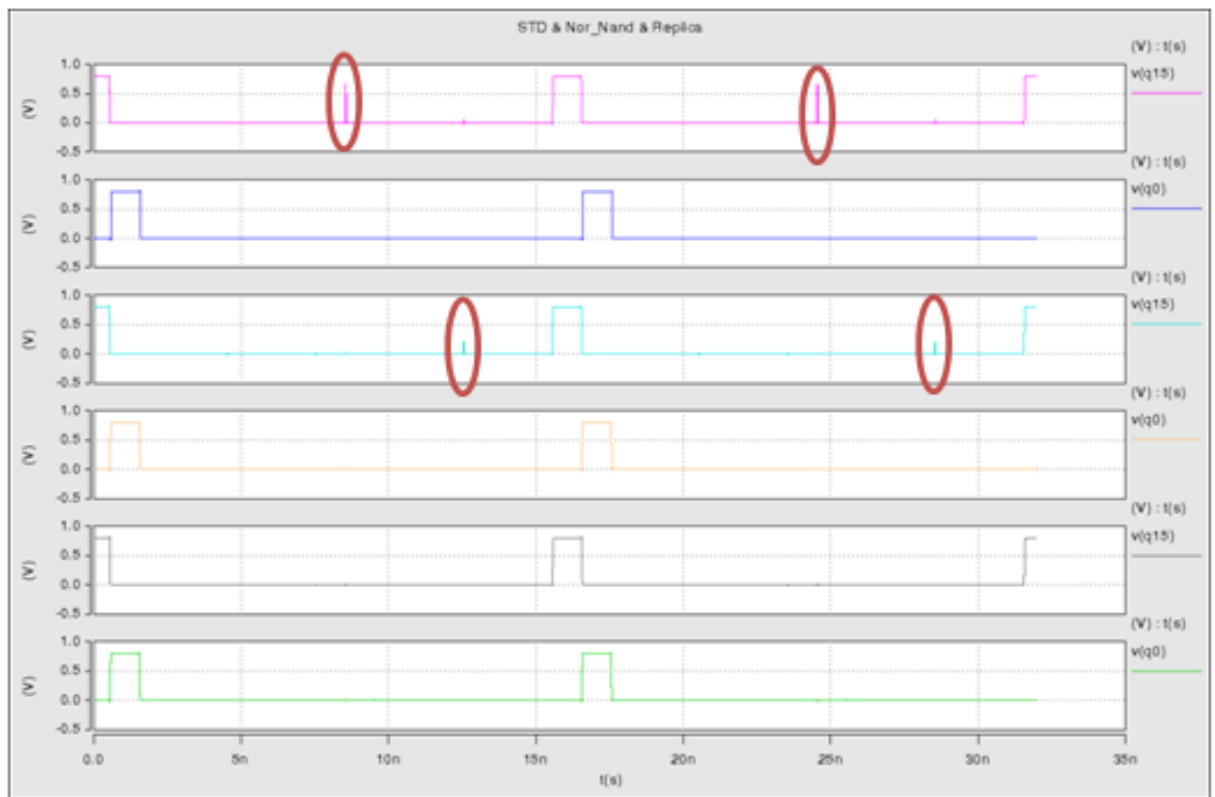
Hspice ծրագրային գործիքով

Ինչպես երևում է նկ.2.32-ում, ամենամեծ կեղծ ազդանշանը ստացվում է տիպային (նկ.2.23), հետո ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տարրերով (նկ.2.26), այնուհետև նախադեկոդերով և շրջիչային ռեպլիկով (նկ.2.29) վերծանիչների համար: Աղ.2.3-ում բերված են երեք վերծանիչի համար հապաղումները $q0$ և $q15$ էլքային ազդանշանների դեպքում և հզորության ծախսը համապատասխան պրոցես-լարում-ջերմաստիճանների դեպքում:

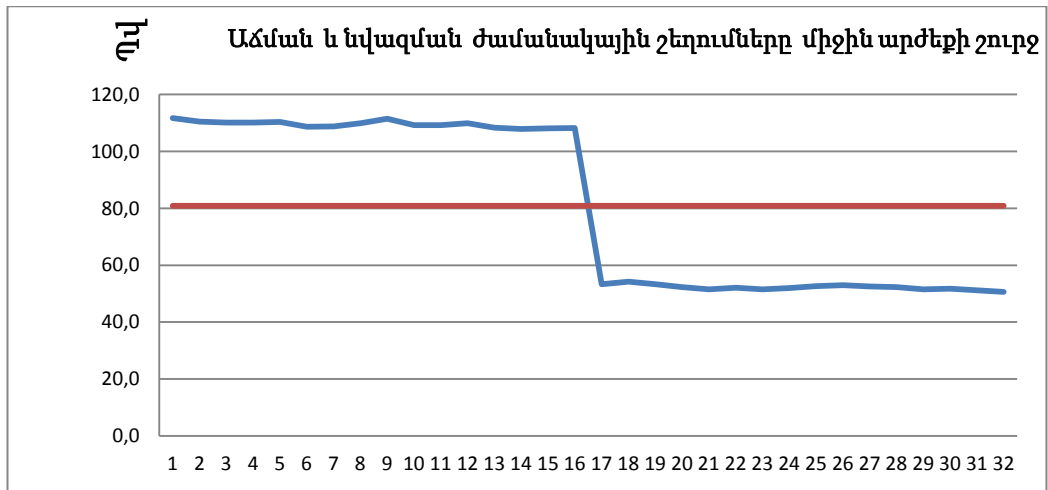
Առաջարկված մեթոդը հնարավորություն է տալիս կառուցել վերծանիչ կեղծ ազդանշանների բացակայությամբ (ցրման հզորության փոքրացում) :

Աշխատանքում կատարվել է նաև ժամանակային պարամետրերի ցրվածության համեմատական վերլուծություն տիպային մեթոդներով մշակված վերծանիչների համապատասխան պարամետրերի հետ՝ հաշվի առնելով կարգայնության մեծացումը:

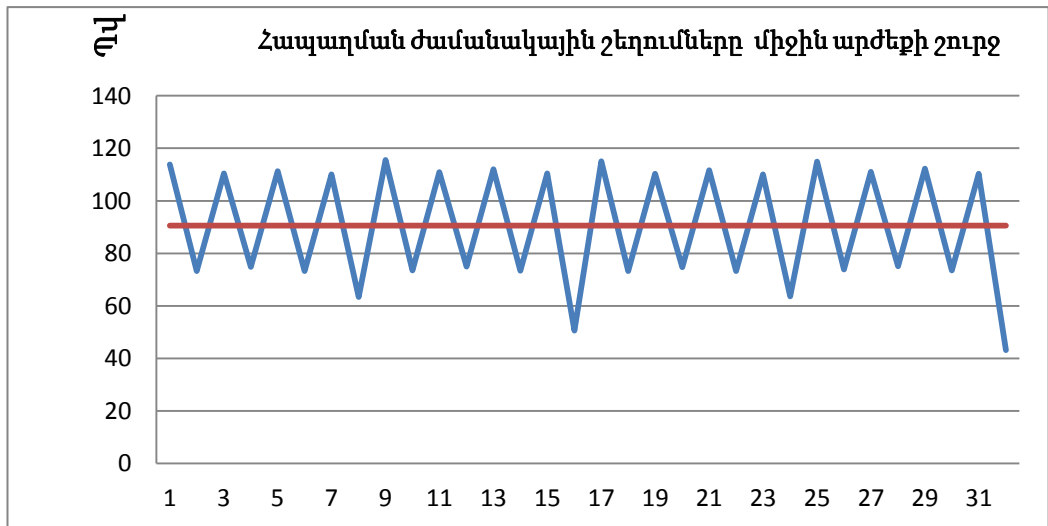
Կատարվել է մոդելավորում Hspice ծրագրային գործիքով: Մոդելավորման արդյունքներով կառուցվել են երեք վերծանիչների ժամանակային պարամետրերի շեղումները՝ ցրվածությունը (նկ.2.33-2.38 և աղյուսակ 2.4-ում):



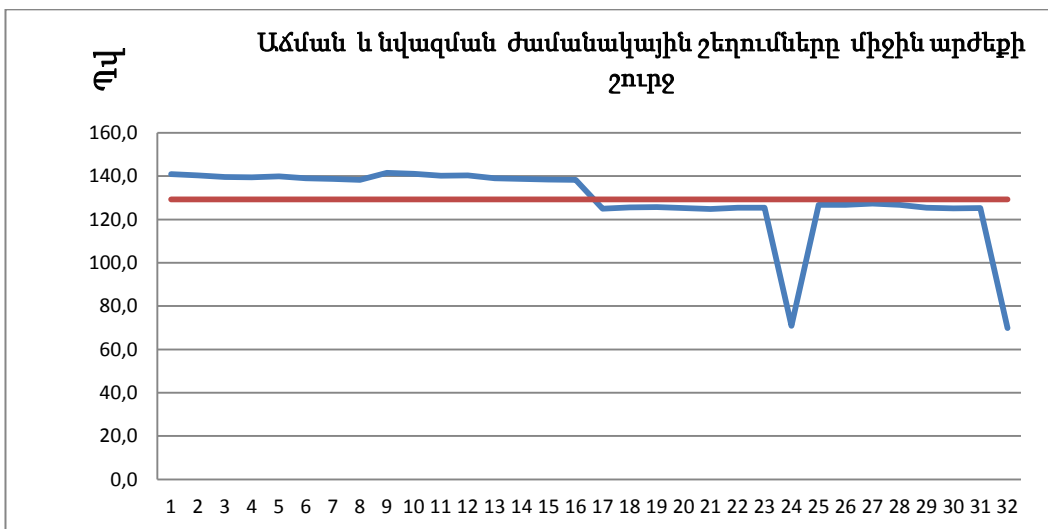
Նկ.2. 32. Երեք $q0$ վերծանիչի կրսուեր և $q15$ ավագ բիթերի ազդանշանների տեսքերը



Նկ.2. 33. Վերծանիչ 4x16 (նկ2.23) տիպային պրոցես, 0.8 Վ, 25 °C



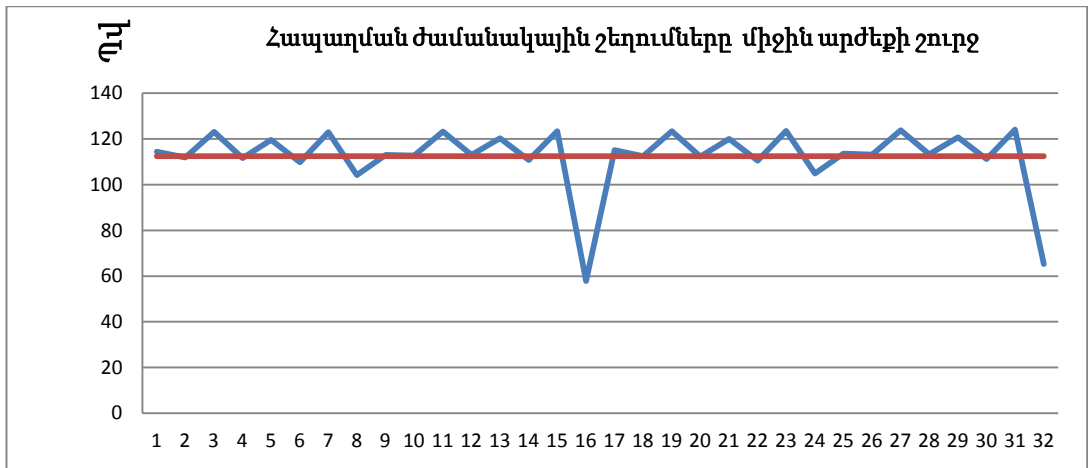
Նկ.2. 34. Վերծանիչ 4x16 (նկ2.23) տիպային պրոցես, 0.8 Վ, 25 °C



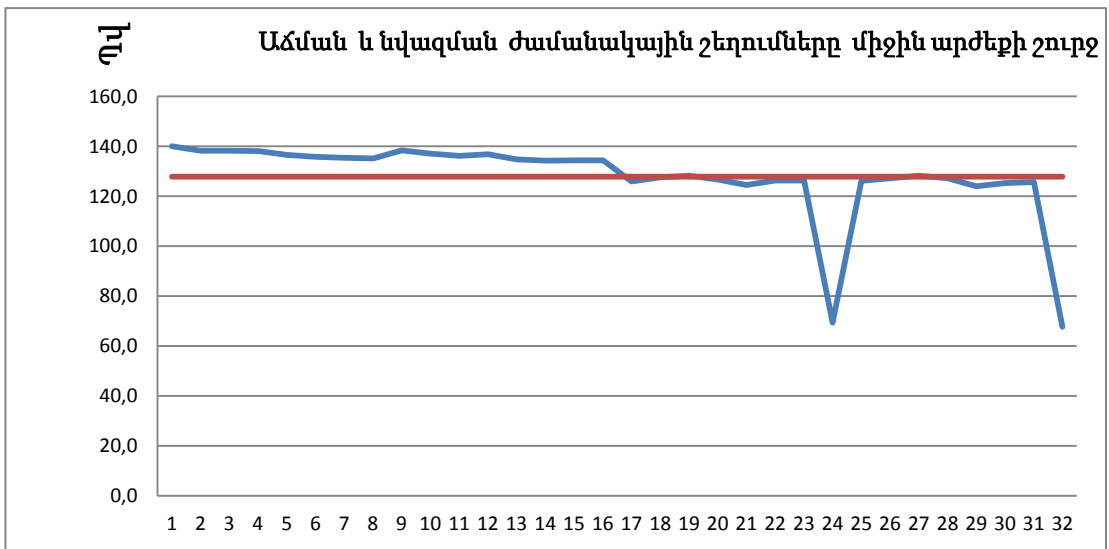
Նկ.2. 35. Վերծանիչ 4x16 (նկ2.26) տիպային պրոցես, 0.8 Վ, 25 °C

Երեք վերձանիչի q0 և q15 էլքային հապաղումները և հզորության ծախսը

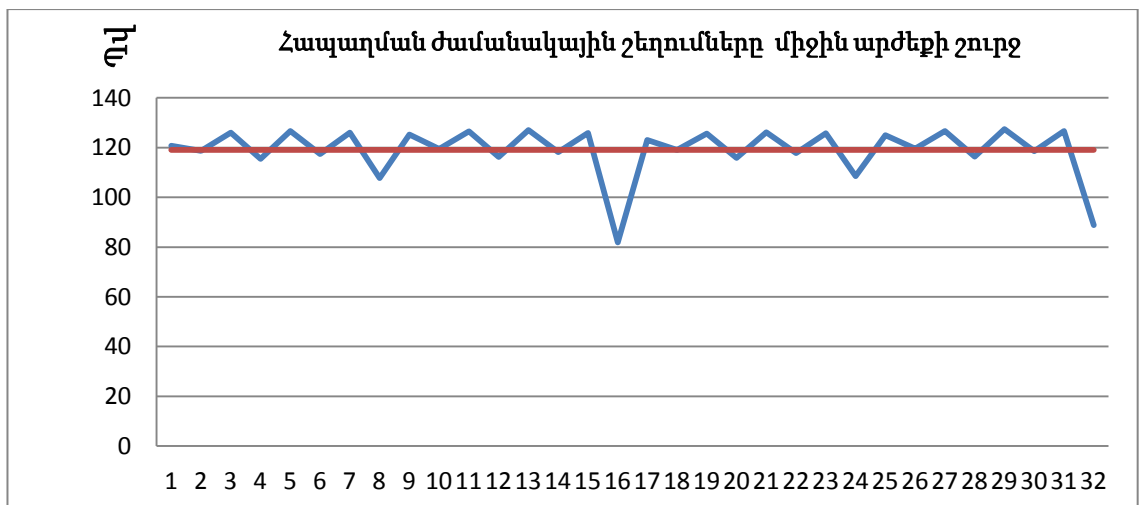
Միջևնա	Պրոցես-լարում- ջերմաստիճան	Հապաղումը ցածրից-բարձր (q0)	Հապաղումը բարձրից-ցածր (q0)	Հապաղումը ցածրից-բարձր (q15)	Հապաղումը բարձրից-ցածր (q15)	Սպառման հզորությունը	Սակերես
Նկ.2.23	տիպային, 0.8Վ, 25°C	69.54 պվ	70.21 պվ	59.81 պվ	28.93 պվ	39.90մկՎտ	125.9մկմ ²
	դանդաղ, 0.8Վ, -40 °C	96.99 պվ	98.63 պվ	82.58 պվ	38.36 պվ	33.92 մկՎտ	
	դանդաղ, 0.72Վ, 125 °C	91.01 պվ	93.54 պվ	78.75 պվ	35.47 պվ	31.73 մկՎտ	
	արագ, 0.88Վ, -40°C	54.42 պվ	54.54 պվ	46.43 պվ	24.20 պվ	50.82 մկՎտ	
Նկ.2.26	տիպային, 0.8Վ, 25 °C	49.50 պվ	46.88 պվ	53.24 պվ	30.81 պվ	27.48 մկՎտ	124.1մկմ ²
	դանդաղ, 0.8 Վ, -40 °C	69.13 պվ	63.18 պվ	75.30 պվ	41.54 պվ	23.28 մկՎտ	
	դանդաղ, 0.72 Վ,125 °C	63.59 պվ	61.64 պվ	70.09 պվ	38.53 պվ	21.87 մկՎտ	
	արագ, 0.88 Վ, -40 °C	39.66 պվ	37.16 պվ	41.35 պվ	25.26 պվ	35.20 մկՎտ	
Նկ.2.29	տիպային, 0.8 Վ, 25 °C	54.11 պվ	52.47 պվ	59.78 պվ	47.32 պվ	31.8 մկՎտ	134.1մկմ ²
	դանդաղ, 0.8 Վ, -40 °C	76.17 պվ	69.99 պվ	83.20 պվ	65.42 պվ	26.64 մկՎտ	
	դանդաղ, 0.72Վ, 125 °C	69.61 պվ	68.92 պվ	78.49 պվ	61.13պվ	25.38 մկՎտ	
	արագ, 0.88 Վ, -40 °C	43.11 պվ	41.68 պվ	46.57 պվ	37.67 պվ	40.51 մկՎտ	



Նկ.2. 36. Վերծանիչ 4x16 (նկ2.26) տիպային պրոցես, 0.8 Վ, 25 0C



Նկ.2. 37. Վերծանիչ 4x16 (նկ2.29) տիպային պրոցես, 0.8 Վ, 25 0C



Նկ.2. 38. Վերծանիչ 4x16 (նկ2.29) տիպային պրոցես, 0.8 Վ, 25 0C

Դիտարկված երեք տիպի 16 կարգանի վերծանիչների մոդելավորման արդյունքները ցույց են տալիս, որ դրանց էլքային ազդանշանների աճի և նվազման ճակատների ու հապաղման ժամանակների ցրվածությունը առաջին սխեմայի համար բավական մեծ է, երկրորդ սխեմայի համար՝ փոքր: Ամենափոքր ցրվածությունն ունի առաջարկված նոր մեթոդով մշակված վերծանիչը, ցրվածությունն էլ ավելի է փոքրանում կարգայնության մեծացմանը զուգընթաց: Դա հաստատում է մշակած մեթոդի վավերականությունը:

Աղյուսակ 2. 4

Վերծանիչների սպառման հոսանքները և մակերեսները

Սխեմա	Պրոցես - լարում - ջերմաստիճան	Սպառման հոսանքը (մկԱ)	Մակերես (մկմ ²)
Նկ.2.23	տիպային, 0.8 Վ, 25°C	113	31.5
Նկ.2.26	տիպային, 0.8 Վ, 25°C	101	30
Նկ.2.29	տիպային, 0.8 Վ, 25°C	112	31.3

Եզրակացություն

1. Ուսումնասիրվել են ցրման հզորության աղբյուրները: Ավելի մանրամասն դիտարկվել են կարճ միացումով, փոխանջատման ժամանակ և անդրշեմային կորստի հոսանքով պայմանավորված ցրման հզորությունները, որոնց համար բերվել են հաշվարկման համապատասխան արտահայտությունները:

2. Կատարվել ՍՕՀՄ-ի ցրման հզորության գնահատման եղանակների դասակարգում, որոնցից հիմնականները մոդելավորման, ստատիկ, հավանականային և վերլուծական եղանակներն են: Կատարվել է այդ եղանակների համեմատական վերլուծություն:

3. Կատարվել է փոխանջատման ակտիվության գնահատում ազդանշանի զրոյական և ոչ զրոյական հապաղումների դեպքում: Հետագուովել է սխեմայով տեղեկատվության հավանականային տարածումը:

4. Առաջարկվել է ազդանշանի տարածման ճանապարհի շեմային արժեքի հասկացություն, որը ծառայում է որպես չափորոշիչ ԳՄԻՍ-ի լավարկման համար: Մշակվել է ընդհանրացված ԿՍՕԿ ՍՕՀՍ-երի ցրման հզորության փոքրացման հավանականային մեթոդ, որով հնարավոր է սինթեզի արդյունքում ստանալ ամենափոքր փոխանջատման ակտիվությունը և ցրման հզորությունը: Մշակված մեթոդի էությունը ներկայացվել է սինթեզի ալգորիթմի տեսքով:

5. Կատարվել են մշակված մեթոդի փորձարկումներ՝ տրված ֆունկցիայով տրմաբանական սխեմաների և վերծանիչների նախագծման համար, ինչպես նաև՝ մոդելավորումներ, որոնց արդյունքները բավարարում են $|(կարճ ճնապար + ռեպլիկների քանակ \times \text{ռեպլիկի փոխանջատման ակտիվություն}) - երկար ճանապարհ| \leq$ սխեմայի շեմային արժեքի| պայմանին՝ հաստատելով առաջարկված մեթոդի հավաստիությունը:

6. Ցույց է տրվել, որ առաջարկված մեթոդը հնարավորություն է տալիս կառուցել վերծանիչներ, որոնք ունեն ազդանշանի հապաղման և ճակատների ժամանակների փոքր ցրվածություն, որը կարգայնության մեծացմանը զուգընթաց էլ ավելի է փոքրանում:

7. Առաջարկված հզորության փոքրացման ընդհանրացած մեթոդի հիման վրա մշակվել է ԳՄԻՍ-երի նախագծման Probabilistic Power Compiler ծրագրային միջոց:

ԳԼՈՒԽ 3. ԿՍՕԿ ՍՕՀՍ-Ի ՑԱԾԻ ՑՐՄԱՆ ՀԶՈՐՈՒԹՅԱՄԲ ՀԱՆԳՈՒՅՑՆԵՐԻ ՄՇԱԿՈՒՄԸ, ՀԱՄԵՄԱՏԱԿԱՆ ՎԵՐԼՈՒԾՈՒԹՅՈՒՆԸ ԵՎ ՍՈՐԵԼԱՎՈՐՈՒՄԸ

3.1. Ցածր ցրման հզորությամբ և բարձր արագագործությամբ ասիմետրիկ հիշող բջիջների հետազոտումը և մոդելավորումը

Հիշող սարքերի նախագծման ժամանակ տեխնոլոգիական զարգացմանը զուգընթաց կորստի հզորությունների դերը նախագծման փուլում հետզհետե մեծանում է և արագ աշխատող համակարգերում դառնում է առաջնային: Տեխնոլոգիական զարգացումը ուղեկցվում է սնման լարումների փոքրացմամբ, որը հանգեցնում է շեմային լարումների փոքրացման և կորստի հզորության մեծացման, ու կարևոր խնդիր է դառնում բարձր արագագործության ապահովումը:

Ցրման հզորություն: Այս հզորությունը բաղկացած է դինամիկ և ստատիկ բաղադրիչներից.

$$P = C \cdot V_{DD}^2 \cdot f + I_{leak} \cdot V_{DD} ,$$

որտեղ C - ն բիթային գծի և մակաբյուծ ունակությունների գումարն է, V_{DD} - ն՝ սնման լարումը. I_{leak} - ը՝ լրիվ կորստյան հոսանքը է, f - ը՝ աշխատանքային հաճախականությունը:

Դինամիկ հզորությունը պայմանավորված է տարրերի փոխանջատմամբ, իսկ ստատիկ հզորությունը՝ կորստի հոսանքներով (հիմնականում ենթաշեմային կորստի հոսանք, որն անցնում է նույնիսկ այն դեպքում, երբ տրանզիստորը փակ է փականին կիրառված է շեմային լարումից փոքր լարում): Ենթաշեմային կորստի հոսանքը BSIM3v3.2 մոդելի համար հաշվարկվում է հետևյալ արտահայտությամբ.

$$I_{Dsub} = I_{S0} \cdot [1 - \exp(-V_{ds} / V_t)] \cdot [\exp(V_{gs} - V_T - V_{off}) / nV_t] , \quad (3.1)$$

որտեղ V_{off} - ը մոդելի էմպիրիկ պարամետր է, $V_t = kT/q$, որտեղ k - ն Բոլցմանի հաստատունն է, T - ն՝ բացարձակ ջերմաստիճանն է, V_{ds} - ը՝ արտաբեր-ակունք լարումը, V_{gs} - ը՝ փական-ակունք լարումն է, V_T - ն՝ տրանզիստորի շեմային լարումը,

$I_{S0} = I'_{s0} \times W/L$, որտեղ L և W - ն համապատասխանաբար տրանզիստորի հոսքուղու երկարությունն ու լայնությունն են:

Ըստ (3.1) արտահայտության, շեմային լարման փոքրացումը բերում է կորստի հոսանքի, հետևաբար՝ ստատիկ հզորության մեծացման: Մեկ տրանզիստորի համար, երբ տրանզիստորը փակ է, $V_{ds}=V_{dd}$ (V_{dd} տրմաբանական 1-ի լարումն է), և $V_{gs}=0$ և $V_{ds} = V_{dd} \gg V_t$ պայմանի դեպքում (3.1)-ը ընդունում է հետևյալ տեսքը՝

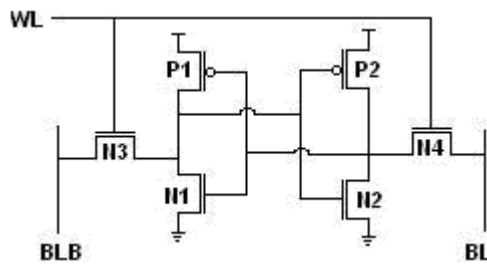
$$\begin{aligned} I_{Dsub} &= \frac{W}{L} \cdot I'_{S0} \cdot \exp(-V_{off} / nV_t) \cdot \exp(-V_T / nV_t) = \\ &= \frac{W}{L} \cdot K_{tech} \cdot 10^{-V_T / S_t} = W \cdot I_{lkg}, \end{aligned} \quad (3.2)$$

որտեղ $K_{tech} = I'_{S0} \cdot \exp(-V_{off} / nV_t)$ և $S_t = 2,303 \cdot n \cdot V_t$ - ն ենթաշեմային թեքությունն է:

Կորստի հզորությունները դառնում են համեմատելի ցրման հզորությանը, հատկապես <0.13 մկմ տեխնոլոգիաների ժամանակ: Կանխատեսվում է, որ ամեն 5-րդ սերդի ժամանակ այդ տարբերությունները հետզհետե ավելի կմոտենան, իրար և ≤ 0.05 մկմ տեխնոլոգիական նորմերի դեպքում կորստի հզորությունը հավասար կլինի ընդհանուր չիպի հզորության 50...60 %-ին: Հետևաբար, նախագծման ժամանակ կարևորագույն խնդիրը կորստի հզորության փոքրացումն է: Կորստի հզորությունը գծայնորեն է կախված չիպի վրա եղած տարրերի քանակից, հետևաբար, հիշող սարքերը (հատկապես հիշող բջիջները - ՀՖ և ուժեղարարները) կորստի հզորության տեսակետից շատ խոցելի են: Այդ տեսակետից կարևոր խնդիր է՝ փոքրացնել ասիմետրիկ ՀՖ-ի (ԱՀՖ) կորստի հզորությունը, հատկապես, երբ ԱՀՖ-ն պահպանում է տրամաբանական 0 (այս դեպքում ԱՀՖ-ի ընթերցման ժամանակը բավական մեծանում է): Ընթերցման ժամանակի փոքրացման համար մշակվել է հատուկ ուժեղարար: ԱՀՖ-ի մշակման համար օգտագործվել են բարձր շեմային լարում ունեցող տրանզիստորներ: Նախագծումը կատարվել է 28 նմ ԿՄՕԿ տեխնոլոգիայով և 0,9 Վ սնման լարումով: Մոդելավորումները կատարվել են HSPICE ծրագրային փաթեթով:

Միմետրիկ հիշող բջիջ (ՄՀՖ): ՄՀՖ-երը մշակվում են նույն շեմային լարումներ և կորստի հզորություններ ունեցող տրանզիստորների հիման վրա (նկ.3.1): Կորստի հզորությունը պայմանավորված է փակ տրանզիստորներով անցնող հոսանքով:

Եթե ԱՀԲ-ը պահպանում է տրամաբանական 0, կորստի հզորությունը պայմանավորված կլինի P2 (P-ՄՕԿ), N1 և N4 (N-ՄՕԿ) տրանզիստորներով կորստի հզորությունների գումարով:



Նկ.3. 1. ԱՀԲ-ի էլեկտրական սխեման

ԱՀԲ-ի կորստի հոսանքը ընթերցման ժամանակ որոշվում է հետևյալ կերպ.

$$I_{\text{CellRd}} = \begin{cases} (W_{N1} + W_{N4}) \cdot I_{\text{IN}} + W_{P2} \cdot I_{\text{IP}} & \text{for } WL = 0 \\ W_{N1} \cdot I_{\text{IN}} + W_{P2} \cdot I_{\text{IP}} & \text{for } WL = 1 \end{cases}, \quad (3.3)$$

որտեղ I_{IP} և I_{IN} առաջին P-ՄՕԿ և N-ՄՕԿ տրանզիստորով անցնող հոսանքն է:

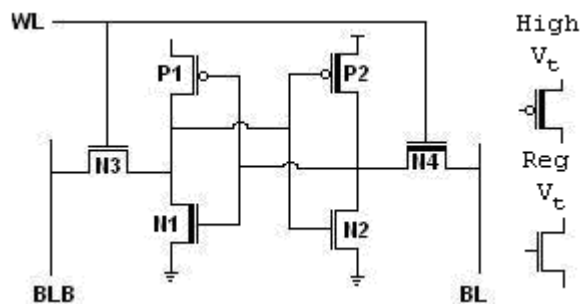
ԱՀԲ-ում կորստի հոսանքը գրանցման ժամանակ բոլոր հնարավոր դեպքերի համար որոշվում է հետևյալ կերպ.

$$\begin{aligned} I_{\text{CellWrt}} &= (W_{N1} + W_{N4} + W_{N3}) \cdot I_{\text{IN}} + W_{P2} \cdot I_{\text{IP}} = \\ &= (W_{N1} + 2W_{N4}) \cdot I_{\text{IN}} + W_{P2} \cdot I_{\text{IP}} \quad \text{for } (WL = 0, \text{ Bit} \neq BL) \\ &= W_{N1} \cdot I_{\text{IN}} + W_{P2} \cdot I_{\text{IP}} \quad \text{for } (WL = 1) \text{ or } (WL = 0, \text{ Bit} = BL), \end{aligned} \quad (3.4)$$

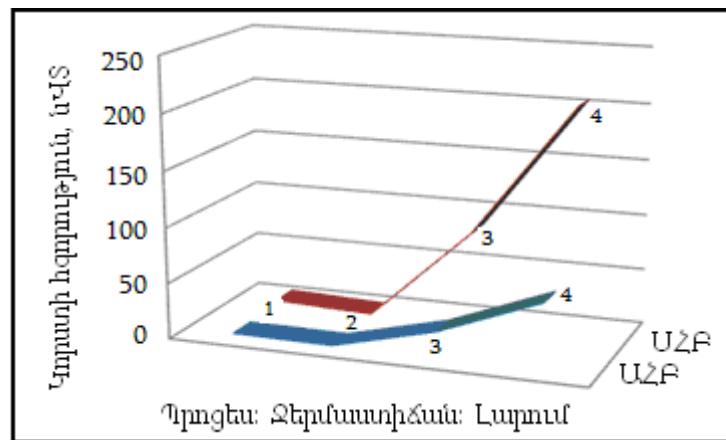
Այն տրանզիստորները, որոնք սխեմատեխնիկական մակարդակում կորստի հզորության փոքրացման դասական մեթոդի կիրառման ժամանակ շատ քիչ են օգտագործվում, անջատվում են սնուցումից: Սակայն այս մեթոդը արդյունավետ չէ տևական աշխատանքային ժամանակահատվածում, որովհետև օգտագործման համար անհրաժեշտ է լինում միացնել սնուցումից անջատված տրանզիստորները: Այդ խնդրի լուծման համար նպատակահարմար է կիրառել ԱՀԲ և հատուկ փոքր կորստի հզորությամբ ուժեղարարներ: ԱՀԲ ապահովում են կորստի հզորության էական փոքրացում այն ժամանակ նույնիսկ, երբ չիպում կան շատ չօգտագործվող ՀԲ-եր:

Ասիմետրիկ հիշող բջիջ: ԱՀԲ-ում օգտագործվում են տարբեր շեմային լարումներ և կորստի հզորություններ ունեցող տրանզիստորներ [100,115-119]: Առաջին մոտեցմամբ

կորստի հզորության փոքրացման համար անհրաժեշտ է P2, N1 և N4 (նկ.3.1) տրանզիստորները փոխարինել բարձր շեմային լարում ունեցող տրանզիստորներով, սակայն դա կմեծացնի բիթի լիցքաթափման ժամանակը: Խնդիրը այնպիսի տրանզիստորների փոխարինումն է բարձր շեմային լարումով տրանզիստորներով (նկ.3.2), որոնք շատ չնչին կազդեն կամ չեն ազդի ՀԲ-ի բնութագրերի վրա: Նկ.3.3-ում բերված են կորստի հզորության մոդելավորման արդյունքները ԱՀԲ և ՍՀԲ սխեմաների համար:



Նկ.3. 2. ԱՀԲ-ի էլեկտրական սխեման



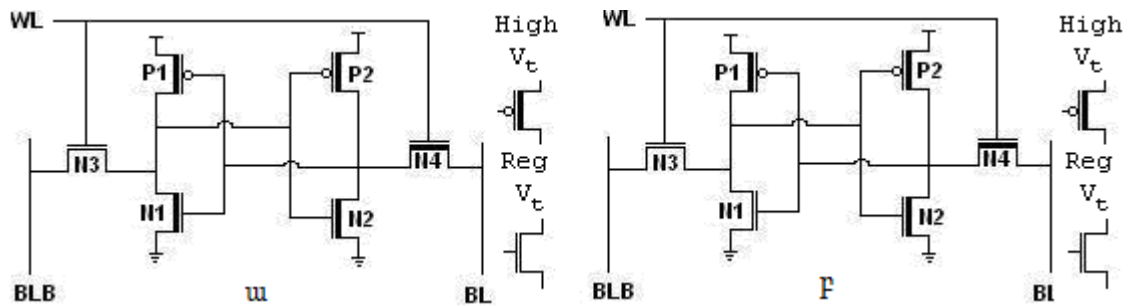
Նկ.3. 3. Կորստի հզորության կախվածությունը պրոցեսից, ջերմաստիճանից և լարումից

1. Դանդաղ պրոցես, ջերմաստիճանը՝ 25°C, լարումը՝ 0,9Վ: 2. Տիպային պրոցես, ջերմաստիճանը՝ -40°C, լարումը՝ 0,9Վ: 3. Արագ պրոցես, ջերմաստիճանը՝ -40°C, լարումը՝ 0,99Վ: 4. Դանդաղ պրոցես, ջերմաստիճանը՝ 125°C, լարումը՝ 0,81Վ:

Մոդելավորման արդյունքները 125°C, 28 նմ և 0.81 Վ պայմանների դեպքում ցույց են տալիս, որ կորստի հզորությունները տրամաբանական 1-ի պահպանման ժամանակ նույնն են, քանի որ հզորությունը երկու դեպքում էլ ցրվում է նույն տրանզիստորների

վրա, իսկ կորստի հզորությունը տրամաբանական 0-ի պահպանման ժամանակ 3.5...4 անգամ փոքր է ԱՀԲ-ի համեմատ (նկ.3.1): Երբ N1, N4, P2 տրանզիստորները փոխարինվում են V₂ տրանզիստորներով (նկ.3.2), լիցքաթափման ժամանակը BLB-ի և BL-ի համար մեծանում է համապատասխանաբար 8,2% -ով և 16,6% -ով:

Լավարկված ԱՀԲ: Նկ.3.4-ում բերված է ԱՀԲ-ի երկու տարբերակ, որոնք լավարկված են ըստ կորստի հզորության (նկ.3.4.ա) և ըստ արագագործության (նկ.3.4.բ):

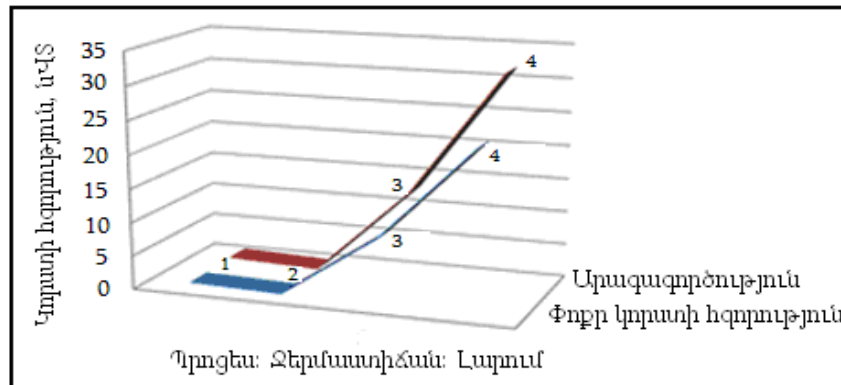


Նկ.3. 4. Ըստ կորստի հզորության (ա) և ըստ արագագործության (բ) լավարկված ԱՀԲ

Կորստի հզորության տեսանկյունից լավարկված տարբերակում N2, P1 տրանզիստորները նույնպես բարձր շեմային լարումով V₂ տրանզիստորներ են հաստատուն 1 պահպանման համար: Այսպիսով մոդելավորման արդյունքները ցույց են տալիս, որ V₂ տրանզիստորների դեպքում հաստատուն 0 և 1 պահպանման վիճակում կորստի հզորությունը 10 և 5 անգամ փոքր է, քան V₂ տրանզիստորների դեպքում, իսկ լիցքաթափման ժամանակները մեծանում են համապատասխանաբար BLB և BL բիթի գծերի համար 12,2%, 31,2%-ով: Այս տարբերությունը ցույց է տալիս, որ կախված պահպանվող տվյալից (տրամաբանական 0 կամ 1)՝ ընթերցման ժամանակները կարող են լինել տարբեր: Առաջարկվող նոր ուժեղարարը միշտ ընտրելու է արագ բիթի գիծը (ճանապարհը), որը կախված չի լինի պահպանվող տվյալից:

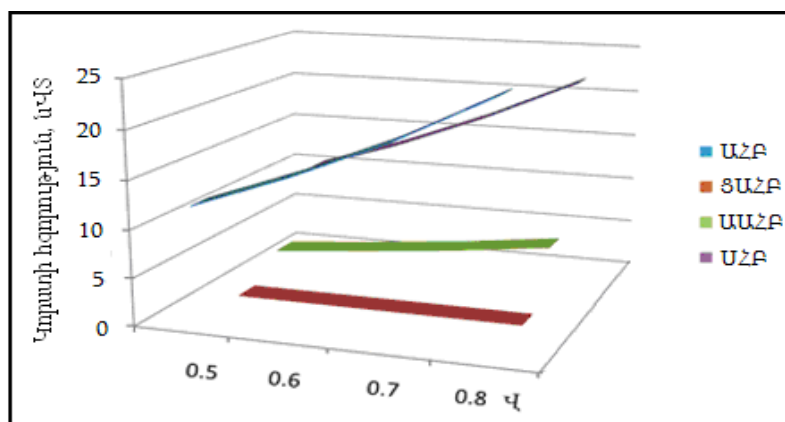
Արագագործության տեսանկյունից լավարկված տարբերակում (նկ.3.4.բ) առաջին պլան է մղվում արագագործությունը: Համեմատելով այս սխեման V₂ տրանզիստորներով սխեմայի հետ՝ ստացվում են հետևյալ արդյունքները. տրամաբանական 0-ի և 1-ի դեպքերում կորստի հզորությունները փոքրանում են 2 և 7 անգամ, իսկ լիցքաթափման ժամանակը BL բիթի գծի համար ստացվում է 21,2% -ով մեծ

(այս խնդիրը լուծվում է մշակված ուժեղարարի միջոցով): Նկ.3.5-ում բերված են կորստի հզորությունների կախվածությունները պրոցեսից, ջերմաստիճանից և լարումից նկ.3.4-ում բերված սխեմաների վատագույն դեպքի (1 պահպանում) համար:

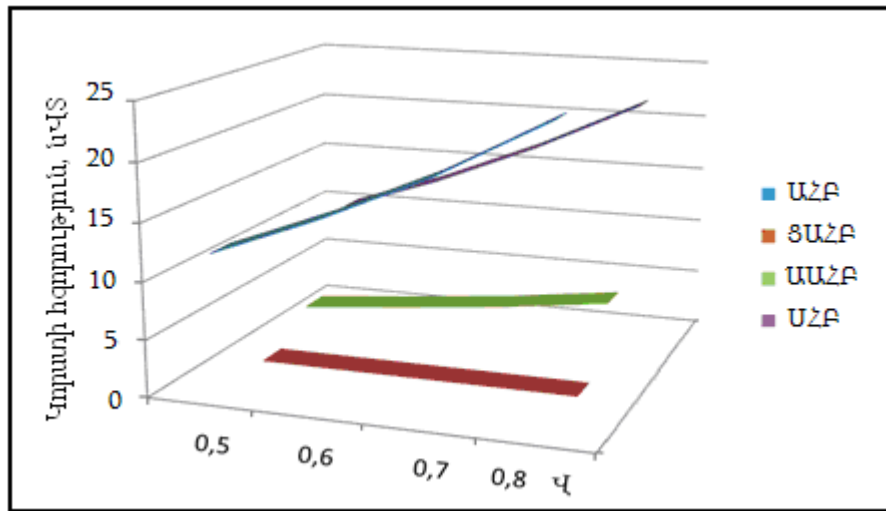


Նկ.3. 5. Լավարկված ԱՀԲ-ի կորստի հզորության կախումը պրոցեսից, ջերմաստիճանից և լարումից: 1.Դանդաղ պրոցես, ջերմաստիճանը՝ 25°C, լարումը՝ 0,9Վ: 2.Տիպային պրոցես, ջերմաստիճանը՝ -40°C, լարումը՝ 0,9Վ 3.Արագ պրոցես, ջերմաստիճանը՝ -40°C, լարումը՝ 0,99Վ: 4.Դանդաղ պրոցես, ջերմաստիճանը՝ 125°C, լարումը՝ 0,81Վ

Սնման լարման վերլուծություն: Տրանզիստորների սնման լարումը և հոսքուղու երկարությունը տեխնոլոգիական զարգացմանը զուգընթաց փոքրանում են: Սնման լարման փոքրացումը իր հերթին հանգեցնում է շեմային լարման փոքրացման: Ցրման հզորությունը հետզհետե ավելի է կարևորվում սնման և շեմային լարումների փոքրացումից և սկսում է ավելի մեծ դեր խաղալ: Նկ.3.6 և 3.7-ում բերված են ցրման հզորությունները, կախված սնման լարման փոփոխությունից, համապատասխանաբար՝ 0 և 1 վիճակների համար:

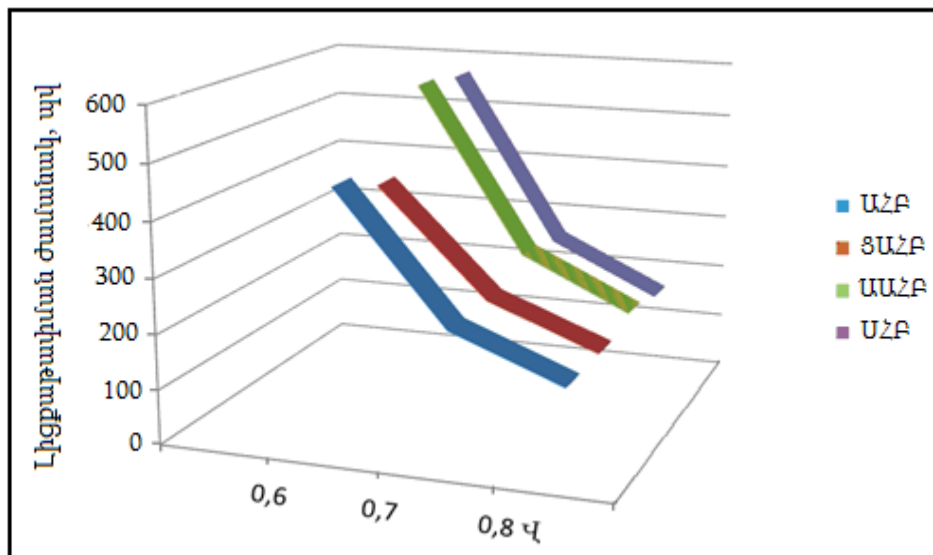


Նկ.3. 6. Կորստի հզորությունները 0-ի պահպանման վիճակի համար կախված սնման լարման փոփոխությունից



Նկ.3. 7. Կորստի հզորությունները 1-ի պահպանման վիճակի համար կախված սնման լարման փոփոխությունից

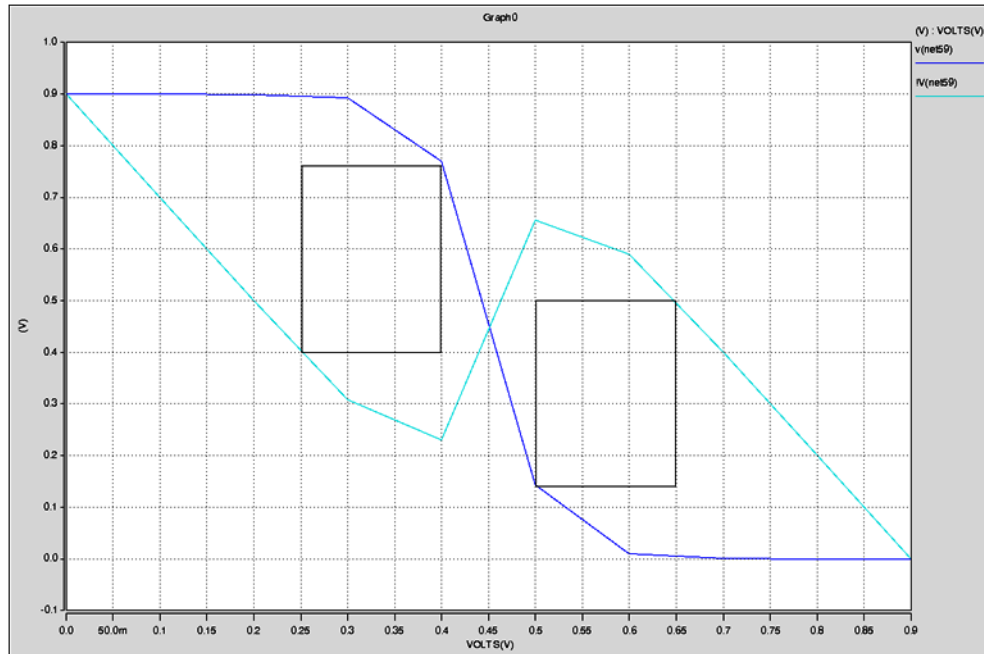
Նկ.3.8-ում բերված է սնման լարման փոփոխությունից կախված լիցքաթափման ժամանակը (արագ ճյուղ):



Նկ.3. 8. Լիցքաթափման ժամանակի (արագ ճյուղ) կախվածությունը սնման լարման փոփոխությունից

Աղմկակայունության վերլուծություն: Այս վերլուծության նպատակն է պարզել, թե ՀԲ-ն որքանով է պատրաստ աղմուկների ազդեցությանը: Այս դեպքում որպես աղմուկ հանդես է գալիս այն հաստատուն dc լարումը, որը կարող է ստիպել ՀԲ-ին փոխանջատվել: Այդ պատճառով ՀԲ-ի (6T) մուտքերից (բիթի գծերից) մեկին տրվում է

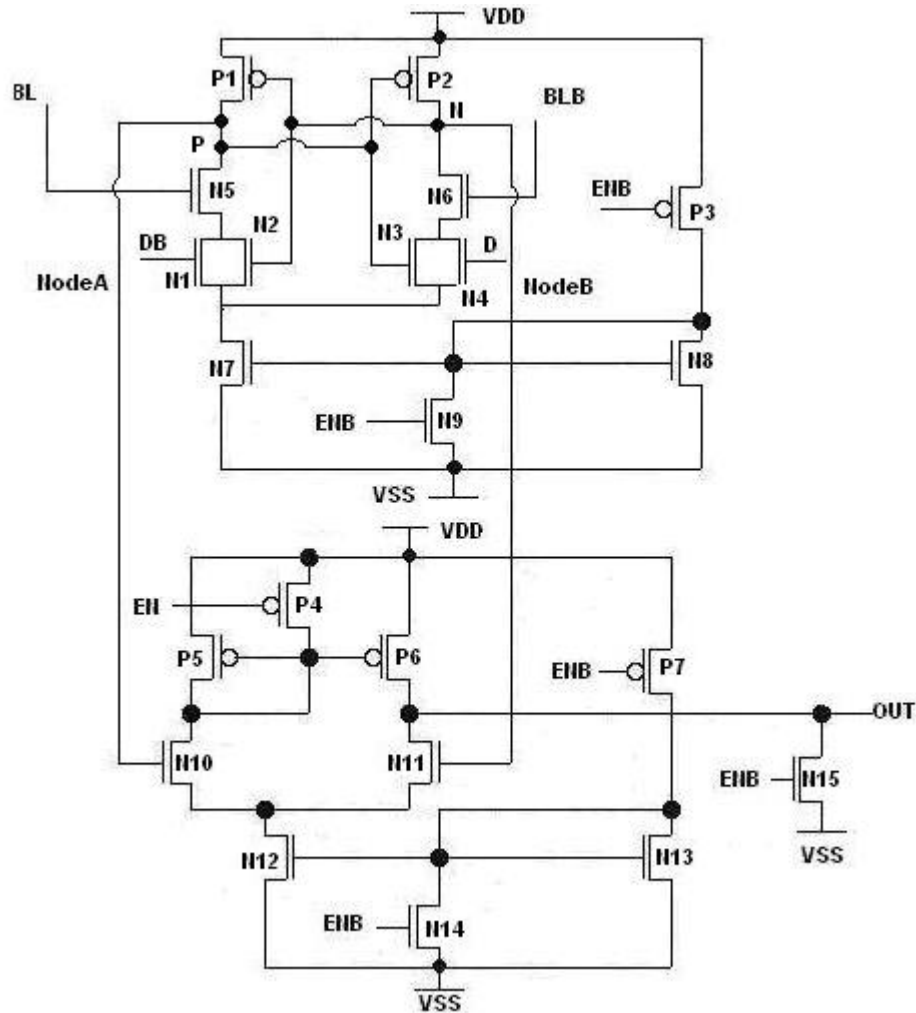
(dc) հաստատուն աճող լարում, և ելքում ստացվում է առաջին շրջիչ բնութագիրը, նույնը կատարում ենք նաև մյուսի համար, բայց այս դեպքում մուտքին տալիս ենք նվազող լարում: Այդ բնութագրերը վերադրում ենք իրար վրա և ուղղանկյուններով պատկերված մասերը ցույց են տալիս աղմկակայուն տիրույթները (նկ.3.9):



Նկ.3. 9. ԱՀԲ-ի աղմկակայուն տիրույթները

Ուժեղարար: ԱՀԲ-ում (0 պահպանման դեպքում) ընթերցման (լիցքաթափման) ժամանակը բավականին մեծ է, որը պայմանավորված է ԱՀԲ-ի կառուցվածքով, քանի որ այս դեպքում լիցքաթափվում է այն ճյուղը, որտեղ գտնվում են բարձր շեմային լարումով տրանզիստորները: Այդ պատճառով արագ ընթերցման համար, որը կախված չի լինի ԱՀԲ-ում պահպանվող արժեքից, առաջարկվում է կիրառել նկ.3.10-ում բերված՝ մշակված հատուկ ուժեղարարը: Այս ուժեղարարում օգտագործվում են, այսպես կոչված, կեղծ բիթի գծեր (D, DB), որոնցից մեկը միշտ պետք է 1 լինի, որպեսզի ապահովվի նորմալ աշխատանքային ռեժիմը: Յուրաքանչյուր ընթերցման ժամանակ կեղծ բիթերից մեկը պետք է հաստատվի ԱՀԲ-ի տողի գծով (wordline): ԱՀԲ-ից ինֆորմացիայի ընթերցումը կատարվում է հետևյալ ձևով չորս մուտքերը ուժեղարարի (D, DB, BL, BLB) լիցքավորում են մինչև V_{DD} (տրամաբանական 1): Երբ ԱՀԲ-ում պահպանվում է տրամաբանական 1, ապա ընթերցման ժամանակ լիցքաթափվում է BLB

բիթի գիծը, որը ԱՀԲ-ի արագ ճյուղն է: Քանի որ ուժեղարարում դիֆերենցիալ զույգը բաղկացած է N1, N2 N-ՄՕԿ տրանզիստորներից, ապա BLB բիթի գծի լիցքաթափումը կրերի ձախ ճյուղով անցնող հոսանքի մեծացման, որն էլ իր հերթին կհանգեցնի NodeB ճյուղում լարման արժեքի մեծացման, իսկ NodeA ճյուղում՝ փոքրացման:



Նկ.3. 10. Ուժեղարարի էլեկտրական սխեման

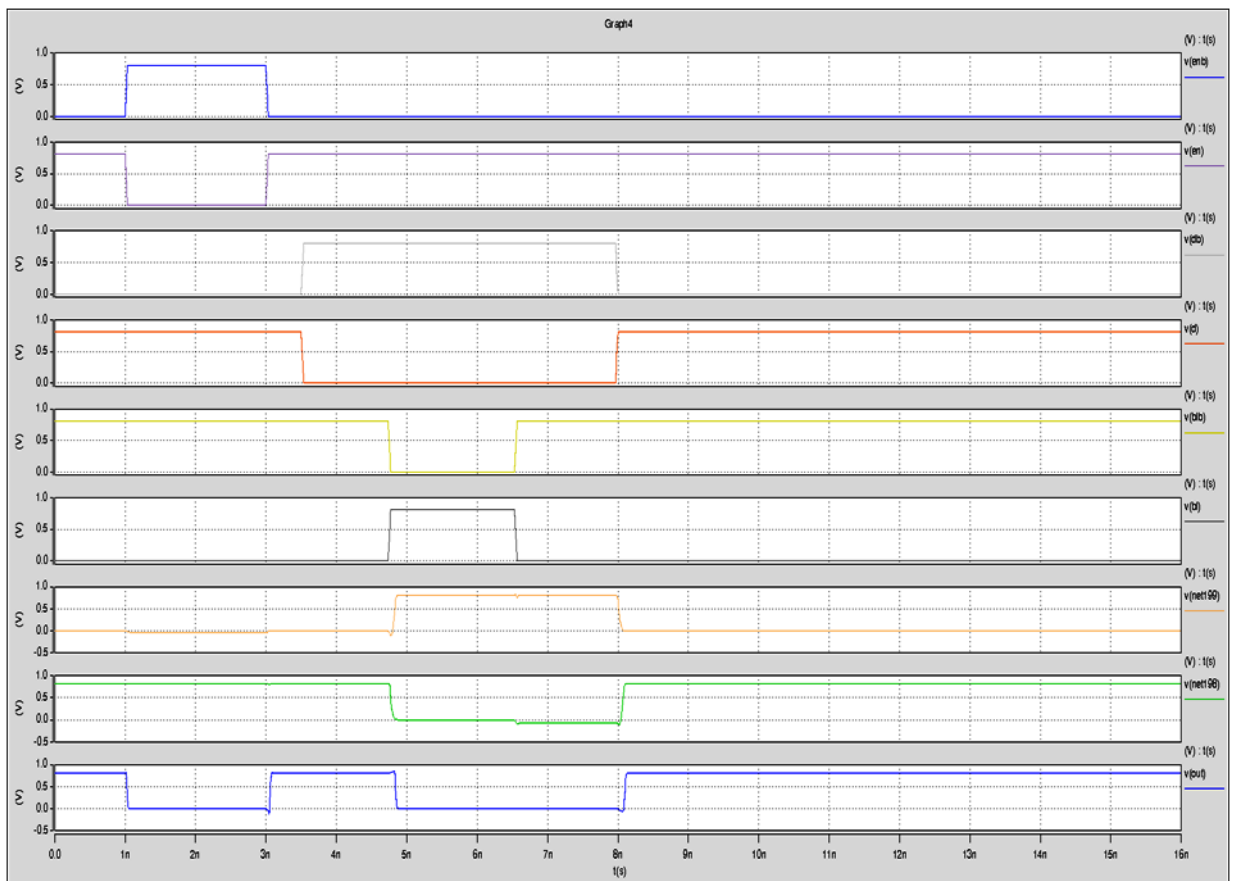
Երբ ԱՀԲ-ում պահպանվում է տրամաբանական 0, ընթերցման ժամանակը պայմանավորված է լինում BL բիթի գծի լիցքաթափումով, որը ԱՀԲ-ի դանդաղ ճյուղն է: Այս դեպքում ուժեղարարի մուտքերին գալիս են BLB=1 և BL=0 տրամաբանական ազդանշանները ԱՀԲ-ից: Քանի որ BL - ն BLB - ից ավելի դանդաղ ճյուղն է, BLB ավելի արագ է հասնում ուժեղարարի մուտքին, քան BL-ն: Երբ BLB=1, N6 N-ՄՕԿ տրանզիստորը բացվում է N կետում, լարման արժեքը նվազում է, որը հետադարձ կապի միջոցով բացում է P1 P-ՄՕԿ տրանզիստորը, և P կետում հաստատվում է (

տրամաբանական 1) V_{DD} լարում, քանի որ BL-ն արդեն փակել է N5 N-ՄՕԿ տրանզիստորը: Հետագայում կապի միջոցով N3 N-ՄՕԿ տրանզիստորը բացվում է, և տեղի է ունենում BLB լիցքաթափումը: Այսպիսով, ընթերցման ժամանակը միշտ կախված է արագ ճյուղից և կախված չէ ԱՀԲ-ում պահվող արժեքից: Այսպիսով տրամաբանական 0-ի ընթերցման ժամանակը նույնպես պայմանավորված է BLB-ի լիցքաթափման ժամանակով, որն ապահովվում է հետևյալ կերպ.

1. Կեղծ բիթի գծերը միացված են ուժեղարարին, որը մեծացնում է բեռի ունակությունը, և DB-ով լիցքաթափումն ավելի դանդաղ է տեղի ունենում, քան BLB-ով:

2. Բիթի գծերին միացված տրանզիստորները նախագծվում են ավելի լայն, քան կեղծ բիթի գծերին միացվածները՝ բերելով բնութագրերի ավելի բարձր դիքույթյան:

Նկ.3.11-ում բերված են ուժեղարարի մոդելավորման արդյունքները վատագույն միջավայրում:



Նկ.3. 11. Ուժեղարարի մոդելավորման արդյունքները

3.2. Ասիմետրիկ ՍՕՀՄ-ի ցրման հզորության, հապաղման ժամանակի գնահատումը և մոդելավորումը

Ժամանակակից տեխնոլոգիական զարգացումները հեռախոսների, անձնական օգտագործման սարքերի բնագավառում նոր խնդիրներ են առաջադրում, որոնցից են՝ ունենալ հնարավորինս մեծ հիշողություն, ցածր ցրման հզորություն և մեծ արագագործություն: Այս խնդիրներից առաջնայինն է համարվում ցրման հզորության փոքրացումը հատկապես՝ 60 նմ-ից փոքր տեխնոլոգիաների դեպքում, քանի որ այդ ժամանակ ցրման հզորությունը հավասար է ակտիվ աշխատանքային հզորության 60...70%: Ժամանակակից ԻՍ-երում ընդհանուր մակերեսի 55...65% զբաղեցնում են հիշող սարքերը, հետևաբար, դրանցում ցրման հզորության փոքրացումը ընդհանուր համակարգի համար կրերի ցրման հզորության էական փոքրացման:

Ասիմետրիկ հիշող բջիջը: Ասիմետրիկ 6T հիշող բջիջը (նկ.3.2) նման է սիմետրիկ 6T հիշող բջջին (նկ.3.1): Ասիմետրիկ հիշող բջջի տարբերությունը սիմետրիկից այն է, որ ասիմետրիկ հիշող բջջում օգտագործվում են բարձր և ցածր շեմային լարումով տրանզիստորներ, այսինքն ԱՀԲ-ում օգտագործվում են տարբեր շեմային լարումներով N-ՄՕԿ և P-ՄՕԿ տրանզիստորներ: Շեմային լարման փոքրացումը հանգեցնում է ցրման հզորության մեծացմանը, իսկ մեծացումը՝ ցրման հզորության փոքրացմանը: Օգտագործելով երկու տարբեր շեմային լարումներով տրանզիստորներ՝ փոքրացնում ենք ցրման հզորությունը: Կիրառելով ԱՀԲ՝ ունենում ենք բիթերի լիցքաթափման տարբեր ժամանակներ: Առաջարկվում է այդպիսի հիշող բջիջները փոխարինել ԱՀԲ-երով, որոնցում գրանցման և ընթերցման գործողություններ շատ քիչ են տեղի ունենում: Մեծ ինֆորմացիոն ունակությամբ ՍՕՀՄ-երում կան հասցեներ, որոնք միշտ 0 են պահպանում, և կան հասցեներ, որոնք երկար ժամանակ մեկ անգամ են իրենց արժեքը փոխում: Այսպիսի բիթերի դեպքում առաջարկում ենք օգտագործել ԱՀԲ-եր և դրանով փոքրացնելով ցրման հզորությունը՝ չազդելով արագագործության վրա:

Մոդելավորման արդյունքները: Դիտարկենք պասիվ վիճակում գտնվող հիշող բջիջների ցրման հզորությունը: Պասիվ վիճակում հիշող բջջի WL ազդանշանը

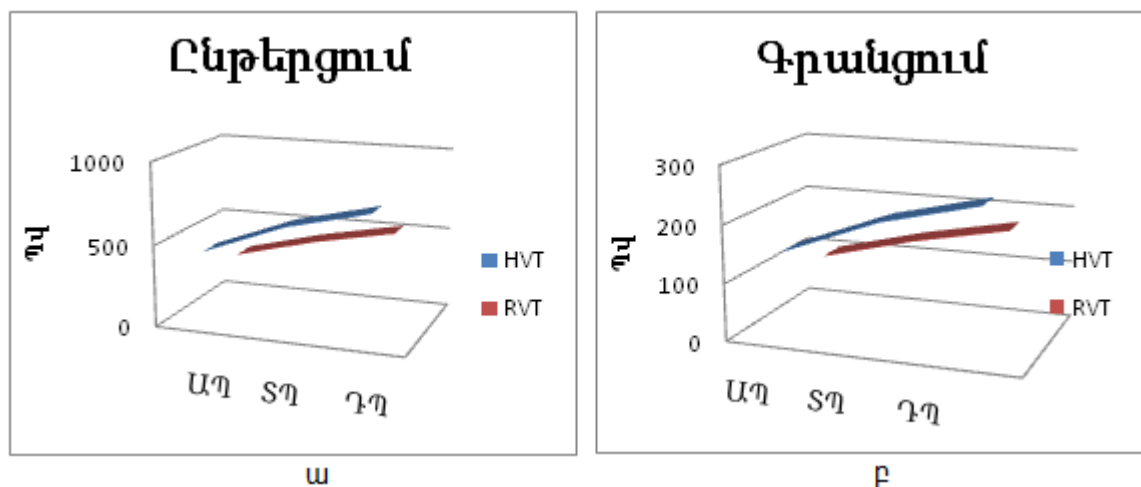
տրամաբանական “0” է: Դիտարկվել են գրանցման և ընթերցման ժամանակ ցրման հզորությունները ասիմետրիկ և սիմետրիկ հիշող բջիջների դեպքում: Գրանցման ժամանակ WL ազդանշանին տրվում է տրամաբանական “1”, որպեսզի կատարվի գրանցում հիշող բջջում: Ընթերցման ժամանակ նախ՝ BL և BLB բիթի գծերը լիցքավորվում են մինչև տրամաբանական “1” լարում, այնուհետև է WL մուտքին կիրառվում տրամաբանական “1” , որի արդյունքում կատարվում է ընթերցում հիշող բջջից: Աղ.3.1-ում բերված են պասիվ, գրանցման և ընթերցման ժամանակ ցրման հզորությունները ասիմետրիկ և սիմետրիկ հիշող բջիջների համար:

Աղյուսակ 3. 1

Ցրման հզորություն

Սիմետրիկ հիշող բջիջ		Ասիմետրիկ հիշող բջիջ	
Գործողություն	Ցրման հզորություն (Վտ)	Գործողություն	Ցրման հզորություն (Վտ)
Պասիվ	$5.9426 \cdot 10^{-9}$	Պասիվ	$2.516 \cdot 10^{-9}$
Գրանցում	$4.812 \cdot 10^{-7}$	Գրանցում	$1.862 \cdot 10^{-7}$
Ընթերցում	$9.878 \cdot 10^{-7}$	Ընթերցում	$4.397 \cdot 10^{-7}$

Նկ.3.12-ում բերված են գրանցման և ընթերցման գործողությունները ասիմետրիկ և սիմետրիկ հիշող բջիջների համար:

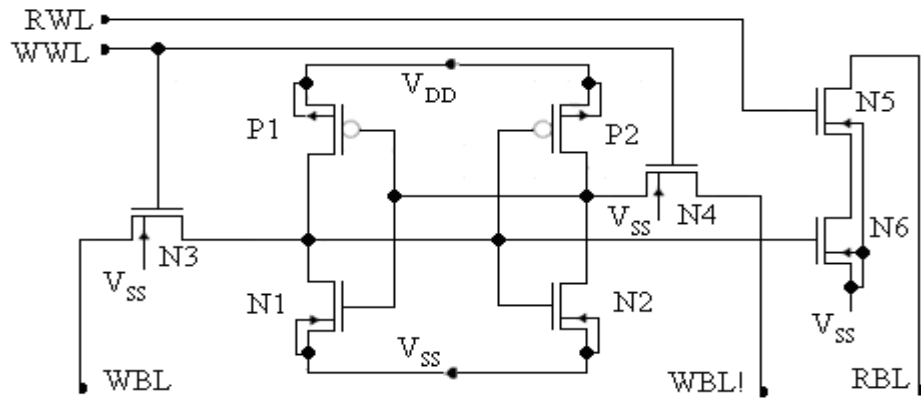


Նկ.3. 12. Ասիմետրիկ և սիմետրիկ ՀԲ-երի գրանցման և ընթերցման գործողությունները. արագ պրոցես (ԱՊ), տիպային պրոցես (ՏՊ), դանդաղ պրոցես(ԴՊ):

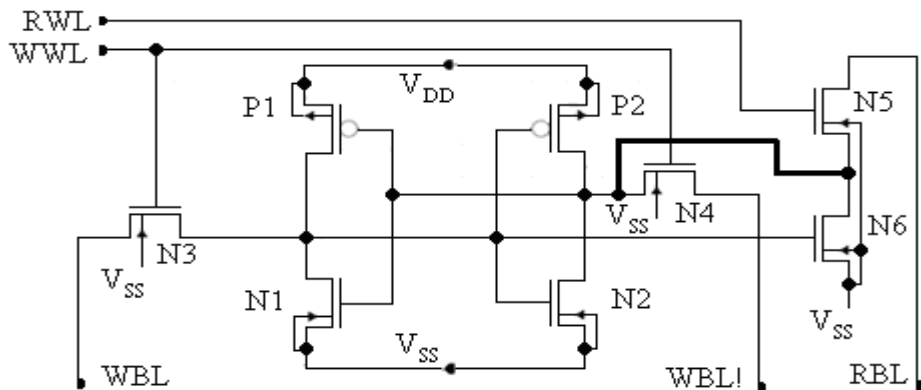
3.3. Լավարկված ՑԴ ստատիկ հիշողության բջջի մշակումը և մոդելավորումը

Ժամանակակից ՍՕՀՍ-երի ՀԲ-երին ներկայացվում են խիստ պահանջներ, քանի որ դրանց բնութագրերով են հիմնականում որոշվում հիշող սարքերի ինֆորմացիոն ունակությունը, արագագործությունը և ընթերցման ուժեղարարների սխեմաներին ներկայացվող պահանջները: Դա հանգեցնում է նրան, որ ՀԲ-երի բարձր արագագործությունն ապահովելու համար նախագծողները դրանցում օգտագործում են ցածր շեմային լարումով տրանզիստորներ: Արդյունքում՝ ՀԲ-երում մեծանում են կորստի հոսանքները (ցրման հզորությունը): Գերցածր աշխատանքային լարումների դեպքում ՀԲ-երում տվյալների ընթերցման հոսանքները խիստ փոքրանում են, որի հիմնական պատճառներից մեկը կուտակչի բիթային գծի կորստյան հոսանքների մեծացումն է: Դա ավելի է խստացնում ընթերցման ուժեղարարի սխեմային ներկայացվող պահանջները: Բացի այդ, հիշող սարքի տեղեկատվական ունակության մեծացման համար անհրաժեշտ է առավելագույնի հասցնել ՀԲ-երի թիվը մեկ բիթային գծի վրա, ինչը հանգեցնում է բիթային գծի բավական մեծ ունակության առաջացման: Սա նշանակում է, որ ընթերցման ուժեղարարի մուտքային լարման բացվածքի կրիտիկական պարամետրը (ընթերցման հոսանքի և բիթային գծի ունակության հարաբերությունը) փոքրանում է: Ընթերցման ուժեղարարը տարբերակում է բիթի գծերի վրա տրամաբանական ազդանշանները և ընթերցման գործողությունից հետո վերականգնում՝ ՀԲ-ում պահպանվող տվյալը: Այսպիսով, ընթերցման ուժեղարարի զգայնությունը, հուսալիությունը և արագագործությունը զգալի ազդեցություն ունեն հիշող սարքերի բնութագրերի վրա: Հետևաբար, կարևոր խնդիր է դառնում ուժեղարարների մուտքային բացվածքին ներկայացվող պահանջների թուլացումը, այսինքն՝ ՀԲ-ի բիթային գծի վրա լարման բարձրացումը: Ընդ որում, ընթերցման լարումը պետք է գերազանցի ընթերցման ուժեղարարի զգայնությունը, այսինքն՝ ազդանշանի նվազագույն լարումը, որի դեպքում ուժեղարարը կարող է ճշգրիտ տարբերակել տվյալները [120,121]: Նշված առումով կարևոր խնդիր է բիթային գծի վրա բարձր լարում ապահովող ՀԲ-երի մշակումը:

Աշխատանքում ներկայացվում է տիպային 8T ՀԲ-ի (նկ.3.13) և նրա լավարկված 8T տարբերակի (նկ.3.14) բնութագրերի համեմատական վերլուծություն՝ կախված սնման լարման աղբյուրից, հաճախականությունից և ջերմաստիճանից: Մոդելավորումներն իրականացվել են SAED EDK գրադարանով 28 նմ տեխնոլոգիական նորմերով և BSIM 4.0-ով մոդելներով Hspice ծրագրային գործիքի միջոցով:



Նկ.3. 13. Տիպային 8T ՀԲ-ի էլեկտրական սխեման



Նկ.3. 14. Լավարկված 8T2 ՀԲ-ի էլեկտրական սխեման

8T ՀԲ-ը ստացվում է՝ երկու ելքային տրանզիստոր ավելացնելով 6T ՀԲ-ին: Այս դեպքում 8T ՀԲ բաժանվում է երկու մասի, արդյունքում՝ ունենում ենք ընթերցման և գրանցման առանձին - առանձին մասեր: Ընթերցման մասն ակտիվանում է RWL ազդանշանի միջոցով, իսկ ընթերցված տեղեկույթը ՀԲ-ից դուրս է գալիս RBL բիթի գծով, ինչպես երևում է նկ.3.19-ից: Մնացած 6 տրանզիստորներն այնպես են վերափոխված, որ իրագործեն միայն գրանցման գործառույթը: Այսպիսի ՀԲ-ի կառուցվածքը ներկայացնում է միաերկ ինտերֆեյսով ՀԲ, քանի որ ընթերցումը կատարվում է մի RBL բիթի գծի միջոցով՝ ի տարբերություն այլ ՀԲ-երի, որոնցում ընթերցումն իրականացվում է բիթի

գծերի լարումների տարբերության միջոցով, այսինքն՝ դիֆերենցիալ ինտերֆեյսով: Ինչպես երևում է լավարկված 8T ՀԲ-ի սխեմայից (նկ.3.14), այն տարբերվում է 8T ՀԲ-ից միայն ավելացված կապով, որը նկարում ունի հաստ գծի տեսք: Երբ ՀԲ-ում WBL բիթի գծի վրա պահպանվում է 0, ապա WBL! բիթի գծի վրա պահպանվում է տրամաբանական “1”: Գոյություն ունեցող տիպային 8T ՀԲ-ի տարբերակի դեպքում N6 տրանզիստորը կփակվի, և համապատասխան RWL ազդանշանի դեպքում RBL բիթի գծի վրա կհայտնվի N6 տրանզիստորի արտաբերի վրա պահպանված լարումը:

Կատարված մոդելավորման արդյունքները բերված են աղ.3.2-3.4-ում և նկ.3.15-3.17-ում: 28 նմ տեխնոլոգիական նորմերի դեպքում RBL բիթի գծի լարումը կազմում է 0.1...0.2 Վ (նկ.3.15): Այսպիսի ազդանշանը որոշակի արտաքին ազդեցությունների (աղմուկ, ճառագայթում և այլն) դեպքում կարող է հանգեցնել ՀԲ-ից սխալ տեղեկույթի ընթերցման: Այստեղից ակնհայտ է դառնում, որ պետք է կիրառել բավականին զգայուն ուժեղարար, որպեսզի տեղի չունենա տեղեկույթի կորուստ: Միևնույն ժամանակ, առաջարկված 8TM ՀԲ-ի դեպքում ավելացված կապի միջոցով WBL! բիթի գծի վրա եղած լարումը տեղափոխվում է N6 տրանզիստորի արտաբերի վրա, որի արդյունքում RBL բիթի գծի լարումը կազմում է 0.3...0.5 Վ (նկ.3.16, 3.17): Այսպիսով, լավարկված 8T ՀԲ-ը ապահովում է 0.2 Վ բացվածք RBL բիթի գծի վրա՝ ի տարբերություն 8T ՀԲ-ի 0.1 Վ-ի: Արդյունքում 2 անգամ ավելի մեծ բացվածքով ազդանշան ենք ստանում, որը հնարավորություն է տալիս օգտագործել ցածր զգայնության ուժեղարար, 3,7...10 % ցրման հզորության կորստի դեպքում (աղ.3.2-3.4):

Աղյուսակ 3. 2

Ցրման հզորության կախվածությունը սնման աղբյուրի լարումից

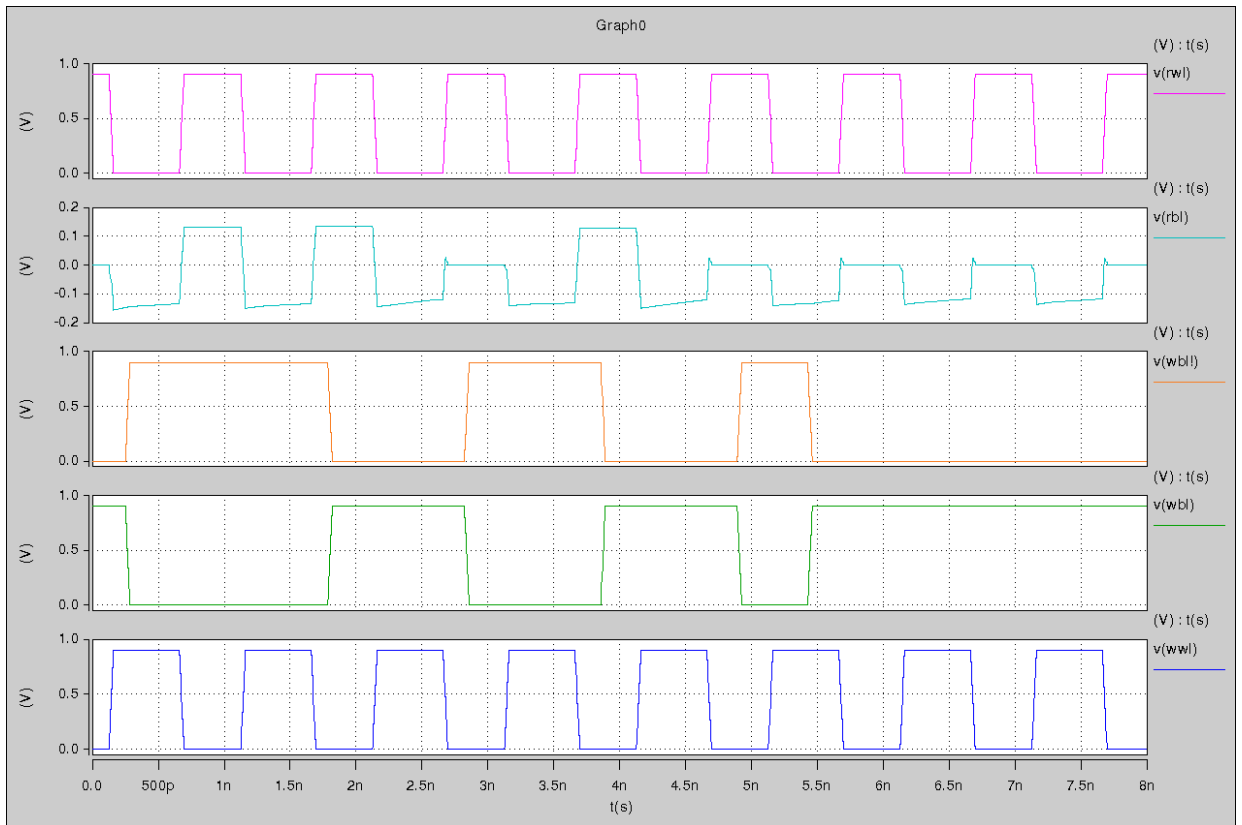
Սնման աղբյուրի լարումը, Վ	8T ՀԲ-ի ցրման հզորությունը, Վ ²	8TM ՀԲ-ի ցրման հզորությունը, Վ ²
0,8	1.27E-08	1.35E-08
0,9	1.87E-08	2.00E-08
1,0	2.60E-08	2.82E-08
1,1	3.67E-08	4.00E-08
1,2	5.46E-08	6.04E-08

Ցրման հզորության կախվածությունը հաճախականությունից

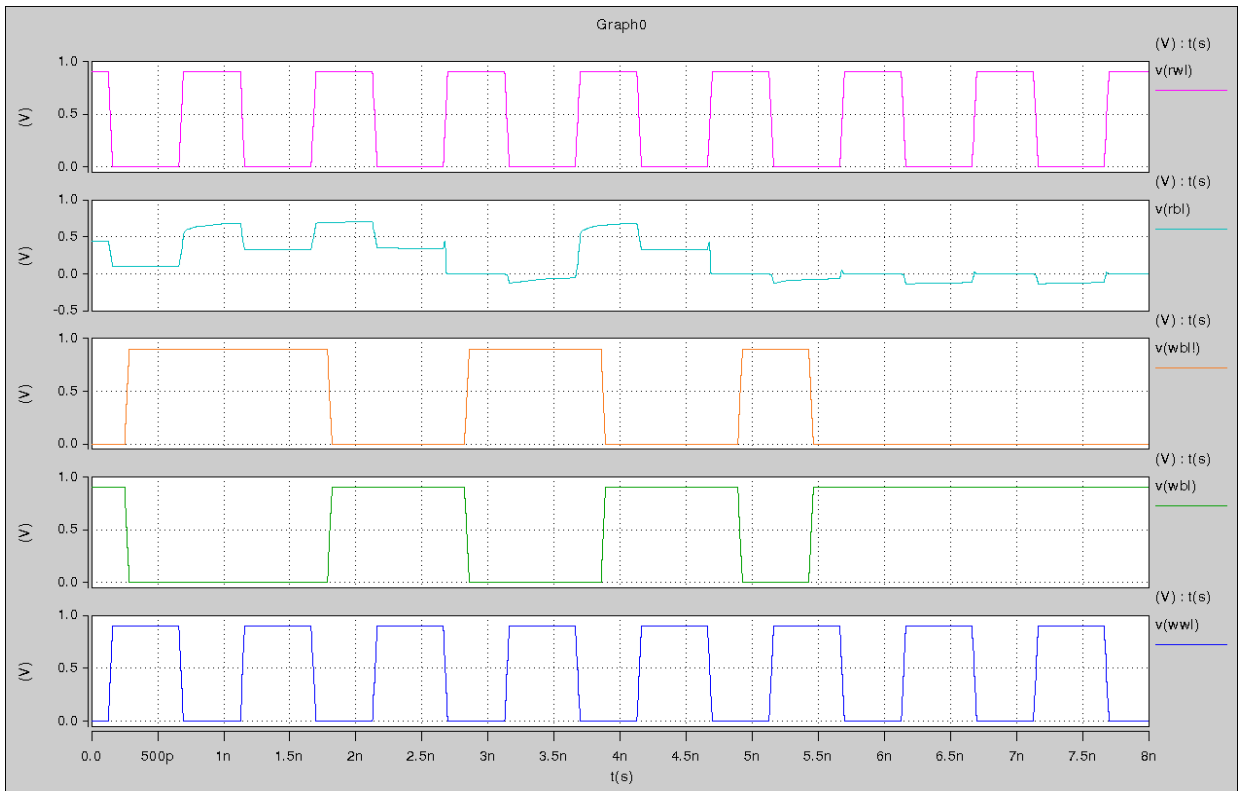
Հաճախականությունը, <i>ՄՀց</i>	8T ՀՔ-ի ցրման հզորությունը, <i>Վտ</i>	8TM ՀՔ-ի ցրման հզորությունը, <i>Վտ</i>
400	1.04E-08	1.08E-08
500	1.22E-08	1.28E-08
600	1.14E-08	1.19E-08
700	1.03E-08	1.09E-08
800	9.85E-09	1.06E-08
900	1.10E-08	1.20E-08
1000	1.20E-08	1.32E-08
1100	1.15E-08	1.27E-08
1200	1.05E-08	1.17E-08

Ցրման հզորության կախվածությունը ջերմաստիճանից

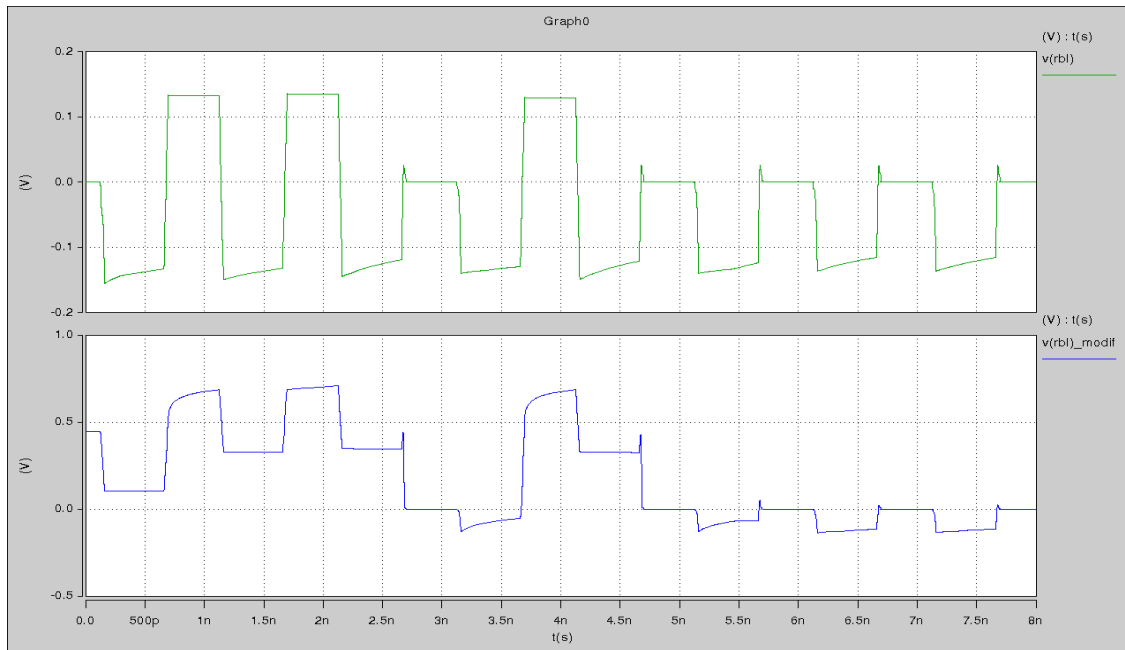
Ջերմաստիճան, <i>°C</i>	8T ՀՔ-ի ցրման <i>Վտ</i>	8TM ՀՔ-ի ցրման <i>Վտ</i>
-40	1.20E-08	1.27E-08
20	1.04E-07	1.13E-07
80	4.33E-07	4.78E-07
125	9.50E-07	1.06E-06



Նկ.3. 15. 8T ՀԲ-ի մոդելավորման դիագրամները



Նկ.3. 16. Լավարկված 8T ՀԲ-ի մոդելավորման դիագրամները



Նկ.3. 17. 8T և լավարկված 8T ՀԲ-երի բիթային գծերի լարումների համեմատությունը

Մոդելավորման արդյունքները ցույց են տալիս, որ

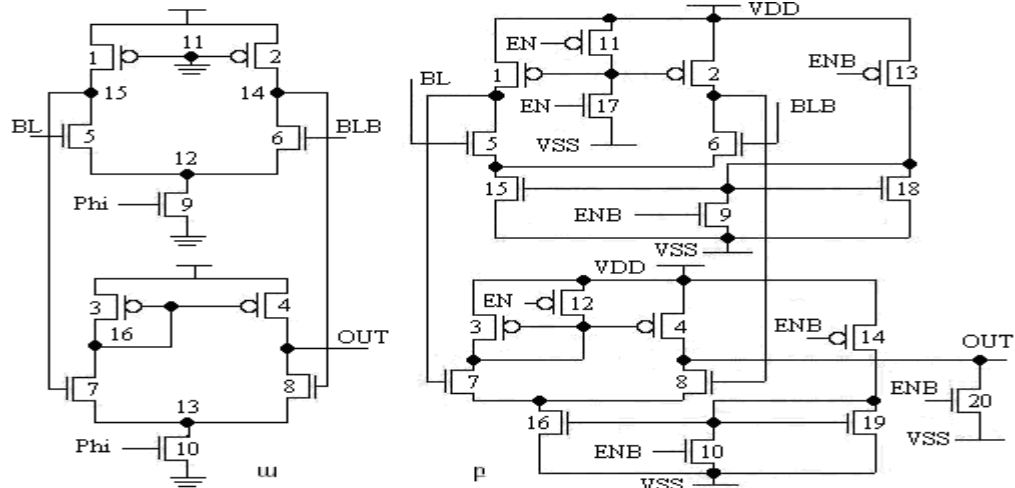
- սնման լարումից կախված՝ լավարկված 8T ՀԲ-ի ցրման հզորությունը, 8T ՀԲ-ի համեմատ, մեծ է 6...9,5 %-ով,
- հաճախականությունից կախված՝ լավարկված 8T ՀԲ-ի ցրման հզորությունը, 8T ՀԲ-ի համեմատ, մեծ է 3,7...10 %-ով,
- ջերմաստիճանից կախված՝ լավարկված 8T ցրման հզորությունը, 8T ՀԲ-ի համեմատ, մեծ է 5,5...9,5 %-ով,
- լավարկված 8T բիթային գծի լարման բացվածքը, 8T ՀԲ-ի համեմատ, մեծ է 2 անգամ:

3.4. ՍՕՀՄ-երի ուժեղարարի մշակումը և մոդելավորումը

ՍՍՕՀՄ հիմնական հանգույցներից է ինֆորմացիայի ընթերցման ուժեղարարը [122-123]: ՍՕՀՄ-ի ինֆորմացիոն ունակության մեծացմանը զուգընթաց մեծանում է սպառման հզորությունը և նրանում ուժեղարարների քանակը: Դա էլ իր հերթին հանգեցնում է սարքի հիմնական բնութագրերի փոփոխությանը: Այսպիսով, կարևոր

խնդիրը ցածր սպառման հզորությամբ և ջերմաստիճանային փոփոխության նկատմամբ կայուն ուժեղարարների մշակումն է:

Ժամանակակից ՍՕՀՄ-երում մեծ տարածում է գտել նկ.3.18ա-ում բերված ընթերցման ուժեղարարը:



Նկ.3. 18. Գոյություն ունեցող (ա) և մեր կողմից մշակված (բ) գրանցման/ընթերցման ուժեղարարների սխեմաները

Նկ.3.18բ-ում բերված է մեր կողմից մշակված ուժեղարարի սխեման: Ըստ նկ.3.18-ի, երկու ուժեղարարն էլ բաղկացած են երկու կասկադից, որպեսզի ապահովվի ուժեղացման մեծ գործակից: Այս ուժեղարարում որպես դիմադրություն հանդես են գալիս 1 և 2 P-ՍՕԿ տրանզիստորները (նկ.3.18ա), որոնց փականները միավորված են և միացված են ցածր պոտենցիալ (<<հողին>>) ունեցող կետին 11 գծով (ապահովում է 1 և 2 P-ՍՕԿ տրանզիստորների աշխատանքը խորը հագեցման ռեժիմում), այսինքն 1 և 2 P-ՍՕԿ տրանզիստորներով միշտ հոսանք է անցնում, որը ժամանակի ընթացքում կհանգեցնի 1 և 2 P-ՍՕԿ տրանզիստորների տաքացմանը, և դրանցով անցնող հոսանքի արժեքը կփոխվի, որի արդյունքում էլ կփոխվի դիմադրության արժեքը՝

$$|A_v| = \sqrt{2\mu_n C_{ox} \frac{W}{L} I_{ss} R_D}$$

որտեղ A_v - ն ուժեղացման գործակիցն է, μ_n - ը՝ լիցքակիրների շարժունակությունը, C_{ox} - ն՝ փականի օքսիդային շերտի ունակությունը, W, L -ը տրանզիստորի երկրաչափական չափերն են (կապուղու լայնություն, երկարություն), I_{ss} - ը՝ հոսանքի աղբյուրի արժեքը

ուժեղարարում, R_D - ն՝ դիմադրության արժեքը ուժեղարարում: Բերված արտահայտությունից երևում է, որ առաջին կասկադի ուժեղացման գործակիցը գծայնորեն կախված է դիմադրության արժեքից, հետևաբար դիմադրության արժեքի փոփոխությունը կբերի ուժեղացման գործակցի փոփոխությանը: Բացի այս թերությունից, նաև միշտ ունենում ենք հզորության կորուստ 1 և 2 P-ՄՕԿ տրանզիստորներով անցնող հոսանքի տեսքով: Ջերմաստիճանային կայունության և ցրման հզորության խնդիր կա նաև համապատասխանաբար՝ 9 և 10 N-ՄՕԿ տրանզիստորների հետ կապված, որոնք ուժեղարարում առկա են որպես հոսանքի աղբյուրներ: Ըստ վերը բերված արտահայտության, ուժեղացման գործակիցը կախված է նաև I_{ss} հոսանքի աղբյուրի արժեքից:

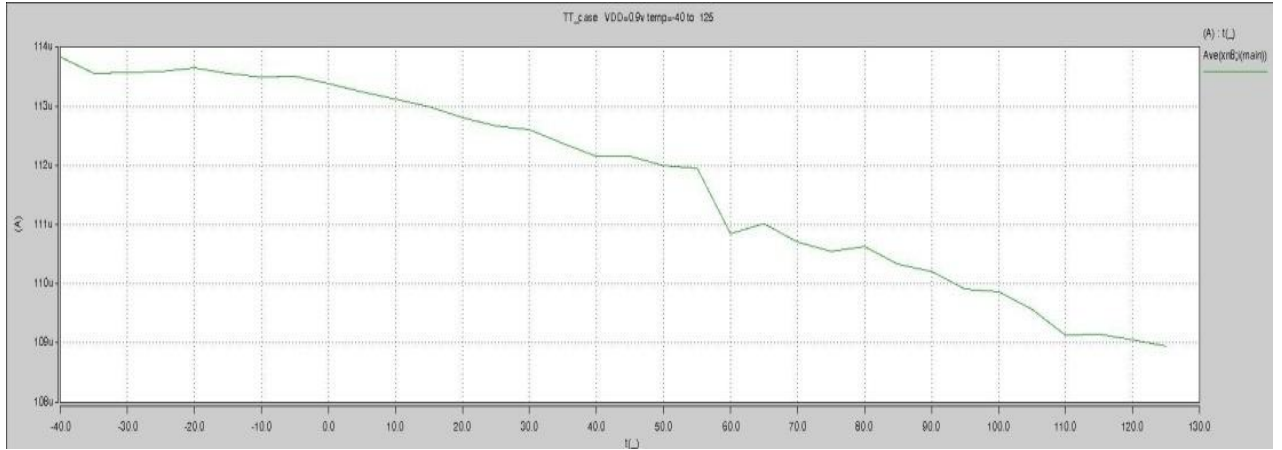
Այս խնդիրների լուծման համար առաջարկում ենք օգտագործել նկ.3.18բ-ում բերված և մեր կողմից մշակված ուժեղարարի սխեման: Այս սխեմայում, ի տարբերություն նախորդի, 1 և 2 P-ՄՕԿ տրանզիստորները միշտ բաց չեն, 9 և 10 N-ՄՕԿ տրանզիստորների փոխարեն օգտագործվում են հոսանքի հայելիներ համապատասխանաբար՝ 15,18 և 16,19 N-ՄՕԿ տրանզիստորների հիման վրա, որոնք ապահովում են ավելի բարձր կայունություն ջերմաստիճանային փոփոխությունների նկատմամբ, որը բերում է հոսանքի արժեքի փոփոխության:

Նկ.3.18բ-ում բերված ուժեղարարի սխեմայում կան լրացուցիչ EN, ENB մուտքեր, որոնց միջոցով ոչ աշխատանքային ռեժիմում գտնվող ուժեղարարը հնարավոր է անջատել սնուցումից՝ ցրման հզորությունը փոքրացնելու համար:

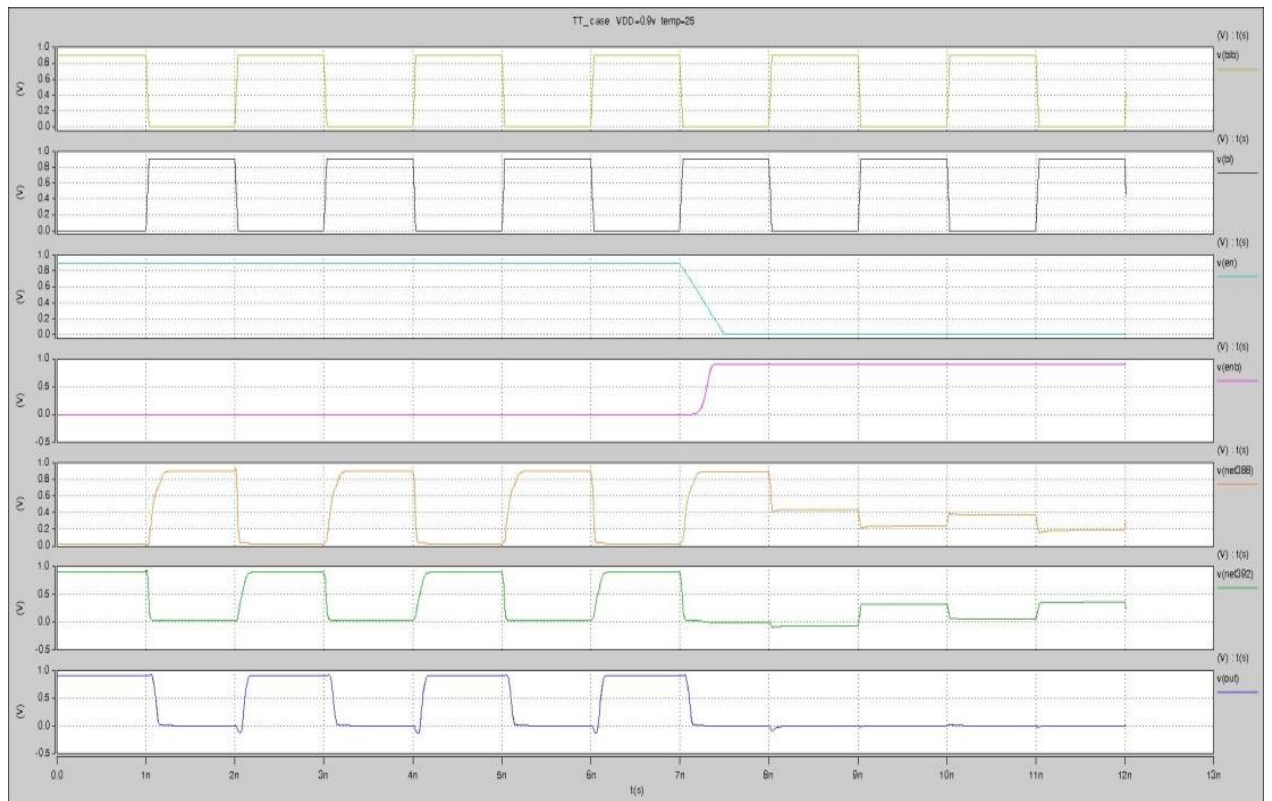
Երբ EN=0, բացվում է 11 P-ՄՕԿ տրանզիստորը, որի ակունքի լարումը VDD է, հայտնվում է արտաբերում և փակում է 1 և 2 P-ՄՕԿ տրանզիստորները, այդ նույն ժամանակ փակվում է 17 N-ՄՕԿ տրանզիստորը, որ բացառի հողի հետ կարճ միացումը: Երբ EN=0, ENB=1, հետևաբար 9,10 N-ՄՕԿ տրանզիստորները կբացվեն, և դրանց ակունքների VSS լարումները կհայտնվեն արտաբերներում, որի հետևանքով կդադարեն գործել 15,18 և 16,19 N-ՄՕԿ տրանզիստորներով կազմված հոսանքի հայելիները, քանի որ այդ տրանզիստորները կփակվեն: Այսպիսով, կարողանում ենք ոչ աշխատանքային ռեժիմում գտնվելու դեպքում խնայել ցրման հզորությունը, որը հանգեցնում է

ջերմակայունության բարձրացման: Արդյունքում փոքրանում է ուժեղարարի բնութագրերի փոփոխության հավանականությունը:

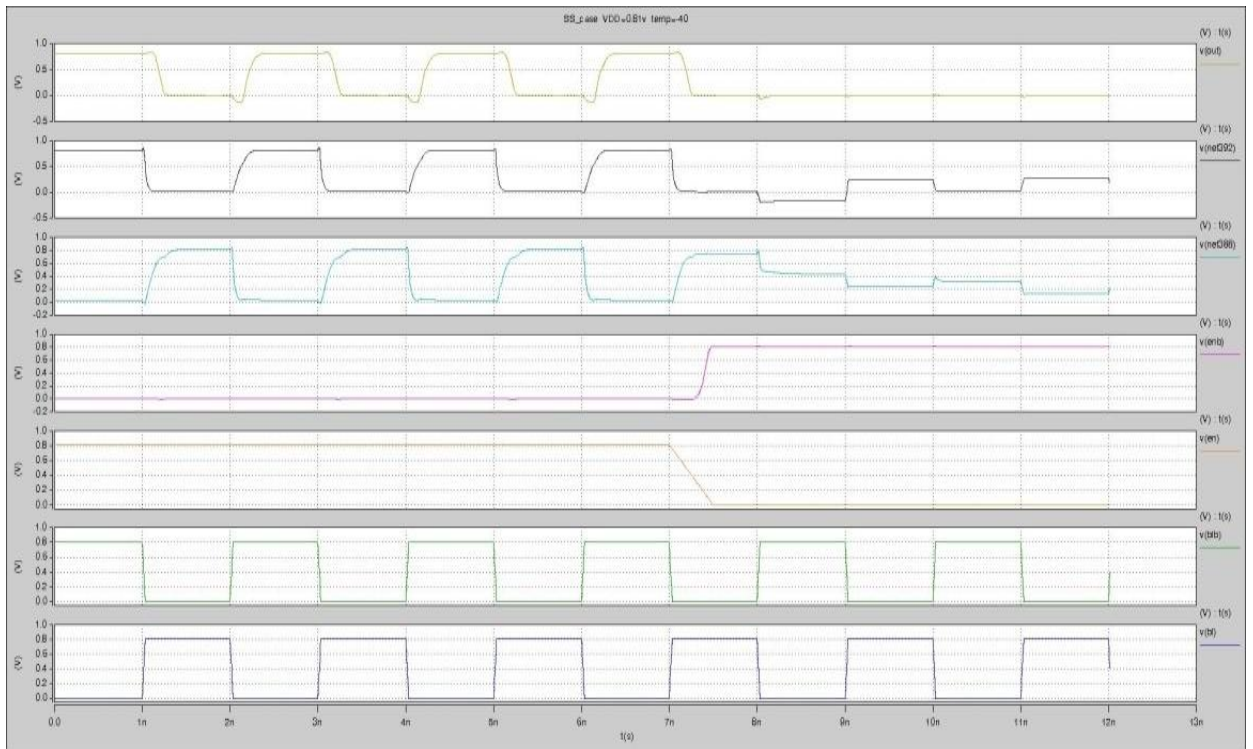
Նկ.3.19-3.23 - ում բերված են մշակված ուժեղարարի HSPICE ծրագրային փաթեթով կատարված մոդելավորման արդյունքները:



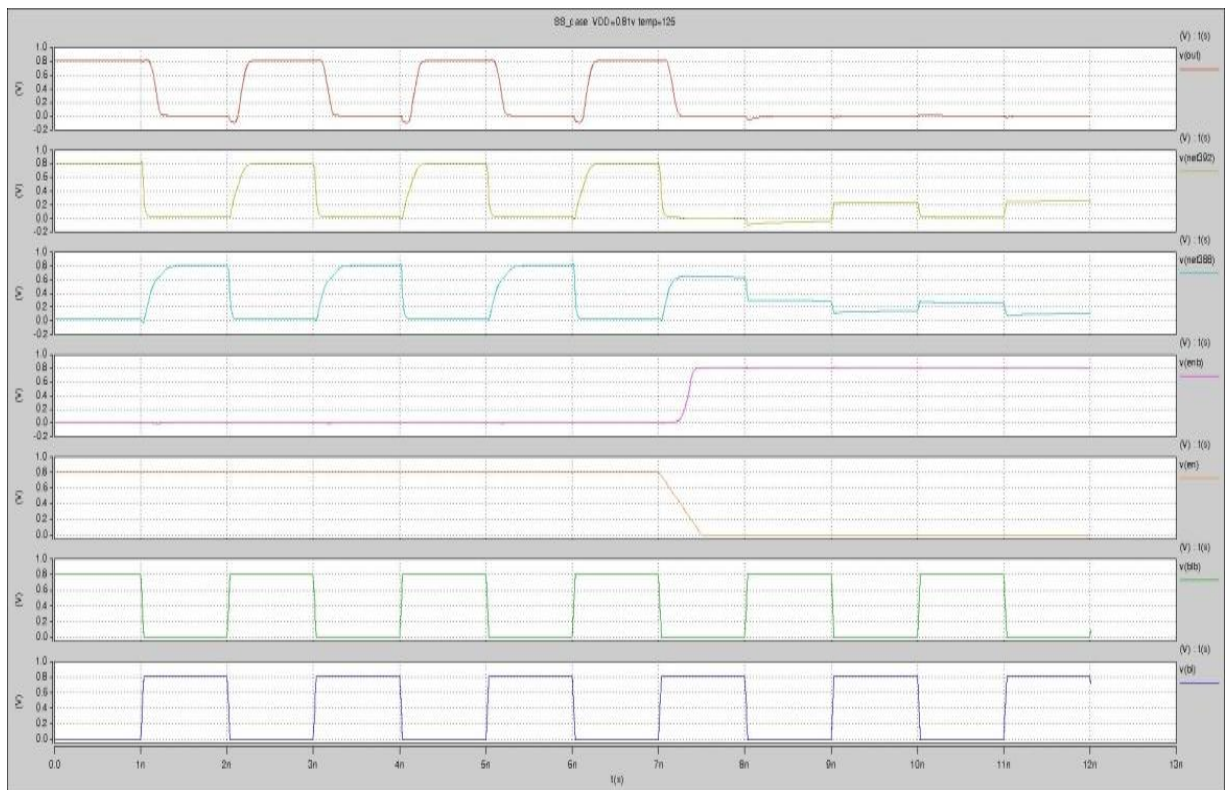
Նկ.3. 19. Տրանզիստրով անցնող հոսանքի կախումը ջերմաստիճանից



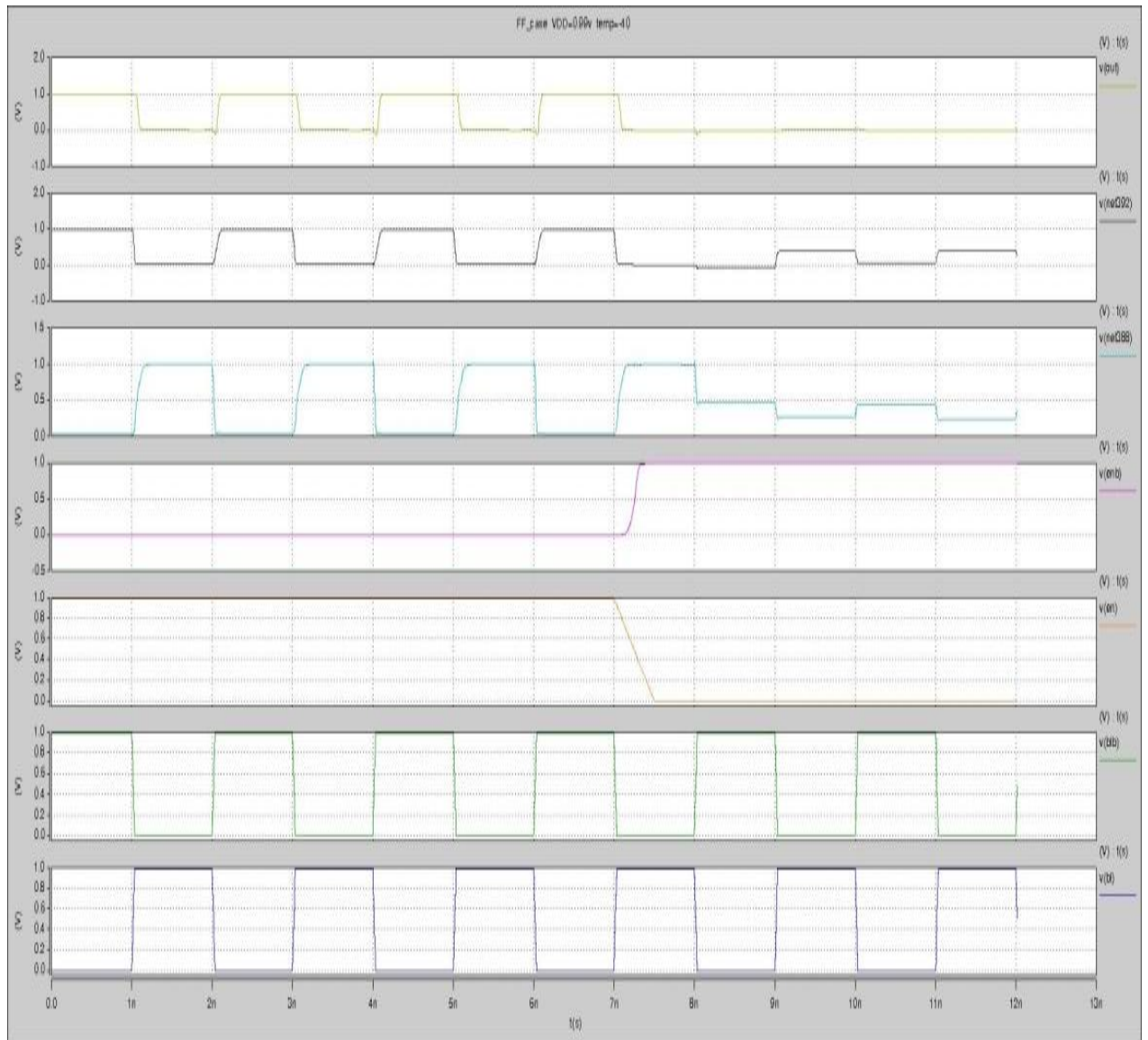
Նկ.3. 20. Մոդելավորման արդյունքները տիպային միջավայրում 0,9 Վ լարման 250 C ջերմաստիճանի դեպքում



Նկ.3. 21. Մոդելավորման արդյունքները դանդաղ միջավայրում 0,81 Վ լարման -400 C ջերմաստիճանի դեպքում



Նկ.3. 22. Մոդելավորման արդյունքները դանդաղ միջավայրում 0,81 Վ լարման 1250C ջերմաստիճանի դեպքում



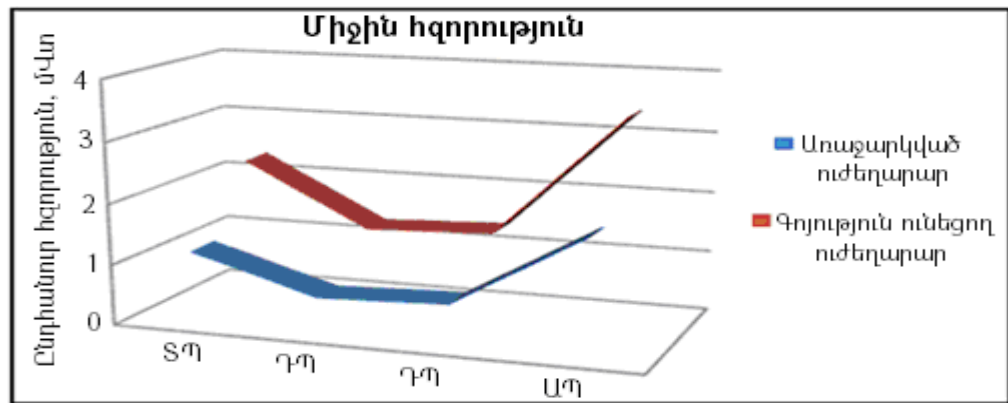
Նկ.3. 23. Մոդելավորման արդյունքներն արագ միջավայրում 0,99 Վ լարման -400 C ջերմաստիճանի դեպքում

Ցրման հզորություն: Դիտարկված երկու սխեմայի համար ցրման հզորության հետազոտություն: Մշակած սխեմայի համար կատարվել է երկու հզորության չափում՝ մեկը աշխատանքային ռեժիմում (EN=1, ENB=0), իսկ մյուսը՝ ոչ աշխատանքային ռեժիմում (EN=0, ENB=1): Ստացված արդյունքները համեմատվել են իրար հետ: Աղ.3.5-ում բերված են միջին հզորության չափման արդյունքները պրոցեսից, ջերմաստիճանից և լարումից (ՊՋԼ) կախված տիպային (ՏՊ), դանդաղ (ԴՊ) և արագ (ԱՊ) պրոցեսների համար:

Ուժեղարարների միջինացված հզորության չափման արդյունքները

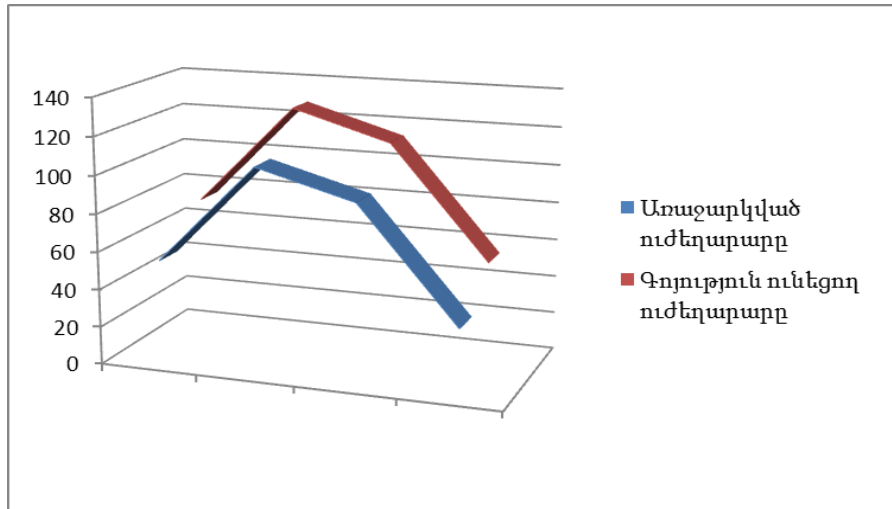
ՊՁԼ	Ուժեղարար	Մշակված ուժեղարար	
	հզորությունը 1 տակտում, մՎտ	հզորությունը 1 տակտում, մՎտ	
		Աշխատանքային ռեժիմ	Ոչ աշխատանքային ռեժիմ
ՏՊ 25°C 0.9 Վ	0,29	1,175	0,011
ԴՊ -40°C 0.81 Վ	0,1606	0,5801	0,0005
ԴՊ 125°C 0.81 Վ	0,1707	0,6561	0,014
ԱՊ -40°C 0.99 Վ	0,4241	1,877	0,0144

Դիտարկենք կուտակչի պարզագույն 8 սյուն ունեցող հիշողության սեկցիա, որի համար անհրաժեշտ է մեկ ուժեղարար: Դա ժամանակակից ՍՕՀՍ-ների սեկցիայի սյուների թվից շատ փոքր է: Հաշվենք մեկ ուժեղարարի միջին ծախսած հզորությունը՝ ընդունելով, որ ամեն մի 8 տակտի ընթացքում մեկ անգամ դիմում ենք նույն սյանը- ուժեղարարին: Մշակված ուժեղարարը 7 տակտ կգտնվի ոչ աշխատանքային ռեժիմում և մեկ տակտ՝ աշխատանքային ռեժիմում: Նկ. 3.18ա-ում բերված սխեման 8 տակտում էլ նույն հզորությունն է սպառում: Միջին սպառման հզորության արժեքների համեմատությունը 8 տակտի համար բերված է նկ.3.24-ում:

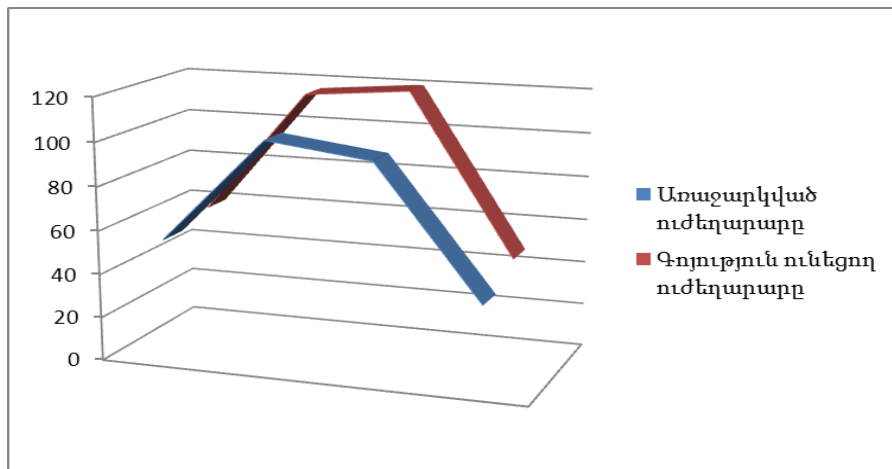


Նկ.3. 24. Ուժեղարարների միջին սպառման հզորության արժեքների համեմատություն

Կատարվել է նաև էլքային ազդանշանի ճակատների (աճի և նվազման) հետազոտություն 4 ՊՁԼ տարբերակներում: Եթե էլքային ազդանշանի ճակատը շատ դանդաղ աճի կամ նվազի, կբերի տվյալի դանդաղ ընթերցմանը: Նկ.3.25 և 3.26-ում բերված է երկու ուժեղարարնի էլքային ազդանշանների ճակատների կախվածության գրաֆիկը ՊՁԼ-ից:



Նկ.3. 25. Ելքային ազդանշանները աճող ճակատի դեպքում



Նկ.3. 26. Ելքային ազդանշանները նվազող ճակատի դեպքում

Մոդելավորման արդյունքներից ստացվել են 1.2...1.6 անգամ ավելի արագ աճող ճակատներ: Նվազող ճակատի դեպքում ունենում ենք 1.1...1.25 անգամ արագ նվազող ճակատներ:

3.5. Տարբեր ինֆորմացիոն ունակությամբ ԳՄՄԿ ՍՕՀՄ-երի բնութագրերի համեմատական վերլուծությունը և մոդելավորումը

Ժամանակակից ԳՄՄԿ-երում առանձնահատուկ տեղ են զբաղեցնում հիշող սարքերը, քանի որ դրանք զբաղեցնում են ԳՄՄԿ-ի ընդհանուր մակերեսի 80...85 %-ը և զգալի ազդեցություն ունեն արագագործության և ցրման հզորության վրա[108-110, 124-128]: Զբաղեցրած մակերեսը, արագագործությունը և ցրման հզորությունը հիմնականում կախված են դրանց ճարտարապետությունից, հիշող բջջի սխեմատեխնիկական և կուտակչի տոպոլոգիական լուծումներից: Հետևաբար, հիշող սարքերի նախագծման ժամանակ կարևոր խնդիր է տարբեր ինֆորմացիոն ունակությամբ հիշող սարքերի համեմատական վերլուծությունը, որը թույլ կտա կատարել հիշող բջջի ընտրություն և կուտակչի տոպոլոգիական լուծում:

Աշխատանքում դիտարկված են 1024 (32 X 32 - քառակուսի կուտակիչ) և 512 (32 X16- ուղղանկյուն կուտակիչ) բիթ ինֆորմացիոն ունակությամբ հիշող սարքերը, որոնց սինթեզը իրականացվել է DesignCompiler գործիքի միջոցով՝ օգտագործելով SAEDEDK 28 նմ գրադարանը: Սինթեզից հետո կատարվում է ֆիզիկական նախագծում ICCompiler գործիքի միջոցով և սինթեզված ՍՕՀՄ-երի համեմատական վերլուծություն:

Հիշող բջջում գրանցման և ընթերցման նկարագրված գործընթացները ներկայացված ռեգիստրային հաղորդման մակարդակում (RTL) Verilog լեզվով 512 բիթ ինֆորմացիոն ունակությամբ հիշող սարքերի համար բերված են ստորև:

```
module mem_ram_sync_rowXcolumn( clk, rst, read_en,write_en,rw_address, write_data, read_data);  
parameter row=32, column=16;  
parameter address_width=5;  
input clk, rst,read_en,write_en;  
input [address_width-1:0] rw_address; input [column-1:0] write_data; output [column-1:0] read_data ;  
reg [column-1:0] read_data;  
integer i;
```

```

// Declare memory 32x16 bits = 512 bits or 64 bytes
reg [column-1:0] memory_ram_d [row-1:0];
reg [column-1:0] memory_ram_q [row-1:0];
// Use positive edge of clock to read the memory
always @(posedge clk or
        negedge rst)
    begin
    if (!rst)
        begin
        read_data<=column'bz;
            for (i=0; i<row; i=i+1)
                memory_ram_q[i] = 0;
        end
    else
        begin
            for (i=0; i<row; i=i+1)
                memory_ram_q[i] = memory_ram_d[i];
        end
    end
always @(*)
    begin
        for (i=0; i<row; i=i+1)
            memory_ram_d[i] = memory_ram_q[i];
        if (write_en && !read_en)
            memory_ram_d[rw_address] <= write_data;
        if (!write_en && read_en)
            read_data <= memory_ram_q[rw_address];
    end
endmodule

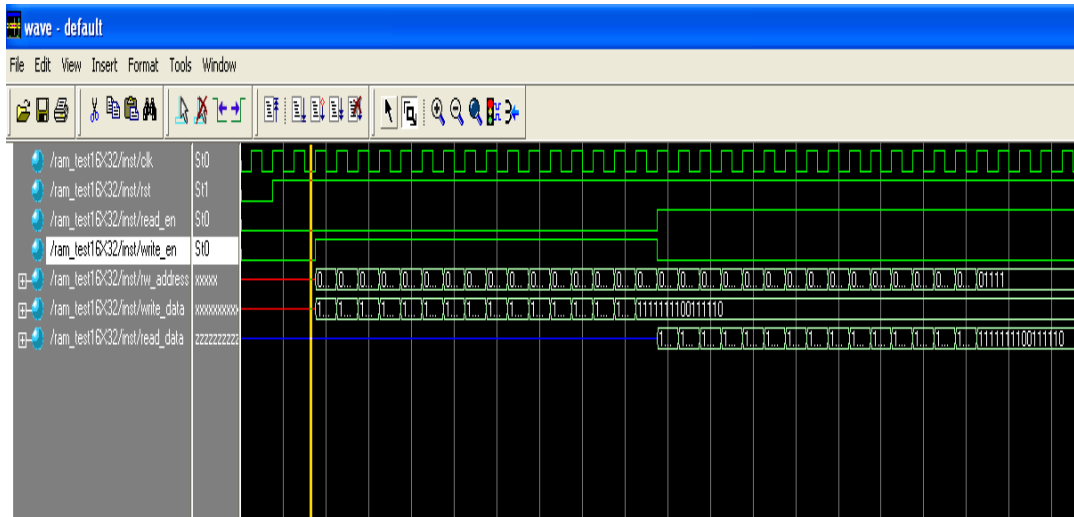
```

Վերևի ներկայացումում փոխելով համապատասխան պարամետրերի կարգայնությունը՝ կստանանք մասնավոր դեպքում 1024 բիթ ինֆորմացիոն ունակությամբ հիշող սարքի նկարագրությունը՝

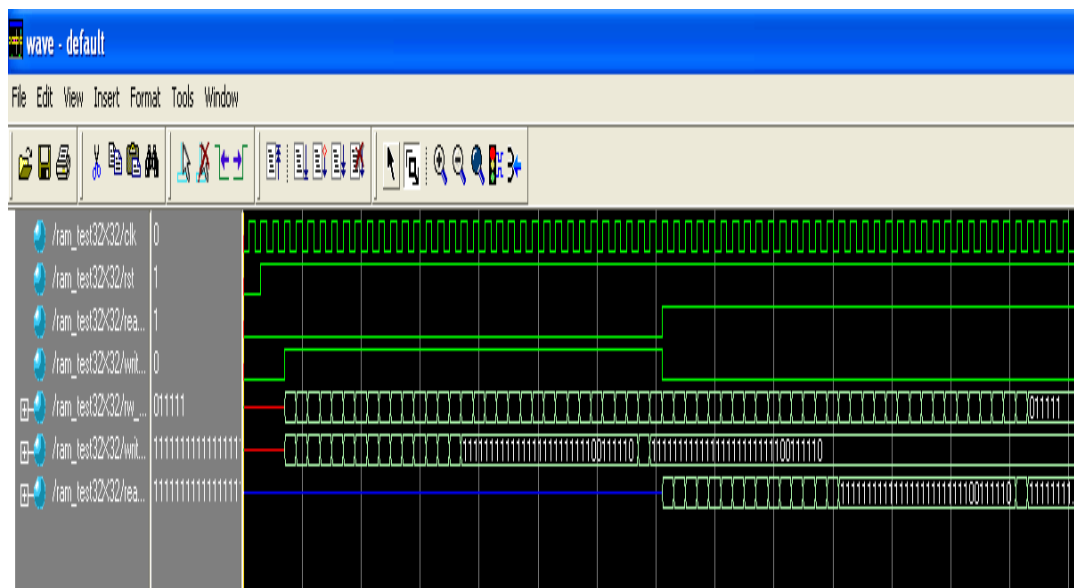
parameter column=32;

parameter address_width=6;

Նկ.3.27-ում բերված են modelsim ծրագրային գործիքով RTL մակարդակում մոդելավորման արդյունքները:



ա

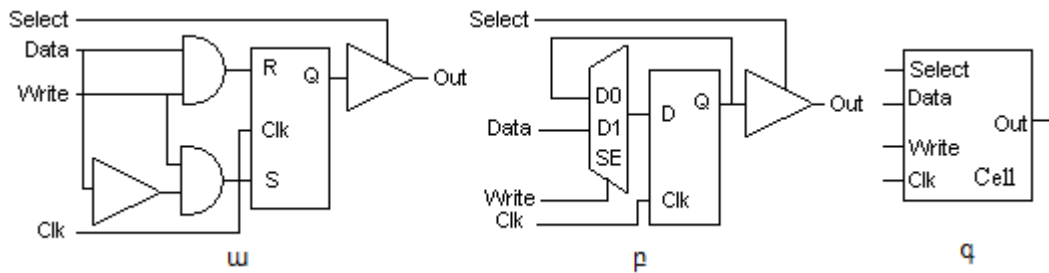


բ

Նկ.3. 27. RTL մակարդակում նկարագրության modelsim ծրագրային գործիքի միջոցով մոդելավորման արդյունքները. ա-512 բիթ, բ-1024 բիթ

Առաջարկված հիշող բջիջը: Սինթեզի (համադրման) փուլում որպես սինթեզի գործիք օգտագործվել է SAEDDK 28 նմ տեխնոլոգիական գրադարանը: ՍՕՀՄ-ի մեկ բիթի պահպանման համար կիրառվում է սինխրոն RS տրիգերի հիման վրա կառուցված

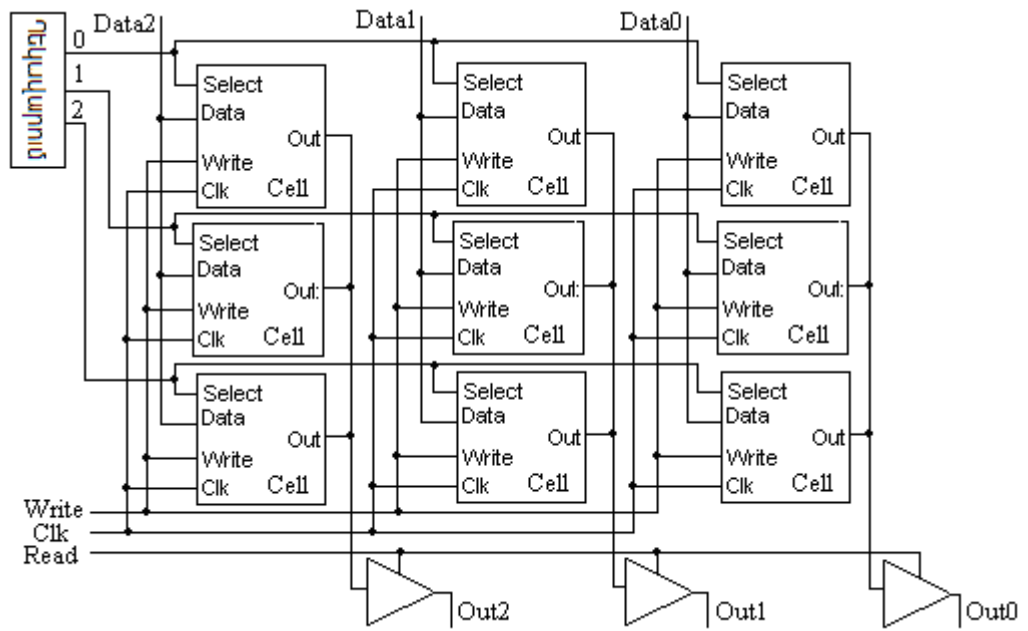
հիշողության բջիջը (նկ.3.28ա): Քանի որ գրադարանում բացակայում է RS տրիգերը (ստանդարտ տրամաբանական տարրերի ժամանակակից գրադարաններում բացակայում են RS, T և JK տրիգերները), որի պատճառով էլ RS տրիգերները սինթեզվում են D տրիգերների հիման վրա, որը հանգեցնում է հիշող բջջի մակերեսի, գրանցման և ընթերցման ժամանակների մեծացման: Խնդրի լուծման նպատակով առաջարկվում է նկ.3.28բ-ում բերված հիշող բջջի սխեմատիկական լուծումը:



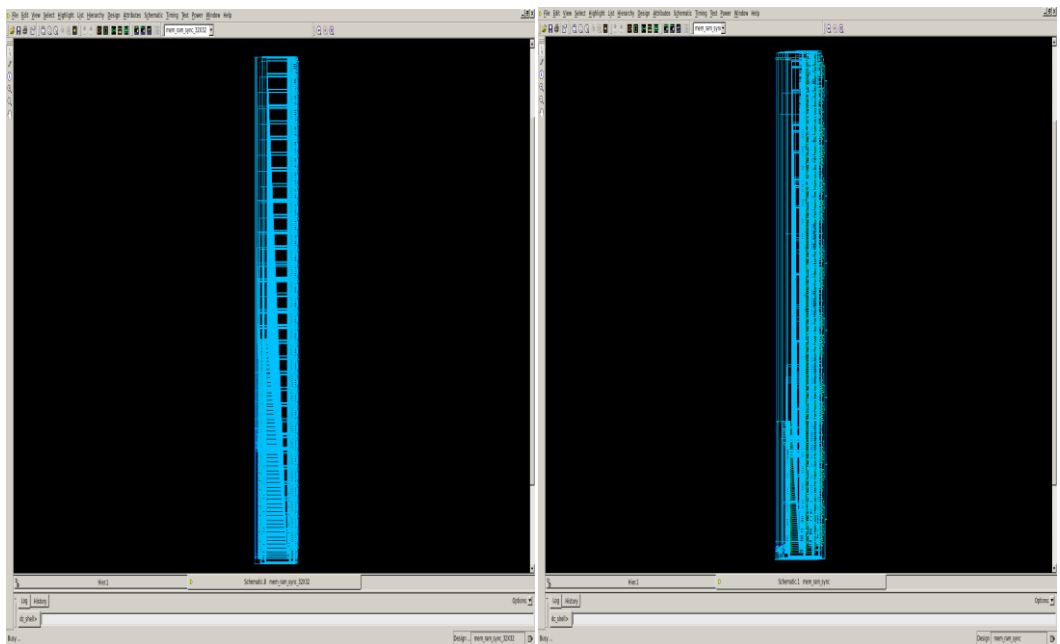
Նկ.3. 28. Հիշող բջիջների սխեմաները. RS տրիգերի հիման վրա (ա) և D տրիգերի հիման վրա-առաջարկվող մոդել (բ),գրաֆիկական նշանակումը (գ)

Առաջարկվող հիշող բջջում կիրառվում է երկմուտքանի մուլտիպլեքսոր, որն ունի ընտրության մուտք (SE): SE մուտքին տրվում է Write ազդանշանը, երբ այն ակտիվ է, տեղի է ունենում մուլտիպլեքսորի D1 մուտքին տրվող Data ազդանշանի գրանցում D տրիգերում: Ինֆորմացիայի գրանցման ժամանակ Select ազդանշանը պետք է գտնվի պասիվ վիճակում (տրամաբանական "0"): Ընթերցման ժամանակ Write-ին տրվում է տրամաբանական "0", որի արդյունքում մուլտիպլեքսորի D0 մուտքը հետադարձ կապի միջոցով միացվում է D տրիգերի ելքին: Այդ դեպքում Select ազդանշանը պետք է գտնվի տրամաբանական մեկ վիճակում, որպեսի Out ելքում ունենանք D տրիգերում գրանցված ինֆորմացիան: Կատարված վերլուծությունը ցույց է տալիս, որ առաջարկված հիշող բջիջը, գոյություն ունեցողի համեմատ, ապահովում է ավելի բարձր գրանցման և ընթերցման արագագործություն ու զբաղեցնում է փոքր մակերես: Առաջարկված հիշող բջջի թերությունը հետադարձ կապի առկայությունն է, որը թվային բջիջներում ցանկալի չէ, սինթրոնացնող ազդանշանի և տվյալների ժամանակային շեղումներ բացառելու: Հաշվի առնելով բջջի գրաֆիկական նշանակումը (նկ.3.28գ), կուտակիչը կունենա նկ.3.29-ում բերված տեսքը (3X3 քառակուսի կուտակիչի համար):

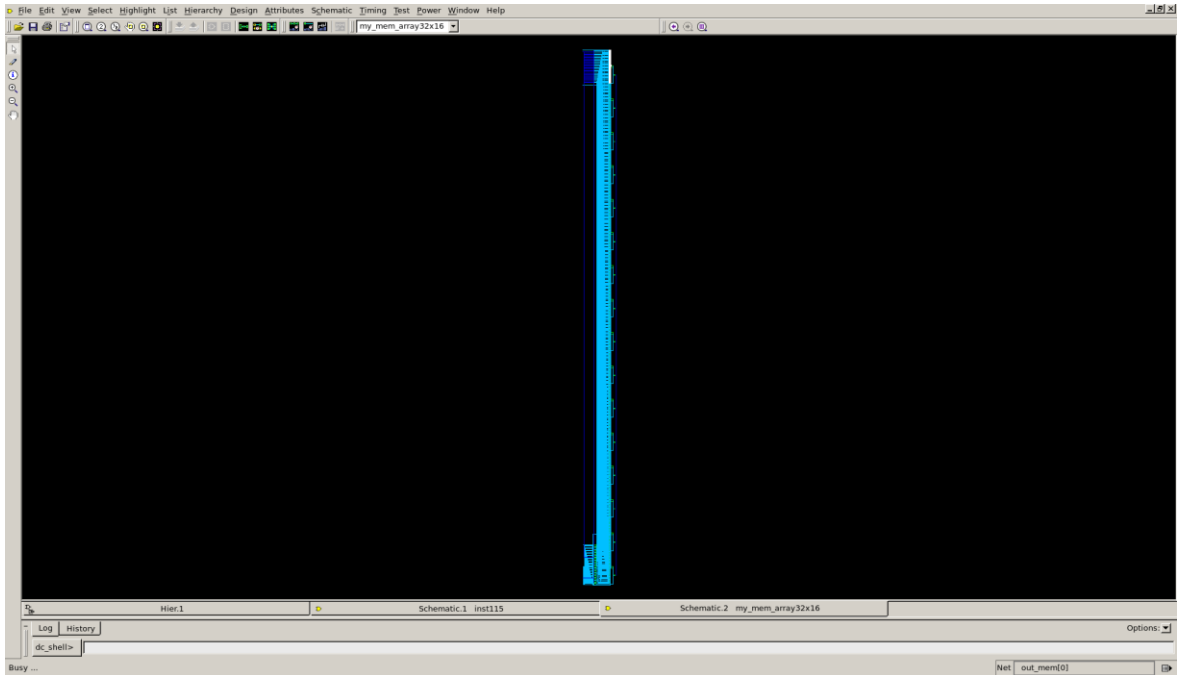
Մինթեզ: Այս փուլում կատարվում է գոյություն ունեցող (512 բիթ ուղղանկյուն և 1024 բիթ քառակուսի կուտակիչների) և առաջարկվող (512 բիթ ուղղանկյուն կուտակիչ) ՍՕՀՄ-երի սարքերակների սինթեզ Design Compiler [129,130]: Նկ.3.30-3.31-ում բերված են հիշող սարքերի սխեմաները սինթեզի փուլից հետո, իսկ աղ.3.6-ում՝ այդ սարքերի համեմատական բնութագրերը:



Նկ.3. 29. 3X3 կառուցվածքով կուտակիչի սխեման



ա)



բ)

Նկ.3. 30. Գոյություն ունեցող հիշողություն. ա- 1024 բիթ (քառակուսի), բ - 512 ճրիթ (ուղղանկյուն)

Աղյուսակ 3. 6

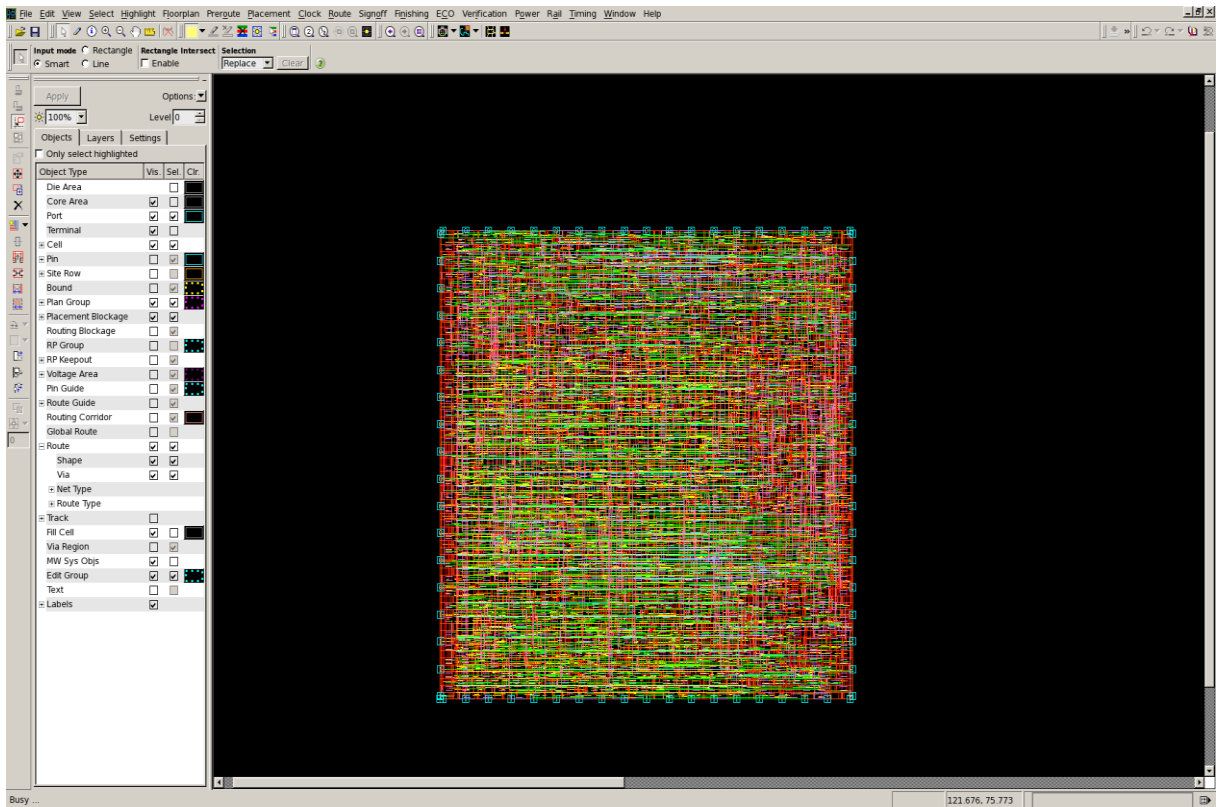
Հիշող սարքերի համեմատական բնութագրերը սինթեզի փուլից հետո

Կուտակչի տիպը և ունակությունը	Մակերեսը, $մկմ^2$	Լրիվ հզորություն, $մկՎտ$	Ցրման հզորություն, $մկՎտ$
1024 բիթ, քառակուսի	18860,64	5132,1	828,725
512 բիթ, ուղղանկյուն	9232,48	2491,3	398,839
Առաջարկված, 512 բիթ, ուղղանկյուն	7890,15	1898,6	250,384

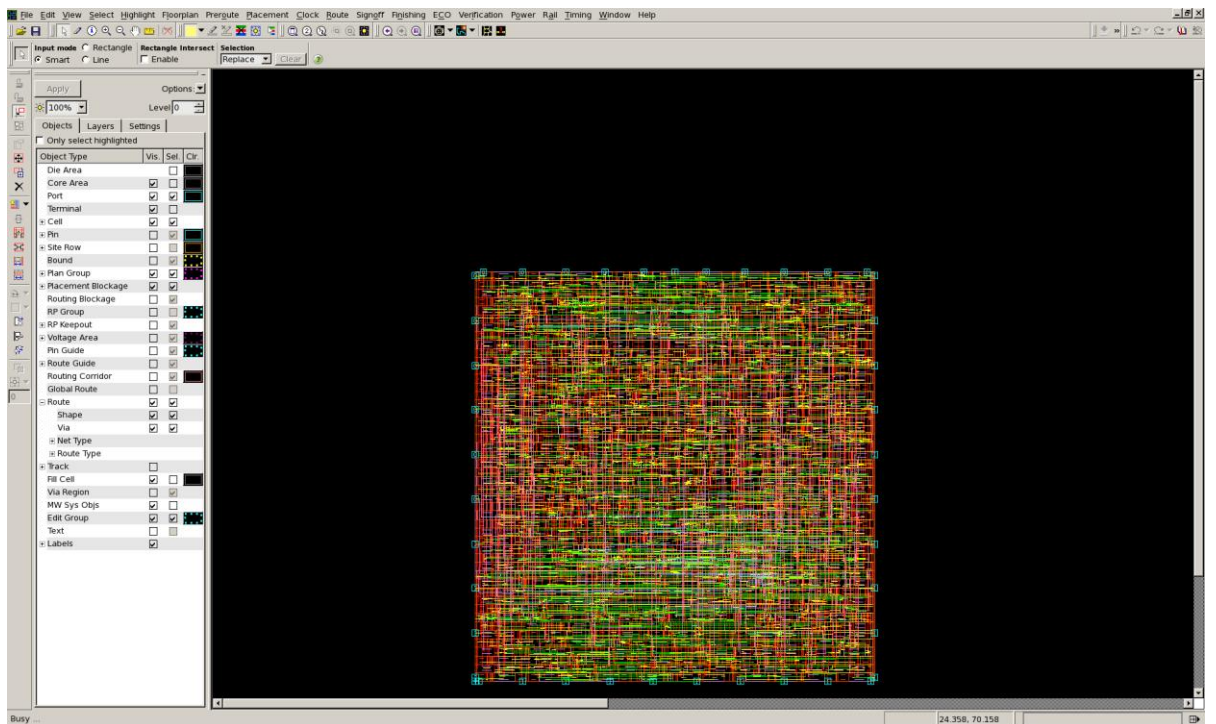
Ինչպես երևում է աղ.3.6-ից, քառակուսի կուտակիչը բոլոր բնութագրերով զիջում է ուղղանկյուն կուտակչին: Հետևաբար, 1024 բիթ հիշողություն ստեղծելու համար բոլոր բնութագրերով առավել օպտիմալ է երկու 512 բիթ ուղղանկյուն կուտակիչների կիրառումը:

Ֆիզիկական նախագծում: Այս փուլում կատարվում է ֆիզիկական նախագծում IC Compiler [131] սինթեզից հետո ստացված Verilog լեզվով փականային մակարդակի

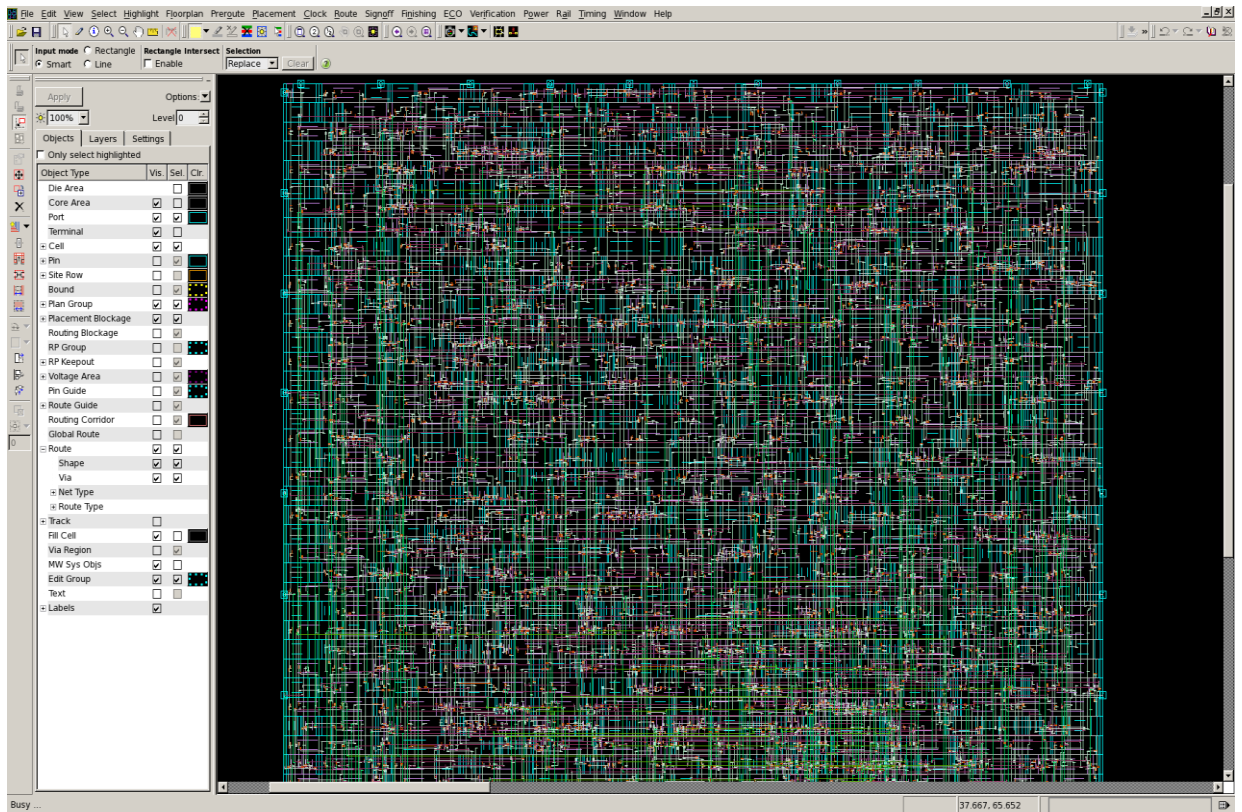
նկարագրությունը օգտագործելով: Նկ.3.31-3.33-ում բերված են հիշող սարքերի 1024 և 512 բիթ տարբերակների տոպոլոգիական նկարները:



Նկ.3. 31. 1024բիթ հիշողություն (քառակուսի)



Նկ.3. 32. 512բիթ հիշողություն (ուղղանկյուն)



Նկ.3. 33. Առաջարկված 512բիթ հիշողություն (ուղղանկյուն)

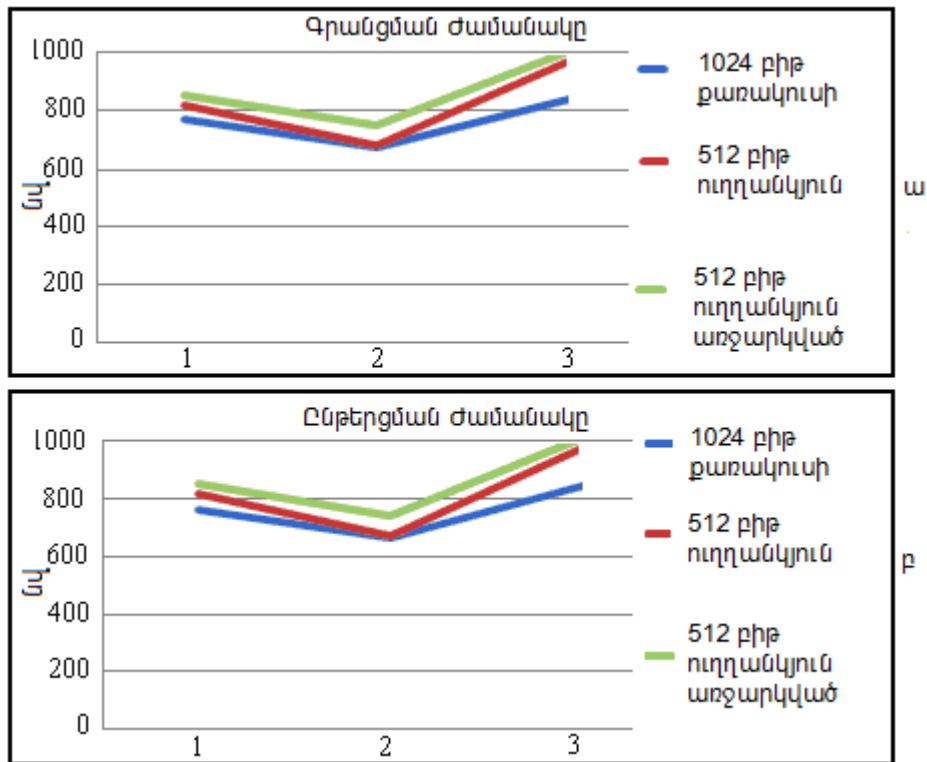
Ֆիզիկական նախագծումից հետո ստացված արդյունքները բերված են աղ.3.7-ում:

Աղյուսակ 3. 7

Հիշող սարքերի համեմատական բնութագրերը ֆիզիկական նախագծման փուլից հետո

Կուտակչի տիպը և ունակությունը	Մակերեսը, $մկմ^2$	Լրիվ հզորություն, $մկՎտ$	Ցրման հզորություն, $մկՎտ$
1024 բիթ, քառակուսի	19004,43	5532,5	838,725
512 բիթ, ուղղանկյուն	9332,48	2692,3	408,839
Առաջարկված, 512 բիթ, ուղղանկյուն	7950,25	1978,6	280,784

Ֆիզիկական նախագծումից հետո կատարվել է մոդելավորում, որի արդյունքները բերված են նկ.3.34-ում:



Նկ.3. 34. Գրանցման (ա) և ընթերցման (բ) ժամանակների կախվածությունը

ՊՋԼ-ից

1. Դանդաղ պրոցես, ջերմաստիճանը՝ 25°C, լարումը՝ 0,9Վ:
2. Տիպային պրոցես, ջերմաստիճանը՝ -40°C, լարումը՝ 0,9Վ:
3. Արագ պրոցես, ջերմաստիճանը՝ -40°C, լարումը՝ 0,99Վ:
4. Դանդաղ պրոցես, ջերմաստիճանը՝ 125°C, լարումը՝ 0,81Վ:

Եզրակացություն

1. Կատարվել է ցածր ցրման հզորությամբ և բարձր արագագործությամբ ասիմետրիկ հիշող բջիջների հետազոտումը և մոդելավորումը՝ 28 նմ ԿՍՕԿ տեխնոլոգիայով և 0,9 Վ սնման լարումով: Մոդելավորումները կատարվել են HSPICE ծրագրային փաթեթով:

2. Հետազոտվել են սիմետրիկ հիշող բջիջները, բերված է ցրման հզորության հաշվարկման արտահայտությունը: Մոդելավորման արդյունքները 125°C, 28 նմ և 0.81 Վ պայմանների դեպքում ցույց են տալիս, որ կորստի հզորությունները տրամաբանական 1-ի պահպանման ժամանակ նույնն են, տրամաբանական 0-ի պահպանման ժամանակ

3.5...4 անգամ փոքր են ՍՀԲ-ի համեմատ, լիցքաթափման ժամանակը մեծանում է 8,2% -ով:

3. Հետազոտվել են ասիմետրիկ լավարկված հիշող բջիջներ, ըստ ցրման հզորության: Մոդելավորման արդյունքները ցույց են տվել, որ կորստի հզորությունը 10 և 5 անգամ փոքր են համապատասխանաբար տրամաբանական 0 և 1 պահպանման վիճակների դեպքում սիմետրիկ բջջի համեմատ, իսկ լիցքաթափման ժամանակները բիթի գծերի համար մեծանում 12,2%, 31.2%-ով:

4. Հետազոտվել են ասիմետրիկ լավարկված հիշող բջիջներ, ըստ արագագործության: Մոդելավորման արդյունքները ցույց են տվել, որ տրամաբանական 0-ի և 1-ի դեպքում կորստի հզորությունները փոքրանում են 2 և 7 անգամ, իսկ լիցքաթափման ժամանակը բիթի գծի համար մեծանում է 21,2%-ով՝ սիմետրիկ բջջի համեմատ:

5. Կատարվել է հետազոտված հիշող բջիջների բնութագրերի վերլուծություն՝ կախված սնման լարումից և աղմկակայունությունից:

6. Առաջարկվել, մշակվել և հետազոտվել է լավարկված ՑՏ ստատիկ հիշողության բջիջը՝ կատարվել է բնութագրերի համեմատական վերլուծություն՝ կախված սնման լարումից, հաճախականությունից և ջերմաստիճանից: Մոդելավորման արդյունքները ցույց են տվել, որ գոյություն ունեցող ՑՏ հիշող բջջի համեմատ մեր կողմից առաջարկված ՑՏ հիշող բջիջն ապահովում է ելքային ազդանշանի 0.2 Վ բացվածք, որը հնարավորություն է տալիս օգտագործել ցածր զգայնության ուժեղարար: Մոդելավորման արդյունքները ցույց են տալիս՝ սնման լարումից կախված՝ ՑՏ ՀԲ-ի համեմատ լավարկված ՑՏ ՀԲ-ի ցրման հզորությունը մեծ է 6...9,5 % -ով, հաճախականությունից կախված՝ ՑՏ ՀԲ-ի համեմատ լավարկված ՑՏ ՀԲ-ի ցրման հզորությունը մեծ է 3,7...10 % -ով, ջերմաստիճանից կախված՝ ՑՏ ՀԲ-ի համեմատ լավարկված ՑՏ ցրման հզորությունը մեծ է 5,5 ...9,5 % -ով:

7. Առաջարկվել, մշակվել և հետազոտվել է ընթերցման ուժեղարար, որի մոդելավորման արդյունքները ցույց են տվել, որ այն ապահովում է ավելի բարձր կայունություն ջերմաստիճանային փոփոխությունների նկատմամբ և ցածր ցրման

հզորություն՝ մեծ ինֆորմացիոն ունակությամբ ՍՕՀՄ-երի մշակման ժամանակ, ինչպես նաև 1.2...1.6 անգամ արագ աճող և 1.1...1.25 անգամ արագ նվազող ճակատների դեպքում:

8. Կատարվել է տարբեր ինֆորմացիոն ունակությամբ հիշող սարքերի մշակման մոտեցումների համեմատական վերլուծություն. ստացված արդյունքների հիման վրա կարելի է կատարել կուտակչի կառուցվածքի ընտրություն, ըստ տոպոլոգիական լուծման: Կուտակչի սինթեզման փուլում օգտագործվել են Design Compiler, իսկ տոպոլոգիական նախագծման փուլում՝ IC Compiler գործիքները: Հիշող բջջում գրանցման և ընթերցման գործընթացները նկարագրված են ռեգիստրային հաղորդման մակարդակում Verilog լեզվով:

ԵԶՐԱՀԱՆԳՈՒՄ

1. Առաջարկվել է ազդանշանի տարածման ճանապարհի <<շեմային արժեք>> հասկացությունը: Մշակվել է ընդհանրացված հավանականային մեթոդ ԿՄՕԿ ՍՕՀՄ-երի ցրման հզորության փոքրացման համար, որը թույլ է տալիս սինթեզի արդյունքում ստանալ ամենափոքր փոխանջատման ակտիվությունը և ցրման հզորությունը: Մշակված մեթոդի եռությունը ներկայացվել է սինթեզի ալգորիթմի տեսքով:

2. Կատարվել են մշակած մեթոդի փորձարկումներ՝ տրված ֆունկցիայով տրամաբանական սխեմաների և վերծանիչների նախագծման համար: Մոդելավորման արդյունքները HSPICE ծրագրային գործիքի միջոցով հաստատել են մեթոդի հավաստիությունը:

3. Առաջարկված մեթոդի հիման վրա մշակվել է ծրագրային միջոց Probabilistic Power Compiler՝ տրամաբանական սխեմաների նախագծման համար ԳՄԻՄ-երում:

4. Ցույց է տրվել, որ առաջարկված մեթոդը հնարավորություն է տալիս կառուցել վերծանիչներ, որոնք ունեն ազդանշանի հապաղման և ճակատների ժամանակների փոքր ցրվածություն, որը կարգայնության մեծացմանը զուգընթաց էլ ավելի է փոքրանում:

5. Հետազոտվել են սիմետրիկ և ասիմետրիկ հիշող բջիջները: Մոդելավորման արդյունքները 125°C, 28 նմ և 0.81 Վ պայմանների դեպքում ցույց են տալիս, որ կորստի հզորությունները տրամաբանական 1-ի պահպանման ժամանակ նույնն են, տրամաբանական 0-ի պահպանման ժամանակ՝ 3.5...4 անգամ փոքր՝ ՍՀԲ-ի համեմատ, լիցքաթափման ժամանակը մեծանում է 8,2% -ով:

6. Հետազոտվել են ասիմետրիկ լավարկված հիշող բջիջներ, ըստ ցրման հզորության: Մոդելավորման արդյունքները ցույց են տվել, որ կորստի հզորությունը 10 և 5 անգամ փոքր է համապատասխանաբար տրամաբանական 0 և 1 պահպանման վիճակների համար սիմետրիկ բջջի համեմատ, իսկ լիցքաթափման ժամանակները մեծանում են բիթի գծերի համար 12,2%, 31.2%-ով: Հետազոտվել են ասիմետրիկ լավարկված հիշող բջիջներ, ըստ արագագործության: Մոդելավորման արդյունքները ցույց են տվել, որ տրամաբանական 0-ի և 1-ի դեպքերում կորստի հզորությունները փոքրանում են 2 և 7 անգամ, իսկ լիցքաթափման ժամանակը բիթի գծի համար մեծանում է 21,2%-ով՝ սիմետրիկ բջջի համեմատ:

7. Առաջարկվել, մշակվել և հետազոտվել է լավարկված 8T ստատիկ հիշողության բջիջը՝ կատարվել է բնութագրերի համեմատական վերլուծություն՝ կախված սնման լարումից, հաճախականությունից և ջերմաստիճանից: Մոդելավորման արդյունքները ցույց են տվել, որ գոյություն ունեցող 8T հիշող բջջի համեմատ մեր կողմից առաջարկված 8T հիշող բջիջը ապահովում է ելքային ազդանշանի 0.2 Վ բացվածք, որը հնարավորություն է տալիս օգտագործել ցածր զգայնության ուժեղարար: Մոդելավորման արդյունքները ցույց են տալիս, որ սնման լարումից կախված, 8T ՀԲ-ի համեմատ՝ լավարկված 8T ՀԲ-ի ցրման հզորությունը մեծ է 6...9,5%-ով, հաճախականությունից կախված՝ 8T ՀԲ-ի համեմատ լավարկված 8T ՀԲ-ի ցրման հզորությունը մեծ է 3,7...10 % -ով, ջերմաստիճանից կախված՝ 8T ՀԲ-ի համեմատ լավարկված 8T ցրման հզորությունը մեծ է 5,5...9,5 % -ով:

8. Առաջարկվել, մշակվել և հետազոտվել է ընթերցման ուժեղարար, որի մոդելավորման արդյունքները ցույց են տվել, որ այն ապահովում է ավելի բարձր կայունություն ջերմաստիճանային փոփոխությունների նկատմամբ և ցածր ցրման

հզորություն մեծ ինֆորմացիոն ունակությամբ ՍՕՀՄ-երի մշակման ժամանակ, ինչպես նաև 1.2...1.6 անգամ արագ աճող և 1.1...1.25 անգամ արագ նվազող ճակատների դեպքում:

9. Դիտարկվել է տարբեր ինֆորմացիոն ունակությամբ հիշող սարքերի մշակման մոտեցումների համեմատական վերլուծությունը, որի արդյունքները թույլ կտան կատարել կուտակչի կառուցվածքի ընտրություն ըստ տոպոլոգիական լուծման: Կուտակչի սինթեզման փուլում օգտագործվել են Design Compiler, իսկ տոպոլոգիական նախագծման փուլում՝ IC Compiler գործիքները: Հիշող բջջում գրանցման և ընթերցման գործընթացները նկարագրված են ռեգիստրային հաղորդման մակարդակում՝ Verilog լեզվով:

ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. HSPICE® Reference Manual: Commands and Control Options
http://cseweb.ucsd.edu/classes/wi10/cse241a/assign/hspice_cmdref.pdf
2. Hspice quick reference - Synopsys
https://www.synopsys.com/Tools/Verification/AMSVVerification/CircuitSimulation/HSPICE/Documents/HSPICE_QuickRef_Jun2012.pdf
3. HSPICE User Guide: Simulation and Analysis
http://www.eng.auburn.edu/~agrawvd/COURSE/E6270_Spr13/HW/hspice_sa.pdf
4. HSPICE MOSFET Models Manual
http://www.ece.tamu.edu/~spalermo/ecen474/hspice_mosfet.pdf
5. MATLAB Basics Tutorial - Control Tutorials for Matlab
http://ctms.engin.umich.edu/CTMS/index.php?aux=Basics_Matlab
6. Matlab - Department of Mathematics, University of Utah
<http://www.math.utah.edu/lab/ms/matlab/matlab.html>
7. Matlab и Simulink - сообщество пользователей
<http://matlab.exponenta.ru/>
8. Koichiro Ishibashi, Kenichi Osada Low Power and Reliable SRAM Memory Cell and Array Design Series in Advanced Microelectronics 31 Springer-Verlag Berlin Heidelberg. 2011. -P.1 - 144.
9. Sapna Singh, Neha Arora, B.P. Singh. Simulation and Analysis of SRAM Cell Structures at 90nm Technology// International Journal of Modern Engineering Research (IJMER). - 2013. - Vol.1, issue.2. - P. 327-331.
10. David A. Hodges, Horace G. Jackson, Resve A. Saleh Analysis and design of digital integrated circuits In deep submicron technology Third Edition International Edition 2003. - 583 p.
11. B. Prince. Emerging Memories: Technologies and Trends. 2007. - 280 p.
12. K. Itoh. VLSI Memory Chip Design. 2013. - 495 p.

13. Embedded Memories for Nano-Scale VLSIs Kevin Zhang (Ed.) Embedded Memories for Nano-Scale VLSIs Springer Science+Business Media, LLC 2009. - 386 p.
14. Немудров В., Мартин Г. Системы-на-кристалле. Проектирование и развитие. - М.: Техносфера, 2004. – 216 с.
15. Hiroshi Ishiwara, Masanori Okuyama, and Yoshihiro Arimoto, editors. Ferroelectric random access memories: Fundamentals and applications. Topics in Applied Physics. Springer, Heidelberg, 2004. -290 p.
16. Hai Li, Yiran Chen, Shahram Jamshidi. Nonvolatile Memory Design: Magnetic, Resistive, and Phase Change. CRC Press. 2011. p. 203.
17. Giovanni Campardo, Federico Tiziani, Massimo Iaculo. Memory Mass Storage. Springer. 2011. - 479 P.
18. Betty Prince. Emerging memories: technologies and trends. Springer. 2002. p. 279.
19. Сверхбольшие интегральные микросхемы оперативных запоминающих устройств / Под ред. Вернера В.Д. - М.: Радио и связь. - 1991. - 268 с.
20. Manish Verma, Peter Marwedel. Advanced Memory Optimization Techniques for Low-Power Embedded Processors. Springer. 2007. p. 192.
21. Masashi Horiguchi, Kiyoo Itoh. Nanoscale Memory Repair. Springer Science+Business Media, LLC. 2011. p. 226.
22. Kiyoo Itoh, Masashi Horiguchi, Hitoshi Tanaka. Ultra-Low Voltage Nano-Scale Memories Springer Science+Business Media, LLC. 2007. p.351.
23. Казённов Г.Г. Основы проектирования интегральных схем и систем. - М.: Бином. Лаборатория знаний, 2005. - 295 с.
24. J. Rabaey. Low Power Design Essentials. 2009. - 300 p.
25. Sung-Mo (Steve) Kang, Yusuf Leblebici, Chul Woo Kim, CMOS Digital Integrated Circuits Analysis & Design, 2014. - 736 p.
26. H.Veendrick, Deep-Submicron CMOS ICs: From Basics to ASICs, 2012. - 539 p.
27. J. P. Uyemura, CMOS Logic Circuit Design. 2007. - 528 p.
28. CMOS: Circuit Design, Layout, and Simulation. 2008. - 1038 p.

29. Alberto Bosio, Luigi Dilillo, Patrick Girard, Serge Pravossoudovitch, Arnaud Virazel
Advanced Test Methods for SRAMs: Effective Solutions for Dynamic Fault Detection in
Nanoscaled Technologies, 2009. - 171 p.
30. Bruce Jacob., Spencer Ng., David Wang. Memory Systems: Cache, DRAM, Disk. 2010. - 900
p.
31. S. Ohbayashi et al., "A 65-nm SoC Embedded 6T-SRAM Designed for Manufacturability
with Read and Write Operation Stabilizing Circuits," IEEE J. Solid-State Circuits,
vol. 42, no. 4, 2007. - P. 820-829.
32. Xi Chen, Ting Zhu, Harun Demircioglu A 2.2GHz 32x4 bit 6T-SRAM Design in 45nm
CMOS.
33. Arandilla,C.D.C et al."Static Noise Margin of 6T SRAM Cell in 90-nm CMOS" IEEE 13th
International Conference on computer modeling and Simulation, March 30,2011. - P. 534-539.
34. V.G. Santhi Swaroop, B.Murali Krishna, M.Vijaya Bhaskar, B.Raghu kanth, V.SAI
PRAVEEN** DESIGN OF LOW POWER 8 BIT SRAM ARCHITECTURE USING LEAKAGE
FEED BACK WITH STACK & SLEEP STACK WITH KEEPER // International Journal of
Engineering Research and Applications (IJERA) ISSN: 2248-9622 www.ijera.com Vol. 2. Issue 2.
Mar-Apr 2012. - P. 192-201
35. Anupriya Jain Analysis and Comparison of Leakage Reduction Techniques for 6T-SRAM
and 5T-SRAM in 90nm Technology // International Journal of Engineering Research &
Technology (IJERT) Vol. 1 Issue 6, August - 2012. - P. 1-4.
36. David Harris Introduction to CMOS VLSI Design Lecture 13: SRAM Harvey Mudd College
Spring 2004. P. 1-38
37. Sushil Bhushan et al, High Density Four-Transistor SRAM Cell With Low Power
Consumption // Int. J. Comp. Tech. Appl., Vol 2 (5). - P. 1275-1282
38. K. Noda, K. Matsui, K. Imai, K. Takeda, and N. Nakamura, A load less CMOS four-transistor
SRAM cell in a 0.18- logic technology // IEEE Trans. Electron. Devices, vol. 48, no. 12, Dec.
2001. -P. 2851-2855.

39. Do Anh-Tuan et al., A 8T Differential SRAM With Improved Noise Margin for Bit-Interleaving in 65nm CMOS // IEEE transactions on circuits and systems, vol.58, no.6, June 2011. - P. 1252-1263.
40. M.E. Sinangil, N. Verma, and A.P. Chandrakasan, A Reconfigurable 8T Ultra-Dynamic Voltage Scalable (U-DVS) SRAM in 65 nm CMOS // IEEE J. Solid-State Circuits, vol. 44, no. 11, 2009. - P. 3163-3173.
41. I.J. Chang et al., A 32 kb 10T Sub-threshold SRAM Array with Bit-Interleaving and Differential Read Scheme in 90 nm CMOS // IEEE J. Solid-State Circuits, vol. 44, no. 2, 2009. - P. 650-658.
42. Y. Morita et al., An Area-Conscious Low-Voltage-Oriented 8T-SRAM Design under DVS Environment // Proc.IEEE Symp.VLSICircuits, IEEE Press, 2007. - P. 256-257.
43. N. Verma and A.P. Chandrakasan, A 256 kb 65 nm 8T Subthreshold SRAM Employing Sense-Amplifier Redundancy // IEEE J. Solid-State Circuits, vol. 43, no. 1, 2008. - P. 141-149.
44. Pankaj Agarwal, Nikhil Saxena, Nikhita Tripathi Low Power Design and Simulation of 7T SRAM Cell using various Circuit Techniques // International Journal of Engineering Trends and Technology (IJETT) - Volume4 Issue5- May 2013. -P 1688-1693
45. Ajay Gadhe, Ujwal Shirode Read stability and Write ability analysis of different SRAM cell structures // International Journal of Engineering Research and Applications (IJERA) Vol. 3, Issue 1, January -February 2013. - P. 1073-1078
46. Bhavya Daya, Shu Jiang, Piotr Nowak, Jaffer Sharief Synchronous 16x8 SRAM Design <http://web.mit.edu/~bdaya/www/FinalVLSIProjectReport.pdf>
47. Thomas Nirschl, Bernhard Wicht, and Doris Schmitt-Landsiedel High Speed, Low Power Design Rules for SRAM Precharge and Self-timing under Technology Variations <http://citeseerx.ist.psu.edu/viewdoc/download?doi=10.1.1.119.3735&rep=rep1&type=pdf>
48. Memory <http://www.eng.utah.edu/~cs6710/slides/memoryx2.pdf>
49. W. Rhett Davis SRAM Peripheral Circuitry, DRAM Fall 2012 http://www.ece.ncsu.edu/muse/courses/ece546/lectures/ece546fall12_18.pdf

50. Res Saleh SRAM Cell and Column I/O Design 2005
<http://www.asic.uwaterloo.ca/files/project/sram/SRAM%20Cell%20and%20Column%20I/O%20Design.pdf>
51. EE241 - Spring 2011 Advanced Digital Integrated Circuits Lecture 10: SRAM
http://bwrcs.eecs.berkeley.edu/Classes/icdesign/ee241_s11/Lectures/Lecture10-SRAM.pdf
52. E. Sccevinck, P. J. van Beers, and H. Ontrop. Current-Mode Techniques for High-Speed VLSI Circuits with Application to Current Sense Amplifier for CMOS SRAMs // IEEE Journal of Solid-State Circuits April 1991 Vol.26 No.4 -P. 525-536.
53. T. P. Haraszti. High Performance CMOS Sense Amplifiers // United States Patent Sep. 1979. No. 4,169,233,
54. Tegze P. Haraszti. CMOS Memory Circuits 2007. - 551 p.
55. V.Kristovski and Y. L. Pogrbeny. New Sense Amplifier for Small-Swing CMOS Logic Circuit // IEEE Trans, On Circuit and Systems, June 2000. vol. 47. -P. 573-576.
56. Blalock, T.N. and Jaeger, R.C. A High-speed Clamped Bit-line Current-mode Sense Amplifier // IEEE J. Solid-State Circuits, April 1991. vol. 26, no. 4. - P. 542-548,
57. Blalock, T.N. and Jaeger, R.C. A subnanosecond clamped-bit-line sense amplifier for 1T dynamic RAMs // Proceedings of VLSI Technology, Systems, and Applications, May 1991. - P. 82-86.
58. Chrisanthopoulos, A., Moisiadis, Y., Tsiatouhas, Y. and Arapoyanni, A Comparative study of different current mode sense amplifiers in submicron CMOS technology // IEE Pro. Circuits, Devices and Systems, June 2002. vol. 149, no. 3. -P. 154-158.
59. P.Y. Chee, P.C. Liu, L. Siek. A high-speed current-mode sense-amplifier for CMOS SRAM's // Proceedings of 35th Midwest Symposium on Circuit and System, Aug. 1992. vol. 1. -P. 620-622.
60. P.Y. Chee, P.C. Liu, L. Siek. High-speed hybrid current-mode sense amplifier for CMOS SRAMs // ELECTRONICS LETTERS. April 1992. vol. 28, no. 9. -P. 871-873.
61. Jinn-Shyan Wang, Hong-Yu Lee. A new current-mode sense amplifier for low-voltage low-power SRAM design // Eleventh Annual IEEE International Proceeding of ASIC, Sep. 1998. -P. 163-167.

62. S.M. Wang and C. Y. Wu Full current-mode techniques for high-speed CMOS SRAMs // IEEE International Symposium on Circuit and Systems, May 2002. vol. 4. - P. IV580-IV582.
63. Дунаева М. А. Усилитель считывания для SRAM // Современные проблемы фундаментальных и прикладных наук. – 2005. – Радиотехника и кибернетика – С.107 – 108.
64. Дунаева М. А. Исследование влияния разброса параметров схемы на работу цепи считывания SRAM // Современные проблемы фундаментальных и прикладных наук. – 2006. – Радиотехника и кибернетика – С.66 – 68.
65. Дунаева М. А. Методы компенсации влияния разброса параметров на работу цепей считывания SRAM // Современные проблемы фундаментальных и прикладных наук. – 2007. – Радиотехника и кибернетика – С.35 – 37.
66. Дунаева М. А. Новый зарядовый усилитель считывания // Современные проблемы фундаментальных и прикладных наук. 2009. – Радиотехника и кибернетика – С.86 – 88.
67. Дунаева М. А. Исследование влияния разброса параметров на работу цепей считывания SRAM с различными усилителями считывания // Тезисы докладов 33-й Международной молодежной научной 30 конференции «Гагаринские чтения» - М.: Издательство «МАТИ» - РГТУ им. К.Э. Циолковского, 2007, т.6, С.226-227.
68. Дунаева М. А. Токовые усилители считывания для оперативных запоминающих устройств SRAM // Тезисы докладов 34-й Международной молодежной научной конференции «Гагаринские чтения» - М.: Издательство «МАТИ» - РГТУ им. К.Э. Циолковского, 2008, т.6, С.176-177.
69. Дунаева М. А. Методы компенсации влияния разброса параметров на работу цепей считывания оперативно запоминающего устройства // Труды МФТИ. — 2009. — Том 1, № 2– С.38 – 43.
70. Дунаева М. А. Новый зарядовый усилитель считывания // Радиолокация и связь. – 2010. - № 10– С.81 – 86.
71. Дунаева М. А. Компаратор на основе зарядового усилителя считывания // Научный Вестник МГТУ ГА. – 2010. - № 158– С.121 – 127.

72. Maria A. Dunaeva Novel Charge Transfer Sense Amplifier // Global SAMSUNG Tech. Conference 2009. - Samsung Advanced Institute of Technology. 2009. – p.139
73. Behzad Razavi Design of Analog CMOS Integrated Circuits. 2002. 684 p.
74. Asgari F.H.A., Sachdev M. A Low Power, Reduced Swing Global Clocking Methodology // IEEE Transactions on VLSI. 2004 V.12. -№5. - P. 538-544.
75. Pangjun J., Sapatnekar S.S. Low-Power Clock Distribution Using Multiple Voltages and Reduced Swings // IEEE Transactions VLSI 2002 V.10. -№3. - P. 309-318.
76. А.А. ГАРМАШ СНИЖЕНИЕ ЭНЕРГОПОТРЕБЛЕНИЯ КМОП ЛОГИЧЕСКИХ ЦЕПЕЙ // НАУЧНАЯ СЕССИЯ МИФИ-2005. Том 1. - С. 176-177
77. Гармаш А.А. Снижение энергопотребления КМОП логических цепей // Научная сессия МИФИ -2005. Сб. науч. трудов Т1. Автоматика. Микроэлектроника. Электроника. Измерительные системы. –М.: МИФИ, 2004. –С.177-178.
78. A.Aganwal, S. Mukhopadhyay, C.H. Kim, A. Raychowdhury and K.Roy Leakage power analysis and reduction: models, estimation and tools // IEEE Proc.-Comput. Digit. Tech/, - vol.152, -№3, -2005. - P. 235-246.
79. A.P. Chandrakasan, R.W. Brodersen, Minimizing power consumption in digital CMOS circuits // Proceedings of the IEEE Apr 1995 Volume:83 , Issue: 4. - P. 498-523
80. A. P. Chandrakasan , S. Sheng and R.W. Brodersen "Low-power CMOS digital design", IEEE J. Solid-State Circ., 1992 vol. 27, no. 4. - P. 473 -484
81. Power Compiler. Automatic Power Management within Galaxy™ Implementation Platform:http://www.synopsys.com/Tools/Implementation/RTLSynthesis/Documents/powercompiler_ds.pdf
82. Benini L., De Micheli G. Logic Synthesis for Low Power // Logic Synthesis and Verification. Kluwer Academic Publishers, 2002. P. 197–223.
83. Черемисинова Л. Д. Синтез комбинационных КМОП-схем с учетом энергосбережения // Информатика. 2010. № 4. С. 112–122.
84. Roy K., Prasad S. C. Low Power CMOS VLSI Circuit Design. New York : John Wiley and Sons Inc., 2000.

85. Черемисинов Д. И., Черемисинова Л. Д. Минимизация двухуровневых КМОП-схем с учетом энергопотребления // Информационные технологии. 2011. № 5. С. 17–23.
86. Черемисинова Л. Д., Кириенко Н. А. Синтез многоуровневых логических схем с учетом энергопотребления // Информационные технологии. 2013. № 3. С. 8–14.
87. Low Power Design in CMOS
<http://bwracs.eecs.berkeley.edu/Courses/IcBook/SLIDES/slides4a.pdf>
88. Agarwal, A., Kang, K., Bhunia, S.K., Gallagher, J.D., Roy, K.: Effectiveness of low power dual-Vt designs in nano-scale technologies under process parameter variations. In: ISLPED '05 // Proceedings of the 2005 international symposium on Low power electronics and design. - P. 14–19
89. CMOS Power Consumption and Cpd Calculation
<http://www.ti.com/lit/an/scaa035b/scaa035b.pdf>
90. Мурашко И.А. Методы оценки рассеиваемой мощности в цифровых КМОП схемах // Доклады БГУИР. № 1 (17). 2007. - С. 100-108.
91. Мурашко И.А. Методы минимизации энергопотребления при самотестировании цифровых устройств/И. А. Мурашко, В. Н. Ярмолик. - Минск : Бестпринт, 2004. - 188 с.
92. Черемисинова Л.Д. Логический синтез комбинационных КМОП схем с учетом рассеивания мощности // Вестник Томского государственного университета. Управление, вычислительная техника и информатика № 3 (28). 2014. - С. 89-98.
93. Черемисинова Л.Д. Оценка энергопотребления КМОП схем на логическом уровне // Информационные технологии. №8 (168). 2010. - С. 27-35.
94. Ingvar Carlson, Stefan Anderson, Sreedhar Natarajan, Atila Alvandpour. A High Density, Low Leakage, 5T SRAM for Embedded Caches. Division of Electronic Devices, Department of Electrical Engineering (ISY), Linkoping University, IEEE paper. 2004. - P. 9-20.
95. Jan M. Rabaey, Anantha Chandrakasan, and Borivoje Nikolic. Digital Integrated Circuits: A Design Perspective. Prentice Hall series in electronics and VLSI. Prentice Hall, second edition. 2003.

96. R. Islam, A. Brand, and D. Lippincott, (2005), "Low power SRAMs for handheld products," IEEE Symposium on Lowpower Electronics and Design, Oct. 2005. - P. 198-202.
97. Jan M. Rabaey and Massoud Pedram, editors. Low power design methodologies. Kluwer Academic Publishers, 1996. - 367 p.
98. Ashish Siwach, Rahul Rishi. Asymmetric SRAM-Power Dissipation and Delay IJCEM International Journal of Computational Engineering & Management, Vol. 11, January 2011. - P. 28-31.
99. Rajesh Singh, Debasis Sahu, Neeraj Kr. Shukla. Pulkit Bhatnagar, Geetanjali, Ankit Goel. Analysis of the Effect of Temperature Variations on Sub-threshold Leakage Current in P3 and P4 SRAM Cells at Deep Sub-micron CMOS Technology. International Journal of Computer Applications (0975 – 8887). Volume 35– No.5, December 2011. P. 8-13.
100. Petrosyan O.H., Avdalyan N.B. Comparative analysis of power dissipation and temporal characteristics of asymmetric and symmetric 6T memory cells // Materials of the International Research and Practice Conference "Science, Technology and Higher Education", 11-12 December 2012.- Westwood, Canada, 2012. - Vol. II. - P. 492-497.
101. Гармаш А.А. Оценка максимальной динамической мощности КМОП СОЗУ // Электроника микро- и нанoeлектроника . Сб. науч. трудов. –М: МИФИ, 2005. – С.140-142.
102. Kaushik Roy, Saibal Mukhopadhyay, and Hamid Mahmoodi-Meimand. Leakage current in deep-submicron CMOS circuits. Journal of Circuits, Systems, and Computers, 11(6) 2002. - P. 575–599.
103. Ali Keshavarzi, Kaushik Roy, and Charles F. Hawkins. Intrinsic leakage in low-power deep submicron CMOS ICs. In Proceedings of the IEEE International Test Conference, IEEE Computer Society. 1997. - P. 146–155.
104. Гармаш А.А.. Характеризация элементов стандартной цифровой библиотеки по мощности // Научная сессия МИФИ-2007. Сб. науч. трудов Т.1. –М.:МИФИ, 2007. – С.143.
105. Гармаш А.А. Энергетическая оптимизация логических цепей, разрабатываемых по проектным нормам 250-90нм // Естественные и технические науки, №6, 2009, -С. 507-509.

106. Гармаш А.А. Использование библиотеки функциональных узлов для снижения энергопотребления цифровых СФ-блоков // Науч. сессия МИФИ-2010. Аннотация докладов.Т.1. Ядерная физика и энергетика. М.:МИФИ, 2010, -С.153.
107. Петросян О.А., Авдалян Н.Б. Разработка обобщенного метода минимизации рассеиваемой мощности логических КМОП схем // Известия НАН РА и НПУА. Сер. Техн. наук. - 2015.-Т. 68, № 4. - С. 454-464.
108. Theodoridis G., Theoharis S., Soudris D. and Goutis C. A Probabilistic Power Estimation method for combinational circuits under real gate delay model. VLSI DESIGN. Vol. 12, No. 1. 2001. - pp. 69- 79.
109. Omnia S. Ahmed, Mohamed F. Abu-Elyazeed, Mohamed B. Abdelhalim, Hassanein H. Amer, Ahmed H. Madian. Logic Picture-Based Dynamic Power Estimation for Unit Gate-Delay Model CMOS Circuits. Circuits and Systems, 4, 2013. - pp. 276-279
110. Петросян О.А., Авдалян Н.Б., Меликян Г.Ш. Сравнительная оценка рассеиваемой мощности накопителей КМОП статических оперативных запоминающих устройств. Вестник ГИУА. Серия "Информационные технологии, электроника, радиотехника". Вып.17, №1, 2014. - с. 60-68.
111. Visual Studio 2010 //www.microsoft.com/visualstudio.
112. Авдалян Н.Б. Методика выбора способа построения дешифраторов адреса с минимальной рассеиваемой мощностью // Сборник научных трудов по материалам международной научно-практической конференции "НАУКА И ОБРАЗОВАНИЕ В ЖИЗНИ СОВРЕМЕННОГО ОБЩЕСТВА", 30 апреля 2015.-Тамбов, Россия, 2015. -Том 7. - С.8-14.
113. Petrosyan O.H., Avdalyan N.B., Julhakyan H.K. The new method development for construction of low power consumption decoders // Proceedings of the Tenth International Conference "SEMICONDUCTOR MICRO - AND NANOELECTRONICS", september 11-13 2015.- Yerevan, Armenia, 2015. - P. 157-163.

114. Synopsys Custom Designer LE

[http://www.synopsys.com/Tools/Implementation/CustomImplementation/Documents/cusdesig
nLE_ds.pdf](http://www.synopsys.com/Tools/Implementation/CustomImplementation/Documents/cusdesig
nLE_ds.pdf)

115. Петросян О.А., Авдалян Н.Б. Разработка и моделирование асимметричных ячеек с низкой мощностью утечки и высоким быстродействием // Вестник ГИУА. Серия "Информационные технологии, электроника, радиотехника". 2012. Вып.15, №2. -С.37-46.

116. Navid Azizi., Farid N. Najm., and Andreas Moshovos. Low-Leakage Asymmetric-Cell SRAM IEEE TRANSACTIONS ON VERY LARGE SCALE INTEGRATION (VLSI) SYSTEMS, VOL. 11, NO. 4 AUGUST 2003 . - P. 701-715

117. F. Hamzaoglu, Y. Ye, A. Keshavarzi, K. Zhang, S. Narendra, S. Borkar, M. Stan, and V. De, "Dual V_t -SRAM cells with full-swing single-ended bit line sensing for high-performance on-chip cache in 0.13 μ technology generation," in Proc. Int. Low Power Electronics and Design Symp., July 2000. - P. 15–19

118. Elizebeth Mohan., Sarabdeep Singh. Asymmetric SRAM Memory Cell for Power Reduction // International Journal of Science and Research (IJSR) 2013. - P. 2990-2992

119. Ashish Siwach., Rahul Rishi. Asymmetric SRAM-Power Dissipation and Delay // IJCEM International Journal of Computational Engineering & Management, Vol. 11, January 2011. - P. 28-31

120. Ն.Բ.Ավդալյան., Կ.Օ.Պետրոսյան Լավարկված 8T₁ ստատիկ հիշողության բջիջ մշակումը և մոդելավորումը // ՀԱՊՀ Լրաբեր, Գիտական հոդվածների ժողովածու, մաս 1, Երևան, Ճարտարագետ, 2015, էջ. 181-186

121. ՀՀ արտոնագիր, No2964A. Ստատիկ հիշող սարքերի 8T₁ հիշողության բջիջ / Օ.Հ. Պետրոսյան, Ն.Բ. Ավդալյան, Կ.Օ. Պետրոսյան. -26.10.2015:

122. ՀՀ արտոնագիր, No2693A. Ստատիկ հիշող սարքերի ուժեղարար / Օ.Հ. Պետրոսյան, Ն.Բ. Ավդալյան.-26.11.2012:

123. Պետրոսյան Օ.Հ., Ավդալյան Ն.Բ. Ստատիկ օպերատիվ հիշող սարքերի ուժեղարարի մշակումը և մոդելավորումը //Հայաստանի պետական ճարտարագիտական համալսարանի (Պոլիտեխնիկ) Լրաբեր. Գիտական հոդվածների ժողովածու. - Երևան, 2013. -Մաս 1. - էջ 230-236:

124. Petrosyan O.H., Avdalyan N.B. Comparative analysis of memory cells types 6T and 9T superfast random access memory // Materials of the III International Research and Practice Conference "European Science and Technology", October 30th–31st, 2012.- Munich, Germany, 2012. - Vol. I. - P. 218-224.
125. Петросян О.А., Авдалян Н.Б. Сравнительный анализ и моделирование характеристик КМОП статических оперативных запоминающих устройств с различной информационной емкостью // Вестник ГИУА. Серия "Информационные технологии, электроника, радиотехника".-2013. - Вып.16, №1. - С. 66-75.
126. Петросян О.А., Авдалян Н.Б. Моделирование временных характеристик КМОП статических оперативных запоминающих устройств // Вестник ГИУА. Серия "Информационные технологии, электроника, радиотехника".-2013. - Вып.16, №2. - С. 66-75.
127. Петросян О.А., Авдалян Н.Б., Меликян Г.Ш. Сравнительная оценка рассеиваемой мощности накопителей КМОП статических оперативных запоминающих устройств // Вестник ГИУА. Серия "Информационные технологии, электроника, радиотехника". - 2014. - Вып.17, №1. - С. 60-68.
128. Петросян О.А., Авдалян Н.Б., Петросян К.О. Сравнительный анализ рассеиваемой мощности статических запоминающих ячеек // Вестник ГИУА. Серия "Информационные технологии, электроника, радиотехника". - 2014. - Вып.17, №2.- С. 45-53.
129. RTL-to-Gates Synthesis using Synopsys Design Compiler
http://csg.csail.mit.edu/6.375/6_375_2006/www/handouts/tutorials/tut4-dc.pdf
130. Synopsys Design Compiler Tutorial
http://homepages.cae.wisc.edu/~ece551/spring02/tutorials/Design_Compiler_Tutorial
131. Place-and-Route using Synopsys IC Compiler
<http://www.csl.cornell.edu/courses/ece5745/handouts/ece5745-tut3-icc.pdf>

Նշանակումները և հապավումները

- ԳՄԻՍ - Գերմեծ ինտեգրալ սխեմա
- ՍՕՀՍ - Ստատիկ օպերատիվ հիշող սարք
- ԻՍ - Ինտեգրալ սխեմա
- ՊՋԼ - Պրոցես ջերմաստիճան լարում
- ՀԲ - Հիշող բջիջ
- ԱՀԲ - Ասիմետրիկ հիշող բջիջ
- ՍՀԲ - Սիմետրիկ հիշող բջիջ
- ՍԾ - Սինքրոնազդանշանի ծառ
- ԼԿ - Լարման կղզյակ
- ՍՇ - Սինքրոնազդանշանի շրջափակումը
- ՀՇ - Հզորության շրջափակման
- ՀԱ - Հզորության անջատիչներ
- ՑԱՀԲ - Ցածր ցրման հզորությամբ ասիմետրիկ հիշող բջիջ
- ԱԱՀԲ - Արագագործ ասիմետրիկ հիշող բջիջ



№ 95115

" 18 " 10 2015

Հաստատում եմ

«ՄԻՆՈՓՄԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ տնօրեն՝

Հ. Մուսայելյան

Նարեկ Բենյամինի Ավդալյանի «Ցածր հզորությամբ ենթամիկրոնային կոմպլեմենտար մետաղ-օքսիդ-կիսահաղորդիչ օպերատիվ հիշող սարքերի մշակումը և հետազոտումը» թեմայով թեկնածուական ատենախոսության արդյունքների

ՆԵՐԴՐՄԱՆ ԱԿՏ

ՀԱՊՀ «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա» մասնագիտությամբ 3-րդ կուրսի ասպիրանտ Ն. Բ. Ավդալյանի կողմից մշակված ցրման հզորության նվազարկման հավանականային ընդհանրացված մեթոդի հենքի վրա մշակված Probabilistic Power Compiler (PPC) ծրագրային միջոցը ներդրված է «ՄԻՆՈՓՄԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ-ում: Այդ ծրագրային միջոցի կիրառումը հնարավորություն է տվել արդյունավետ կերպով իրականացնել մուտքի/ելքի հանգույցների միջուկների ցրման հզորության զգալի նվազեցումը, միաժամանակ ապահովելով սխեմայի ընդունելի ժամանակային պարամետրերը և կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերես: Ծրագրային միջոցը կազմում է մուտքի/ելքի հանգույցների միջուկների նախագծման գործընթացի կարևոր մասը և բավարարում է ժամանակակից էլեկտրոնային նախագծման բնագավառում կիրառվող ծրագրային գործիքային միջոցին ներկայացվող բոլոր պահանջներին:

Թվային և մուտքի/ելքի հանգույցների

նախագծման դեպարտամենտի տնօրեն՝

Բ. Առեւելյան Մովսիսյան

Նկարների ցանկը

Նկ.1.1. Հիշողության կառուցվածքային սխեման 12

Նկ.1.2. 64 Կբ ինֆորմացիոն ունակությամբ ՍՕՀՄ-ի կառուցվածքային սխեման.. 13

Նկ.1.3. “ԵՎ” և “ԿԱՄ-ՈՉ” տրամաբանական տարրերով վերծանիչներ 13

Նկ.1. 4. Նախավերծանիչով վերծանիչների տարբերակներ 14

Նկ.1. 5. Երկկասկաղ 6 մուտքանի վերծանիչի կառուցվածքային սխեման 15

Նկ.1. 6. ՍՕՀՄ-ի հիշող բջիջը (ա) և շրջիչների լարման բնութագծերը (բ)..... 16

Նկ.1. 7. 6T ՍՕՀՄ-ի հիշող բջջի էլեկտրական սխեման 17

Նկ.1. 8. 4T հիշող բջջի էլեկտրական սխեման..... 17

Նկ.1. 9. Հիշող բջիջների՝ 7T (ա), 8T (բ), 10T (գ,դ) էլեկտրական սխեմաները..... 18

Նկ.1. 10. Հիշողության կուտակչի սխեման 19

Նկ.1. 11. 6T հիշող բջջի ընթերցման գործողությունը..... 21

Նկ.1. 12. 6T հիշող բջջի գրանցման գործողությունը 23

Նկ.1. 13. Լիցքավորող սխեմաների տարատեսակները..... 25

Նկ.1. 14. Սյան վերծանիչի և մուլտիպլեքսորի սխեման 26

Նկ.1. 15. Սյան ընտրման սխեմաներ. ա – տրանզիստորի միացումը ուժեղարարի և գրանցման բլոկի հետ՝ բ - P-ՄՕԿ և N-ՄՕԿ տրանզիստորների կիրառմամբ 27

Նկ.1. 16. Գրանցման սխեման և ժամանակային դիագրամները..... 28

Նկ.1. 17. Ընթերցման սխեման և ժամանակային դիագրամները..... 29

Նկ.1. 18. Դիֆերենցիալ ուժեղարարի սխեման 29

Նկ.1. 19. Դիֆերենցիալ ուժեղարարի ա- լիցքաթափումը, բ - լիցքավորումը..... 31

Նկ.1. 20. ՍՕՀՄ-ի դինամիկ և ստատիկ էներգասպառումների կախվածությունը .. 33

Նկ.1. 21. ՍՕՀՄ-ում էներգասպառման կախվածությունը սնման լարումից տարբեր հաճախությունների դեպքում..... 34

Նկ.1. 22. ա- էներգասպառման և հապաղման կախումը V_{DD} -ից..... 35

Նկ.1. 23. ՍՇ-ի իրականացումը տրիգերով օգտագործելով ա) “ԵՎ” տարր բ) “Կամ” տարր գ) միատակտ ու “ԵՎ” տարր 36

Նկ.1. 24. Հզորության շրջափակում՝ օգտագործելով ա) գլխամասային և վերջնամասային անջատիչ բ) վերջնամասային անջատիչ գ) գլխամասային անջատիչ	37
Նկ.1. 25. ՀԱ-ների ակտիվացման շղթան	38
Նկ.1. 26. Սխեմայի տեսքը ՀՇ վիճակում	39
Նկ.1. 27. Էներգասպառման կախումը ա- հաճախությունից, բ - սնման լարումից.	40
Նկ.1. 28. ԼՀԴՄ-ի իրականացման կառուցվածքը.....	40
Նկ.1. 29. “Ռազոր” տեսակի տրիգերի տեսքը	42
Նկ.1. 30. “Ռազոր” տրիգերի սխեման.....	42
Նկ.1. 31. Բազմաշեմ ԿՄՕԿ սխեմա.	44
Նկ.1. 32. Տրանզիստորի ա) շեմային լարման, բ) կորստային հոսանքի.....	45
Նկ.1. 33. ՇԼՄ-ի իրականացման սխեման.....	46
Նկ.2. 1. Շրջիչի սխեման կարճ միացման դեպքում.....	49
Նկ.2. 2. Շրջիչի սխեման փոխանջատման դեպքում	50
Նկ.2. 3. Ազդանշանային հավանականության հաշվման արտահայտությունները	59
Նկ.2. 4. Տրամաբանական սխեմայի աշխատանքը. ա) զրոյական հապաղմամբ մոդելը, բ) իրական հապաղմամբ մոդելը	61
Նկ.2. 5. Ստատիկ և հավանական եղանակների միջև տարբերությունը.....	63
Նկ.2. 6. Պարզեցված ՍՕՀՄ-ի կառուցվածքային սխեման	64
Նկ.2. 7. լիցքավորման, գրանցման և ընթերցման RC շղթաները	66
Նկ.2. 8. Բացառող ԿԱՄ ֆունկցիան իրականացնող սխեման.....	74
Նկ.2. 9. Բացառող ԿԱՄ ֆունկցիայի որոշման բինարային դիագրամը	75
Նկ.2. 10. Ելքային ազդանշանի հավանականություն.....	78
Նկ.2. 11. Ելքային ազդանշանի փոխանջատման ակտիվություն	78
Նկ.2. 12. Կեղծ ազդանշանի առաջացման սխեմա	80
Նկ.2. 13. Կեղծ ազդանշանի սխեմայի մոդելավորման արդյունքները.....	80
Նկ.2. 14. Ամենափոքր փոխանջատման ակտիվությամբ սխեման	82
Նկ.2. 15. Սխեմայի երկրորդ տարբերակը	82

Նկ.2. 16. Մոդելավորման արդյունքները.....	83
Նկ.2. 17. Մոդելավորման արդյունքները.....	84
Նկ.2. 18. Սխեման ԵՎ-ՈՉ, ԿԱՄ-ՈՉ տարրերի հիման վրա.....	84
Նկ.2. 19. Մոդելավորման արդյունքները.....	84
Նկ.2. 20. Մեթոդի կիրառումից հետո ստացված սխեման.....	85
Նկ.2. 21. Մոդելավորման արդյունքները.....	85
Նկ.2. 22. Մշակած ծրագրային միջոցի աշխատանքային պատուհանը.....	87
Նկ.2. 23. Քառսմուտք և 16 ելքանի գծային վերձանիչի սխեման	88
Նկ.2. 24. Քառսմուտք և 16 ելքանի գծային վերձանիչի տոպոլոգիան	89
Նկ.2. 25. Քառսմուտք 16 ելքանի գծային վերձանիչի մոդելավորումը	90
Նկ.2. 26. 4x16 վերձանիչ ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տրամաբանական տարրերի հիման վրա	91
Նկ.2. 27. ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տարրերով 4x16 վերձանիչի տոպոլոգիան	91
Նկ.2. 28. ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տարրերով 4x16 վերձանիչի մոդելավորումը.....	92
Նկ.2. 29. Նոր մեթոդով մշակած 4x16 վերձանիչի սխեման	92
Նկ.2. 30. Նոր մեթոդով մշակած 4x16 վերձանիչի տոպոլոգիան	93
Նկ.2. 31. Նոր մեթոդով մշակած 4x16 վերձանիչի մոդելավորումը	93
Նկ.2. 32. Երեք q0 վերձանիչի կրտսեր և q15 ավագ բիթերի ազդանշանների տեսքերը.....	94
Նկ.2. 33. Վերձանիչ 4x16 (նկ2.23) տիպային պրոցես, 0.8 Վ, 25 °C.....	95
Նկ.2. 34. Վերձանիչ 4x16 (նկ2.23) տիպային պրոցես, 0.8 Վ, 25 °C.....	95
Նկ.2. 35. Վերձանիչ 4x16 (նկ2.26) տիպային պրոցես, 0.8 Վ, 25 °C.....	95
Նկ.2. 36. Վերձանիչ 4x16 (նկ2.26) տիպային պրոցես, 0.8 Վ, 25 0C	97
Նկ.2. 37. Վերձանիչ 4x16 (նկ2.29) տիպային պրոցես, 0.8 Վ, 25 °C.....	97
Նկ.2. 38. Վերձանիչ 4x16 (նկ2.29) տիպային պրոցես, 0.8 Վ, 25 °C.....	97
Նկ.3. 1. ՍՀԲ-ի էլեկտրական սխեման.....	102
Նկ.3. 2. ԱՀԲ-ի էլեկտրական սխեման.....	103

Նկ.3. 3. Կորստի հզորության կախվածությունը պրոցեսից, ջերմաստիճանից և լարումից.....	103
Նկ.3. 4. Ըստ կորստի հզորության (ա) և ըստ արագագործության (բ) լավարկված ԱՀԲ.....	104
Նկ.3. 5. Լավարկված ԱՀԲ-ի կորստի հզորության կախումը պրոցեսից, ջերմաստիճանից.....	105
Նկ.3. 6. Կորստի հզորությունները 0-ի պահպանման վիճակի համար կախված..	105
Նկ.3. 7. Կորստի հզորությունները 1-ի պահպանման վիճակի համար կախված..	106
Նկ.3. 8. Լիցքաթափման ժամանակի (արագ ճյուղ) կախվածությունը	106
Նկ.3. 9. ԱՀԲ-ի աղմկակայուն տիրույթները	107
Նկ.3. 10. Ուժեղարարի էլեկտրական սխեման.....	108
Նկ.3. 11. Ուժեղարարի մոդելավորման արդյունքները.....	109
Նկ.3. 12. Ասիմետրիկ և սիմետրիկ ՀԲ-երի գրանցման և ընթերցման գործողությունները.....	111
Նկ.3. 13. Տիպային 8T ՀԲ-ի էլեկտրական սխեման	113
Նկ.3. 14. Լավարկված 8TM ՀԲ-ի էլեկտրական սխեման	113
Նկ.3. 15. 8T ՀԲ-ի մոդելավորման դիագրամները.....	116
Նկ.3. 16. Լավարկված 8T ՀԲ-ի մոդելավորման դիագրամները.....	116
Նկ.3. 17. 8T և լավարկված 8T ՀԲ-երի բիթային գծերի լարումների համեմատությունը	117
Նկ.3. 18. Գոյություն ունեցող (ա) և մեր կողմից մշակված (բ) գրանցման/ընթերցման	118
Նկ.3. 19. Տրանզիստրով անցնող հոսնաքի կախումը ջերմաստիճանից.....	120
Նկ.3. 20. Մոդելավորման արդյունքները տիպային միջավայրում 0,9 Վ լարման 250 C ջերմաստիճանի դեպքում.....	120
Նկ.3. 21. Մոդելավորման արդյունքները դանդաղ միջավայրում 0,81 Վ լարման -400 C ջերմաստիճանի դեպքում.....	121

Նկ.3. 22. Մոդելավորման արդյունքները դանդաղ միջավայրում 0,81 Վ լարման 1250C ջերմաստիճանի դեպքում	121
Նկ.3. 23. Մոդելավորման արդյունքներն արագ միջավայրում 0,99 Վ լարման -400 C ջերմաստիճանի դեպքում.....	122
Նկ.3. 24. Ուժեղարարների միջին սպառման հզորության արժեքների համեմատություն	123
Նկ.3. 25. Ելքային ազդանշանները աճող ճակատի դեպքում.....	124
Նկ.3. 26. Ելքային ազդանշանները նվազող ճակատի դեպքում.....	124
Նկ.3. 27. RTL մակարդակում նկարագրության modelsim ծրագրային գործիքի միջոցով մոդելավորման արդյունքները. ա-512 բիթ, բ-1024 բիթ.....	127
Նկ.3. 28. Հիշող բջիջների սխեմաները. RS տրիգերի հիման վրա (ա) և	128
Նկ.3. 29. 3X3 կառուցվածքով կուտակչի սխեման	129
Նկ.3. 30. Գոյություն ունեցող հիշողություն. ա- 1024 բիթ (քառակուսի), բ - 512 ճբիթ (ուղղանկյուն)	130
Նկ.3. 31. 1024բիթ հիշողություն (քառակուսի)	131
Նկ.3. 32. 512 բիթ հիշողություն (ուղղանկյուն)	131
Նկ.3. 33. Առաջարկված 512 բիթ հիշողություն (ուղղանկյուն).....	132
Նկ.3. 34. Գրանցման (ա) և ընթերցման (բ) ժամանակների կախվածությունը.....	133

Աղյուսակների ցանկը

Աղյուսակ 2. 1. Իսկության աղյուսակ	68
Աղյուսակ 2. 2. Մուտքային ազդանշանների հավանականությունները և փոխանջատման ակտիվությունները.....	83
Աղյուսակ 2. 3. Երեք վերձանիչի q0 և q15 ելքային հապաղումները և հզորության ծախսը.....	96
Աղյուսակ 2. 4. Վերձանիչների սպառման հոսանքները և մակերեսները	98
Աղյուսակ 3. 1. Ցրման հզորություն	111
Աղյուսակ 3. 2. Ցրման հզորության կախվածությունը սնման աղբյուրի լարումից	114

Աղյուսակ 3. 3. Ցրման հզորության կախվածությունը հաճախականությունից ..	1155
Աղյուսակ 3. 4. Ցրման հզորության կախվածությունը ջերմաստիճանից	1155
Աղյուսակ 3. 5. Ուժեղարարների միջինացված հզորության չափման արդյունքները	1233
Աղյուսակ 3. 6. Հիշող սարքերի համեմատական բնութագրերը սինթեզի փուլից հետո	1300
Աղյուսակ 3. 7. Հիշող սարքերի համեմատական բնութագրերը ֆիզիկական նախագծման փուլից հետո	1322

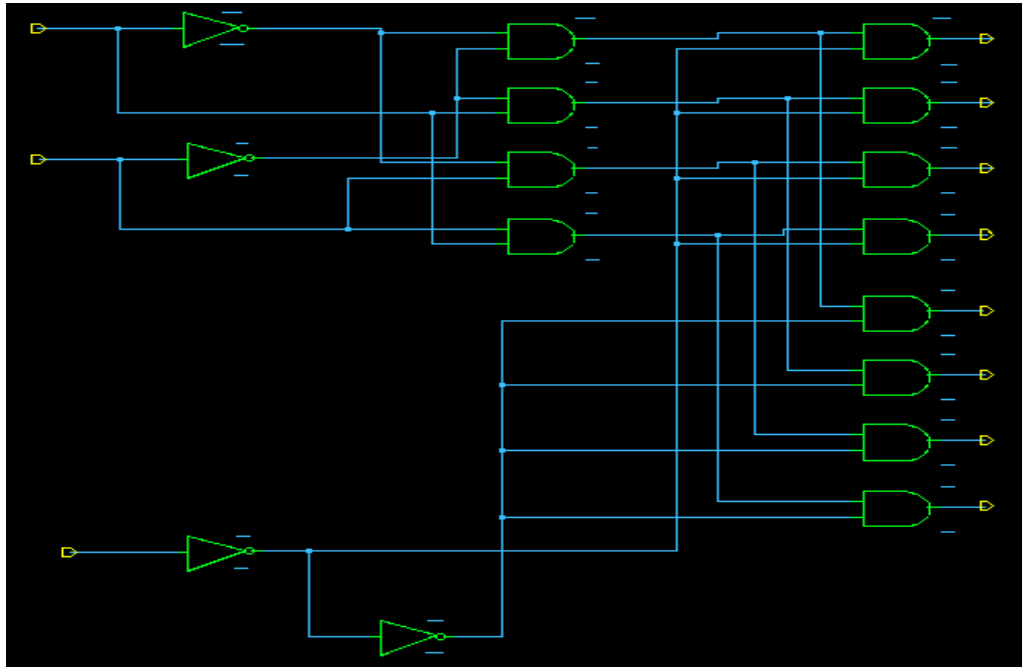
**Լավարկված ելքային ազդանշաններով ութ կարգանի վերձանիչի մշակումը և
մոդելավորումը**

Ներածություն: Ժամանակակից գերմեծ ինտեգրալ սխեմաներում իրենց ուրույն տեղն ունեն հիշող սարքերը, որոնց նախագծման ժամանակ կարևոր խնդիր է հանդիսանում արագագործության մեծացումը և ցրման հզորության փոքրացումը: Հիշող սարքերի հիմնական հանգույցներից է վերձանիչը, որի վրա է ծախսվում հիշող բջջի գրանցման և ընթերցման ժամանակ դիմելու ժամանակի մինչև 50%-ը և ցրման հզորության 40-45% [1,2]: Վերձանիչ նախագծելուց անհրաժեշտ է ճիշտ ըն-տրել վերձանիչի կառուցվածքը և տրանզիստորների չափը:

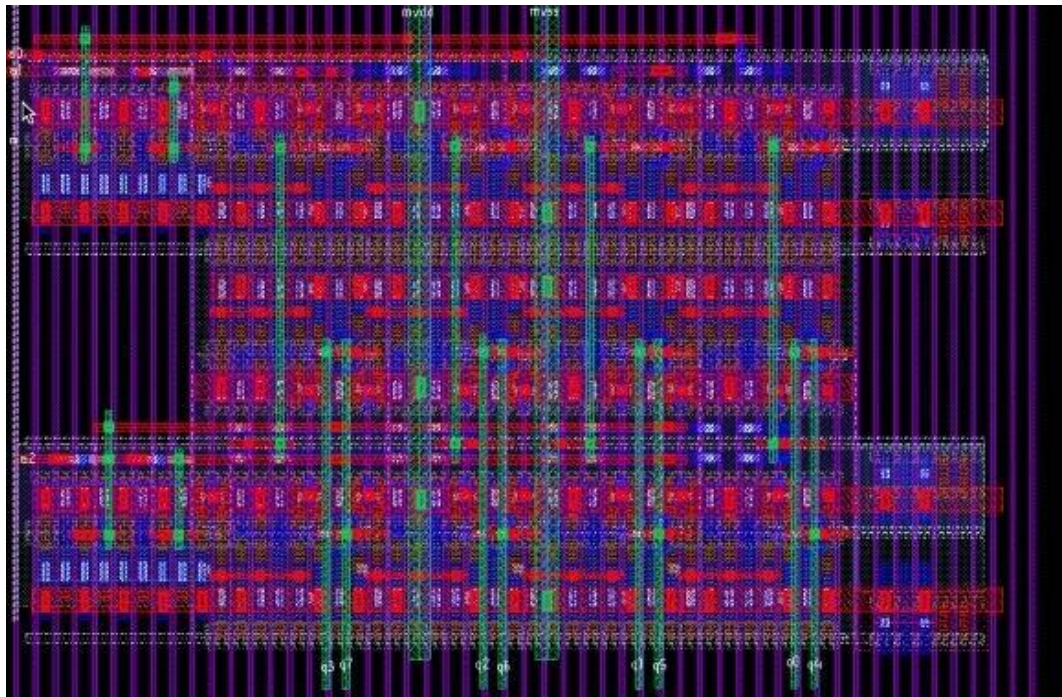
Խնդրի դրվածքը և մեթոդիկայի հիմնավորումը: Աշխատանքի նպատակն է վերձանիչների կառուցման մշակված նոր մեթոդի հիման վրա մշակել վերձանիչ ու կատարել ժամանակային պարամետրերի ցրվածության համեմատական վերլուծություն տիպային մեթոդներով մշակված վերձանիչների պարամետրերի հետ:

Հետազոտման արդյունքները: Գծային վերձանիչը ապահովում է փոքր հա-պաղման ժամանակ, բայց կարգայնության աճը մեծացնում է մուտքերի վրա բեռի արժեքը: Դրա համար կիրառվում է բուրգային կառուցվածք, որոնց հապաղման ժամանակը կլինի կասկադների թվով անգամ մեծ: Դիտարկենք ԵՎ և ՈՉ տարրերով իրականացված 8 ելքանի գծային վերձանիչը (նկ.1): Ընտրված է երկու մուտքանի ԵՎ տարր, քանի որ մուտքերի թվի աճը բերում է ԵՎ տարրի հապաղ-ման ժամանակի մեծացման: ԿՄՕԿ տեխնոլոգիայում ԵՎ տարրը իրականացվում է ԵՎ-ՈՉ և ՈՉ տարրերով, որը բերում է տրանզիստորների թվի աճի և հապաղման ժամանակի ու հզորության մեծացման: Վերձանիչը ունի ևս մեկ թեություն՝ կեղծ ազդանշանների առաջացման վտանգը, որը

բերում է լրացուցիչ ցրման հզորության [1,2]: Կատարվել է վերծանիչի տոպոլոգիական նախագծում Custom Designer LE [95] ծրագրային գործիքով (նկ.2), արդյունքում ստացված նկարագրությամբ կատարվել է մոդելավորում Hspice ծրագրային գործիքով:



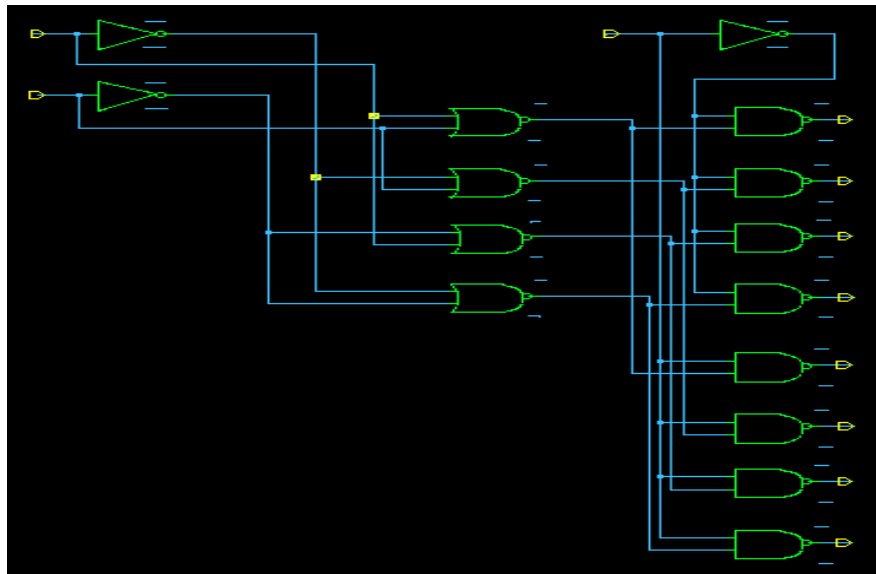
Նկ.1. մուտքանի և 8 ելքանի գծային վերծանիչի սխեման



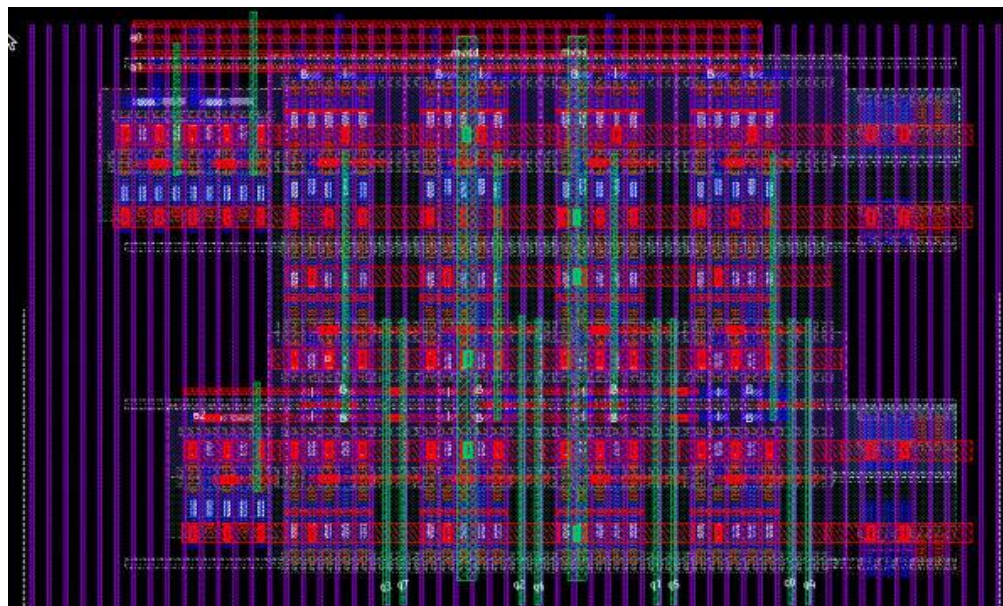
Նկ.2. մուտքանի և 8 ելքանի գծային վերծանիչի տոպոլոգիան

Վերծանիչի սխեմայի պարզեցման համար պետք է կիրառել երկու սկզբունք՝

եթե անհրաժեշտ է ելքում տրամաբանական 1 մակարդակ ապա այդ կասկադում պետք է ԿԱՄ-ՈՉ, իսկ եթե անհրաժեշտ է ելքում տրամաբանական 0 մակարդակ ապա պետք է այդ կասկադում կիրառել ԵՎ-ՈՉ տարր [1,2]: Այս սկզբունքների կիրառմամբ կառուցված 3x8 վերծանիչի սխեման բերված է նկ.3-ում: Կատարվել է ստպոլոզիական նախագծում Custom Designer LE [95] գործիքով (նկ.4), ստացված նկարագրության հիման վրա կատարվել է մոդելավորում Hspice ծրագրային գործիքով:

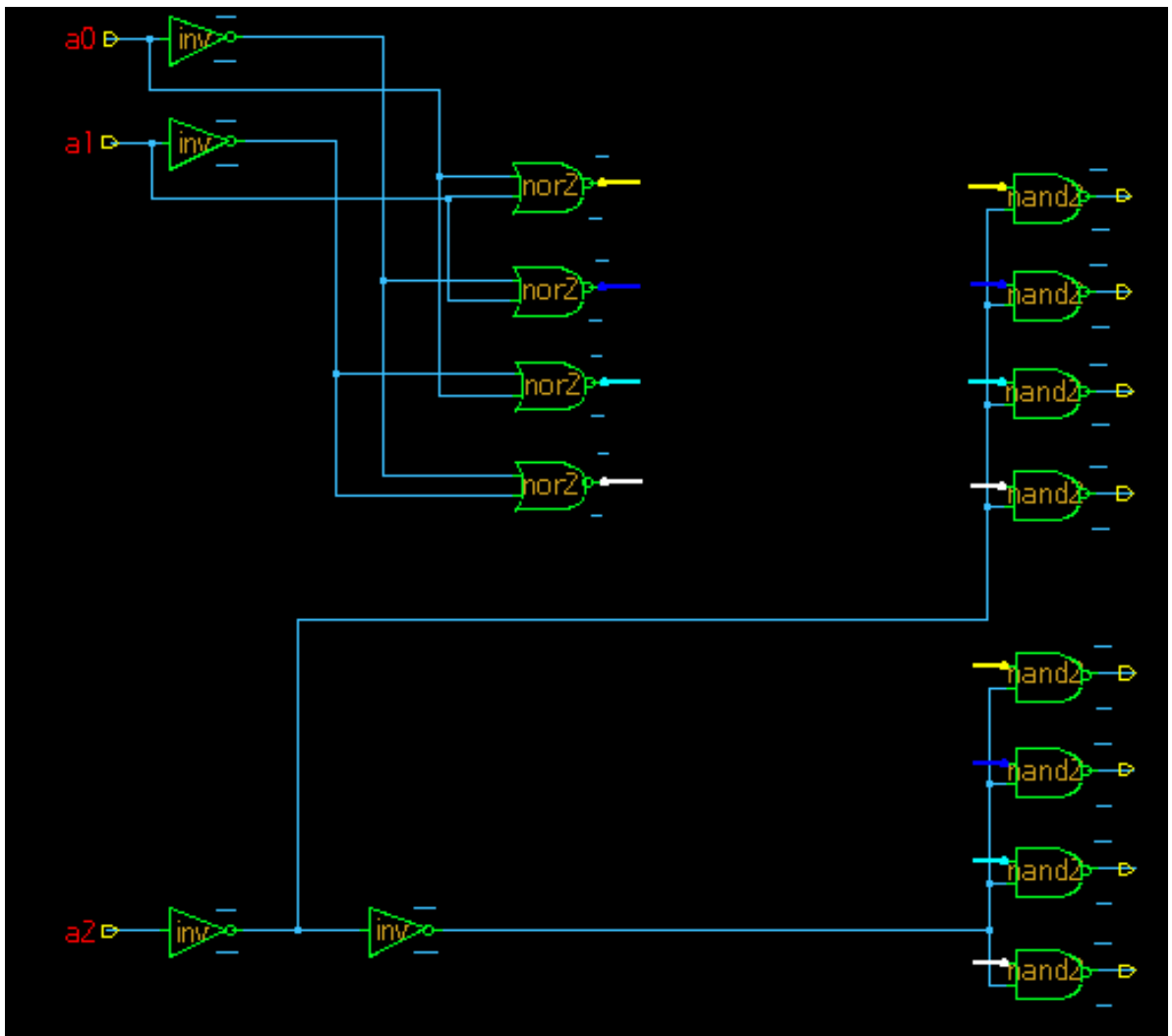


Նկ.3.3x8 վերծանիչ ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տարրերի հիման վրա

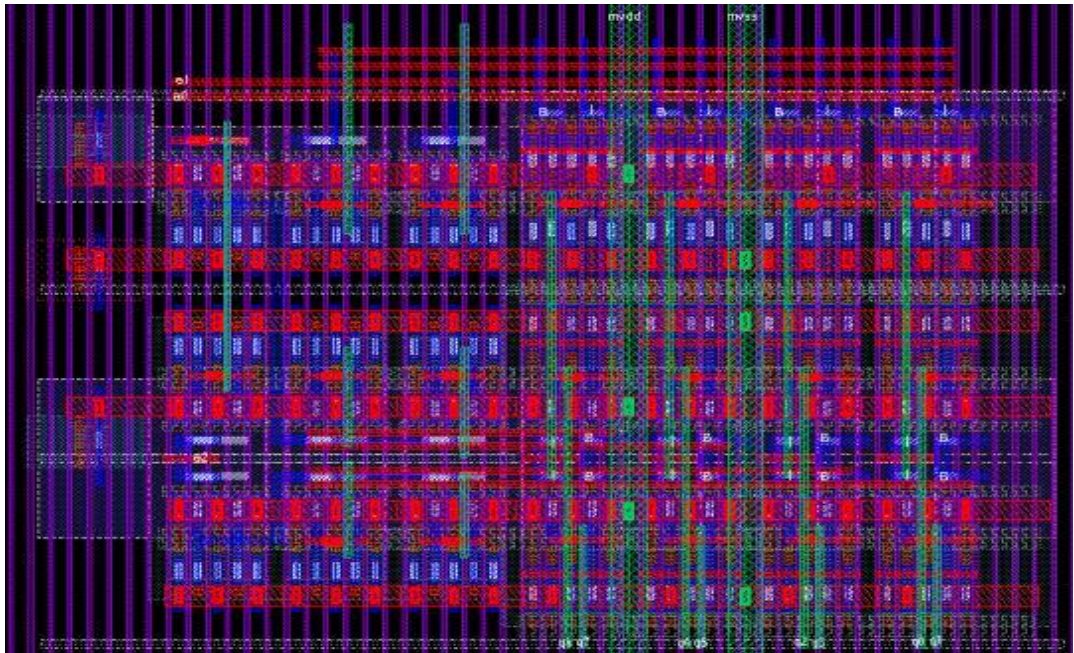


Նկ.4.ԵՎ-ՈՉ և ԿԱՄ-ՈՉ տարրերով 3x8 վերծանիչի ստպոլոզիական

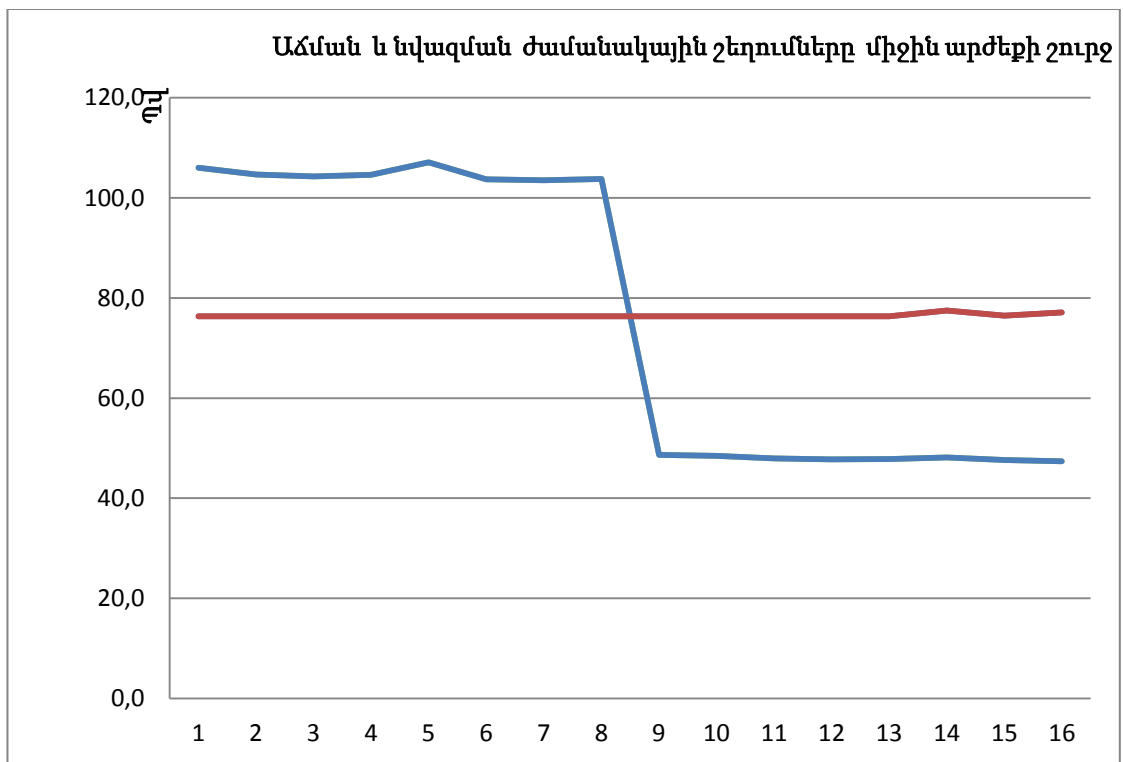
Այս վերձանիչը լավարկված չէ ըստ տրանզիստորների թվի, հապաղման ժամանակի և ցրման հզորության, առկա է կեղծ ազդանշանների վտանգ: Թերությունները վերացնելու համար առաջարկված նոր մեթոդով (նախադեկոդերի և շրջիչային ռեպրիկների ավելացում) մշակած 3x8 վերձանիչը բերված է նկ.5-ում, իսկ ստպոլոգիան՝ նկ.6-ում [1,2]: Կատարվել է մոդելավորում Hspice ծրագրային գործիքով: Մոդելավորման արդյունքներով կառուցվել են երեք վերձանիչների ժամանակային պարամետրերի շեղումները՝ ցրվածությունը (նկ.7-12, աղյուսակ):



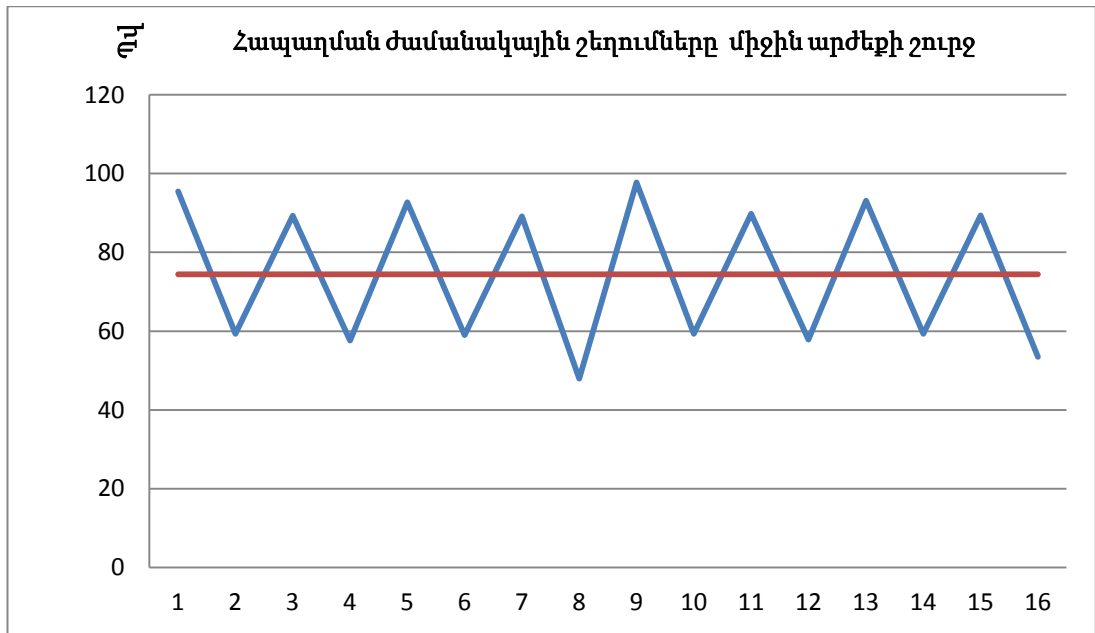
Նկ.5.Նոր մեթոդով մշակած 3x8 վերձանիչի սխեման



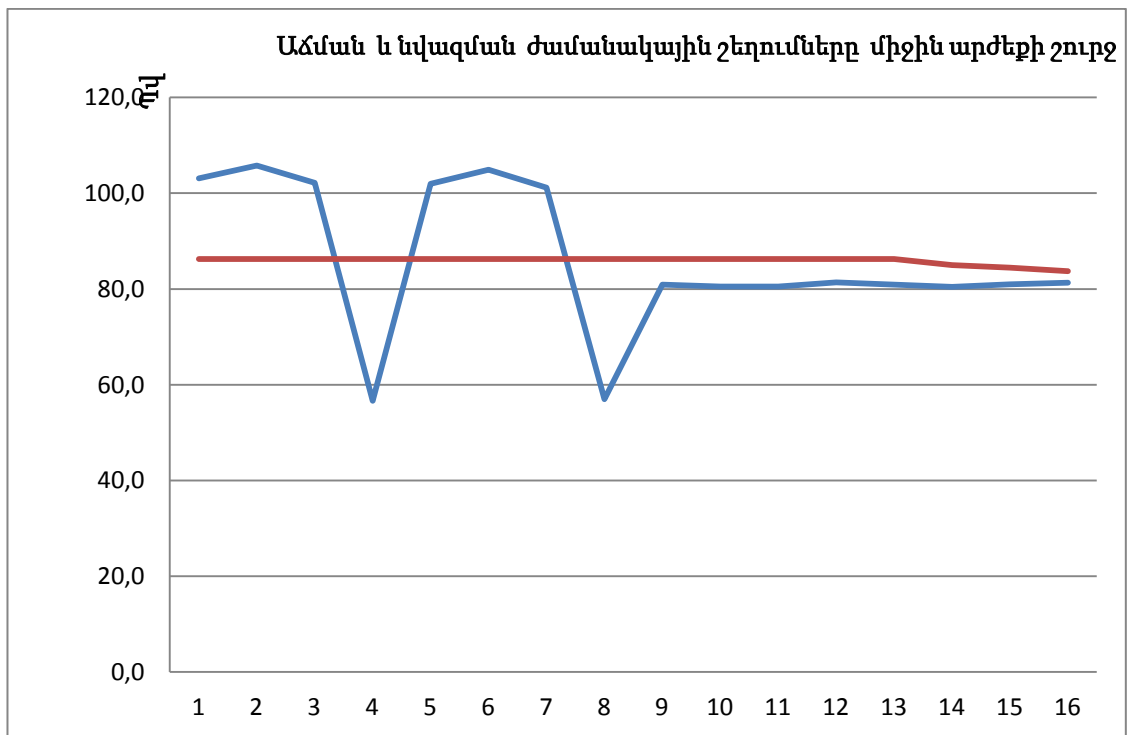
Նկ.6.Նոր մեթոդով մշակած 3x8 վերձանիչի տոպոլոգիան



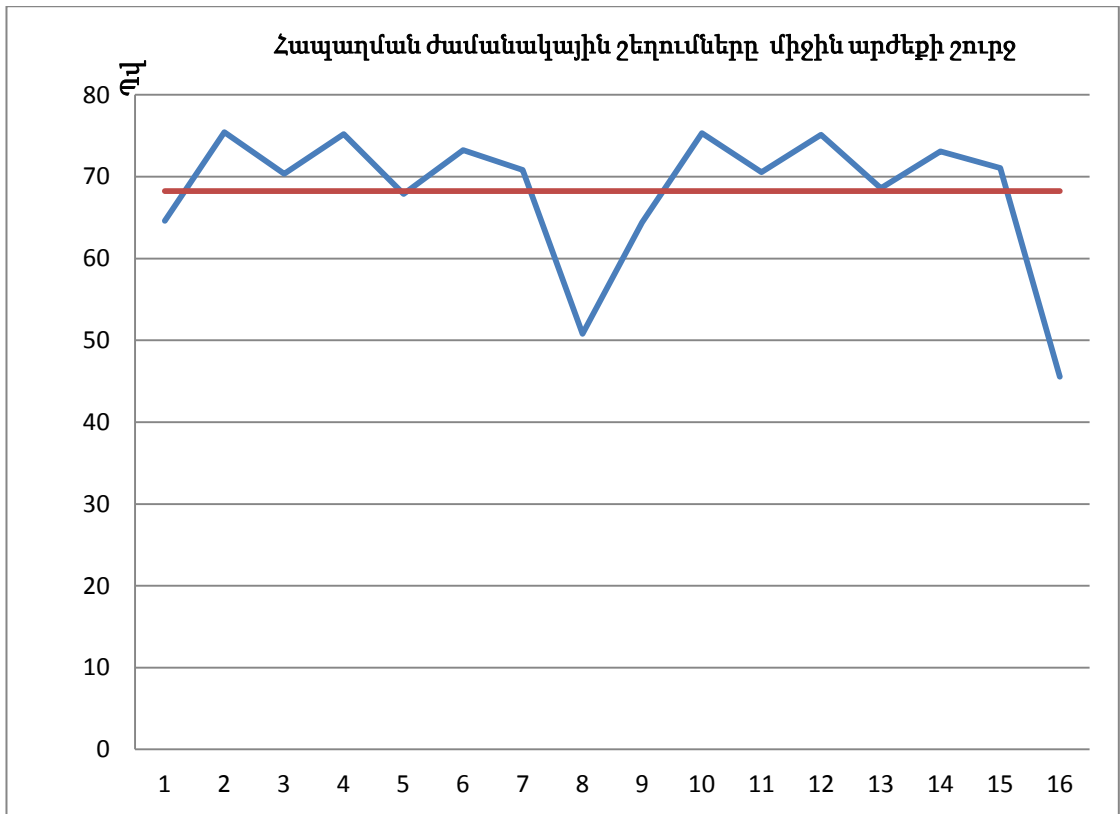
Նկ.7.Վերձանիչ 3x8 (նկ.1). տիպային պրոցես, 0,8 Վ, 25 °C



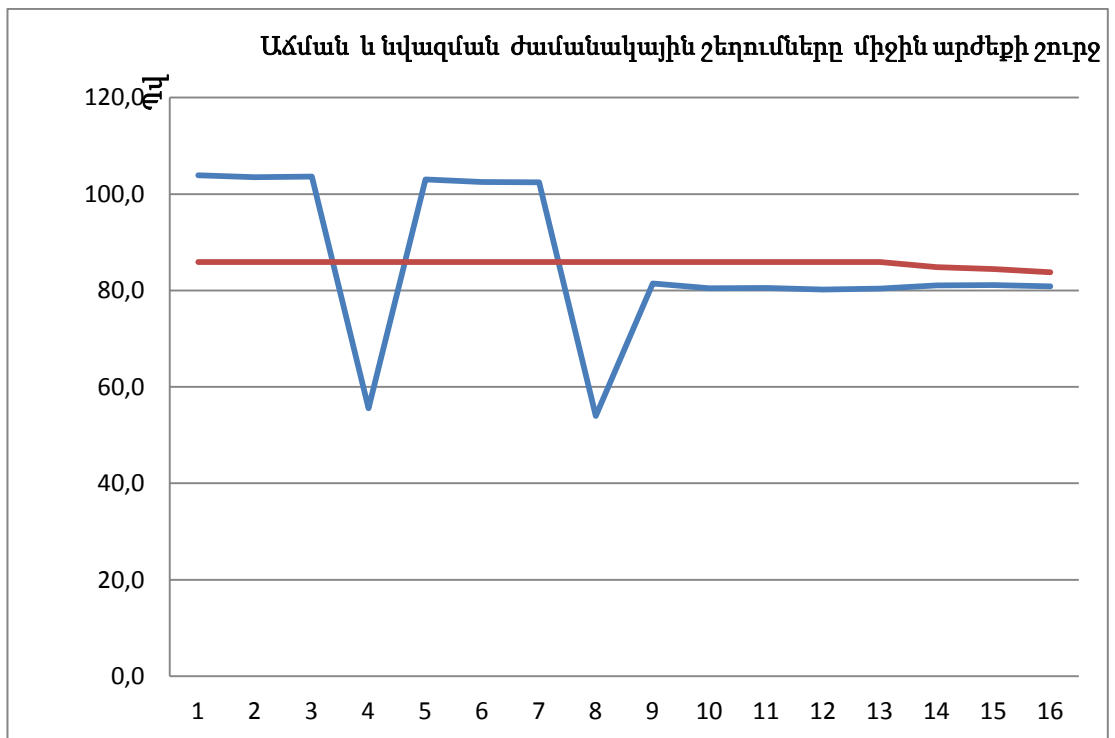
Նկ.8.Վերձանիչ 3x8 (նկ.1).տիպային պրոցես, 0.8 Վ, 25 °C



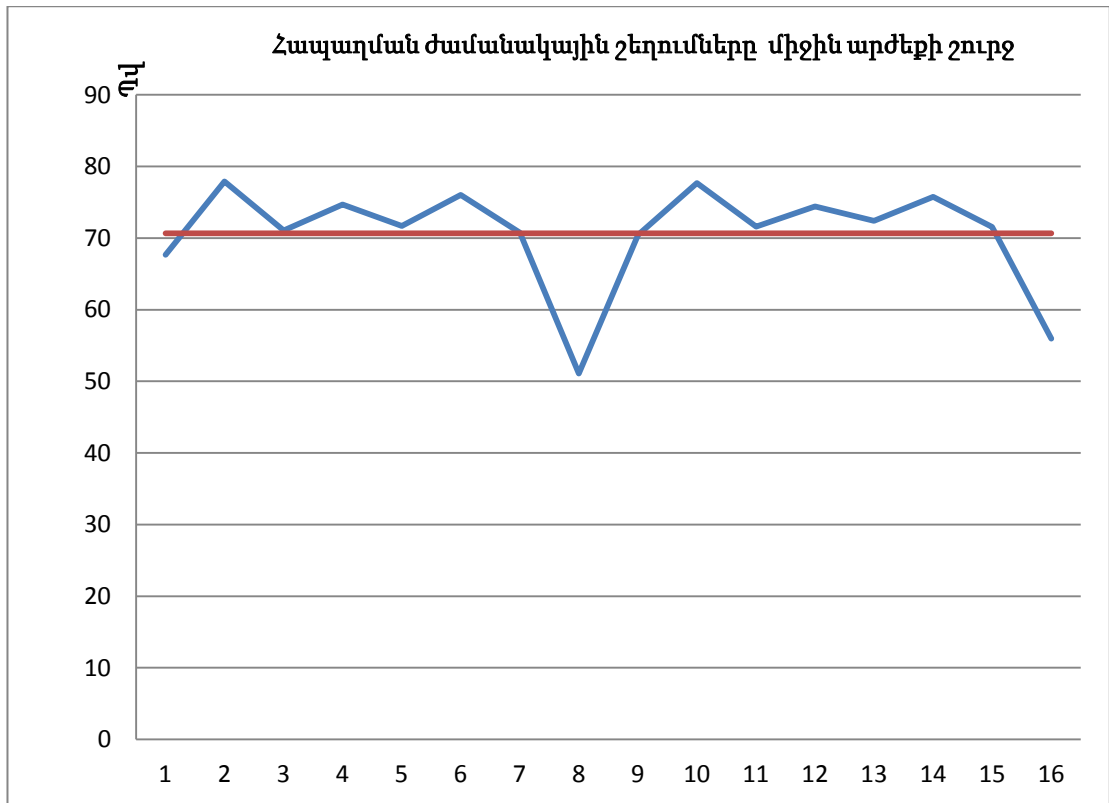
Նկ.9.Վերձանիչ 3x8 (նկ.3). տիպային պրոցես, 0.8 Վ, 25 °C



Նկ.10. Վերձանիչ 3x8 (նկ.3). տիպային պրոցես, 0.8 Վ, 25 °C



Նկ.11. Վերձանիչ 3x8 (նկ.5). տիպային պրոցես, 0.8 Վ, 25 °C



Նկ.12. Վերձանիչ 3x8 (նկ.5). տիպային պրոցես, 0.8 վ, 25 °C

Աղյուսակ.1

Վերձանիչների սպառման հոսանքները և մակերեսները

Միւնւմ	Պրոցես - լարում - ջերմաստիճան	Սպառման հոսանքը (մկԱ)	Մակերես (մկմ)
ՆԿ.3	տիպային, 0.8 վ, 25°C	85.7	13.3
ՆԿ.6	տիպային, 0.8 վ, 25°C	77.2	12.1
ՆԿ.10	տիպային, 0.8 վ, 25°C	82.9	12.5

Եզրակացություն

Դիտարկված երեք տիպի 8 կարգանի վերձանիչների մոդելավորման արդ-յունքները ցույց են տալիս, որ դրանց ելքային ազդանշանների աճման և նվազման ճակատների ու

հապաղման ժամանակների ցրվածությունը առաջին սխեմայի համար բավական մեծ է, երկրորդ սխեմայի համար՝ փոքր է: Ամենաքիչ ցրվածությունը ունի առաջարկված նոր մեթոդով մշակված վերծանիչը, որը հաստատում է մեթոդի վավերականությունը:

ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. O.H. Petrosyan, N.B. Avdalyan and H.K. Julhakyan The new method development for the consruction of low power consumption decoders. Semiconductor micro- & nanoelectronics 10th International conference Yerevan, Armenia, September 11-13, 2015. - P.157-163

2. Н.Б. Авдалян. Методика выбора способа построения дешифраторов адреса с минимальной рассеиваемой мощностью. Наукаи образование в жизни современного общества. Том 7. Тамбов. 2015. – 8-14 с.