

ՀԱՅԱՍՏԱՆԻ ՀԱՆՐԱՊԵՏՈՒԹՅԱՆ ԿՐԹՈՒԹՅԱՆ ԵՎ ԳԻՏՈՒԹՅԱՆ
ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ

ՀԱՅԱՍՏԱՆԻ ԱԶԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱՆ ՀԱՄԱԼՍԱՐԱՆ

Միխիթարյան Արթուր Խաչիկի

**ԻՆՏԵԳՐԱԼ ՍԻՏՄԱՆԵՐՈՒՄ Լ ԱՐՄԱՆ ԵՎ ՀՈՍԱՆՔԻ
ԱՐԲՅՈՒՐՆԵՐԻ ԿԱՅՈՒՆՈՒԹՅԱՆ ԲԱՐՁՐԱՑՄԱՆ ՄԻՋՈՑՆԵՐԻ
ՄՇԱԿՈՒՄԸ**

Ե.27.01 «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա» մասնագիտությամբ
տեխնիկական գիտությունների թեկնածուի գիտական աստիճանի
հայցման ատենախոսության

ՍԵՂՄԱԳԻՐ

Երևան 2019

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РЕСПУБЛИКИ АРМЕНИЯ

НАЦИОНАЛЬНЫЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ АРМЕНИИ

Мхитарян Артур Хачикович

**РАЗРАБОТКА СРЕДСТВ ПОВЫШЕНИЯ СТАБИЛЬНОСТИ
ИСТОЧНИКОВ НАПРЯЖЕНИЯ И ТОКА В ИНТЕГРАЛЬНЫХ
СХЕМАХ**

АВТОРЕФЕРАТ

диссертации на соискание ученой степени кандидата
технических наук по специальности 05.27.01-
“Электроника, микро- и наноэлектроника”

Ереван 2019

Ատենախոսության թեման հաստատվել է Հայաստանի ազգային և արվեստի ակադեմիայի կողմից համալսարանում (ՀԱՊՀ):

Գիտական ղեկավար՝ տ.գ.դ. Վ.Շ. Մելիքյան

Պաշտոնական ընդդիմախոսներ՝ տ. գ. դ. Օ. Հ. Պետրոսյան
տ. գ. թ. Խ. Գ. Շարոյան

Առաջատար կազմակերպություն՝ «Երևանի կապի միջոցների գիտահետազոտական ինստիտուտ» ՓԲԸ

Ատենախոսության պաշտպանությունը տեղի կունենա 2019թ. հունիսի 3-ին, ժամը 14:00-ին, ՀԱՊՀ-ում գործող «Ռադիոտեխնիկայի և էլեկտրոնիկայի» 046 Մասնագիտական խորհրդի նիստում (հասցեն՝ 0009, Երևան, Տերյան փ., 105, 17 մասնաշենք):

Ատենախոսությանը կարելի է ծանոթանալ ՀԱՊՀ-ի գրադարանում:
Մեղմագիրն առաքված 2019թ. ապրիլի 23-ին:

046 Մասնագիտական խորհրդի
գիտական քարտուղար, տ.գ.թ.



Մ.Յ. Այվազյան

Тема диссертации утверждена в Национальном политехническом университете Армении (НПУА)

Научный руководитель: д.т.н. В.Ш. Меликян

Официальные оппоненты: д. т. н. О.А. Петросян
к. т. н. Х. Г. Шароян

Ведущая организация: ЗАО "Ереванский научно-исследовательский институт средств связи"

Защита диссертации состоится 3-го июня 2019г. в 14:00ч. на заседании Специализированного совета 046 - "Радиотехники и электроники", действующего при НПУА, по адресу: 0009, г. Ереван, ул. Теряна, 105, корпус 17.

С диссертацией можно ознакомиться в библиотеке НПУА.

Автореферат разослан 23-го апреля 2019 г.

Ученый секретарь
Специализированного совета 046,
к.т.н.



М.Շ. Айվազյան

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы. Интегральные схемы (ИС) нашли широкое применение в различных системах, начиная от бытовой техники до сложных электронных приборов, компьютеров, военных, авиационных, космических станций и т.д. Одновременно с этим, учитывая их широкое применение в портативных устройствах возникла потребность снижения энергопотребления ИС. Растущий спрос электронных систем вызвал необходимость модернизации полупроводниковых технологий и последующее масштабирование ИС. С одной стороны, меньшие физические размеры, приводящие к уменьшению толщины подзатворного оксида металл-оксид-полупроводникового (МОП) транзистора, с другой - технические требования по снижению энергопотребления легли в основу уменьшения напряжения питания вплоть до нескольких сотен милливольт.

Наряду со значительными успехами в области разработки ИС с низким электропотреблением возникли также следующие негативные явления: уменьшение удельной емкости развязывающих конденсаторов в результате снижения применяемого напряжения, повышение влияния воздействия шумов на шинах питания на бесперебойную работу ИС, уменьшение значений напряжения пробоя транзисторов и т.д.

В то же время из-за технологического несовершенства, а также в результате масштабирования и роста влияния эффекта модуляции канала уменьшилась стабильность источников тока в ИС.

С учетом вышесказанного, в последние годы ведущие компании в сфере проектирования ИС вели разработки, направленные на повышение стабильности ИС за счет снижения шума в шинах питания.

Кроме того, с учетом современных тенденции и развитием технологий были разработаны новые методы, способствующие повышению стабильности источников тока в ИС.

Применение этих методов в проектировании ИС существенно повысило стабильность источников напряжения и тока. При этом все еще существуют еще задачи, для решения которых требуются новые подходы, обеспечивающие бесперебойную работу основных узлов ИС: стабильность источников напряжения и тока.

Диссертационная работа посвящена решению актуальных вопросов повышения стабильности источников напряжения и тока, применяемых в современных ИС.

Объект исследования. Факторы, негативно влияющие на стабильность источников напряжения и тока в интегральных схемах, и способы минимизации их влияния.

Цель работы. Исследование и разработка методов и средств, минимизирующих влияние колебаний напряжения питания ИС, температуры окружающей среды и технологических разбросов на стабильность источников напряжения и тока в ИС.

Методы исследования. Теория электрических цепей, инструментари, методы проектирования аналоговых и аналого-цифровых ИС, теория моделирования ИС, объектно-ориентированного программирования.

Научная новизна:

1. Предложены принципы повышения стабильности источников напряжения тока в ИС, проектируемых по технологическим нормам 14нм и ниже.
2. Разработан способ формирования внутренних развязывающих конденсаторов ИС, согласно которому путем сочетания структур обычных МОП и металл-оксид-метал (МОМ) конденсаторов существенно улучшаются их основные параметры: примерно в 1,5 раза уменьшается занимаемая на полупроводниковом кристалле площадь, влияние технологического разброса, колебаний температуры окружающей среды и напряжения питания.
3. Разработан метод снижения перенапряжений, возникающих в результате отключения нагрузки в аналоговых интегральных стабилизаторах напряжения. Благодаря применению МОП-транзистора в качестве фиктивной нагрузки, перенапряжение уменьшается в 7 раз при росте площади, занимаемой на полупроводниковом кристалле, всего на $3 \cdot 10^{-9} \text{ м}^2$.
4. Предложен метод снижения перенапряжений, возникающих в стабилизаторах напряжения аналого-цифровых интегральных схем, согласно которому путем применения нагрузки с цифровым управлением значение перенапряжения уменьшается с 200 мВ до 28 мВ при незначительном росте занимаемой на полупроводниковом кристалле площади - $0,8 \cdot 10^{-9} \text{ м}^2$.
5. Разработана схема источника тока, благодаря которой за счет совместного использования внешнего прецизионного резистора и источника опорного напряжения (ИОН), стабильность тока узлов приемопередатчика увеличится, как минимум, на 20% при росте площади, занимаемой на полупроводниковом кристалле, всего на $2,6 \cdot 10^{-9} \text{ м}^2$.

На защиту выносятся следующие научные положения:

- Способ формирования внутренних развязывающих конденсаторов интегральных схем.
- Метод снижения перенапряжения вследствие отключения нагрузки в аналоговых интегральных стабилизаторах напряжения.
- Метод снижения перенапряжения, возникающего в стабилизаторах напряжения аналого-цифровых интегральных схем.
- Схема стабильного источника тока интегральных приемопередатчиков.

Практическая ценность работы. Принципы, способы, методы и схемотехнические решения, предложенные в диссертации, были реализованы в программном средстве (ПС) PowerIC, предназначенном для повышения стабильности источников напряжения и тока в интегральных схемах. ПС PowerIC внедрено в ЗАО "СИНОПСИС АРМЕНИЯ" и используется при проектировании аналоговых и аналого-цифровых интегральных схем с целью повышения их статической и динамической стабильности. Тестирование программ при проектировании узлов ввода-вывода интегральных схем показало ее высокую эффективность: площадь, занимаемая развязывающими конденсаторами на полупроводниковом кристалле, уменьшилась в 1,5 раза. В то же время перенапряжения, обусловленные отключением нагрузки в стабилизаторах напряжения, были уменьшены до 8 раз, точность источников тока увеличилась более чем на 20% при росте площади, занимаемой на полупроводниковом кристалле, всего на $3,5...5 \cdot 10^{-9} \text{ м}^2$.

Достоверность научных положений подтверждена математическими расчетами и результатами схемотехнического моделирования.

Внедрение. Разработанное ПС PowerIC внедрено в ЗАО "СИНОПСИС АРМЕНИЯ" и широко используется при проектировании аналоговых и аналого-цифровых интегральных схем с целью повышения их статической и динамической стабильности.

Публикации. Основные положения диссертации представлены в восьми научных работах, список которых приведен в конце автореферата.

Структура и объем работы. Работа состоит из введения, трех глав, основных выводов, списка литературы, включающего 108 наименований, и 4 приложений. Основной текст работы составляет 114 страниц. Общий объем работы, включая приложения, составляет 168 страниц. Диссертационная работа написана на армянском языке.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обоснована актуальность темы диссертации, сформулированы цель и задачи исследования, представлены научная новизна, практическая значимость и основные научные положения, выносимые на защиту.

В первой главе представлены требования к стабильности источников напряжения и тока современных ИС, основные проблемы решения этих задач и результаты схемотехнического моделирования, показывающие основные недостатки существующих подходов.

Наиболее распространенным решением проблемы является понижение шума между шинами питания посредством установки развязывающих конденсаторов (рис.1).

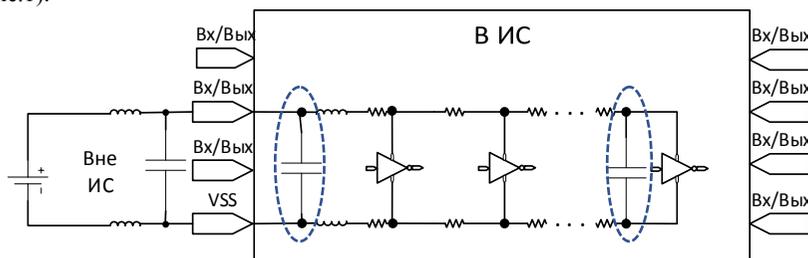


Рис.1. Применение развязывающих конденсаторов в ИС

Проанализированы также два распространённых метода реализации развязывающих конденсаторов по технологии комплементарных МОП (КМОП), основанные на структурах МОП (рис. 2) и MOM (рис. 3), выявлены их преимущества и недостатки. Результаты схемотехнического моделирования (табл. 1), проведенного для технологического процесса SAED14nm FinFet, показали, что значение емкости конденсатора МОП под воздействием колебаний температуры окружающей среды, напряжения питания и в результате технологических разбросов изменяется в промежутке $-40...+25\%$, в то время как емкость MOM варьируется в интервале $-17...+17\%$.

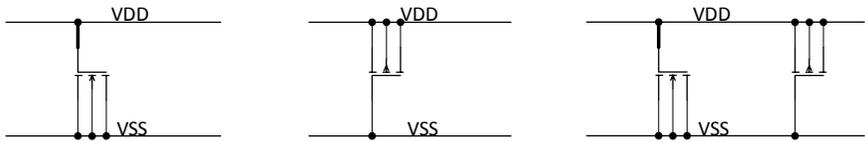


Рис.2. Реализация развязывающих конденсаторов посредством МОП-транзисторов по технологии КМОП

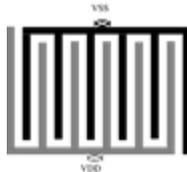


Рис.3. Реализация развязывающих конденсаторов посредством MOM структур по технологии КМОП

Таблица 1
Зависимость емкости конденсаторов МОП и MOM структур от внешних факторов и технологических отклонений

Название параметра	Температура	Напряжение	Технологические отклонения
Емкость МОП конденсатора	$\pm 10 \%$	$-25/+10 \%$	$\pm 5 \%$
Емкость MOM конденсатора	$\pm 0,035 \%$	0%	$\pm 17 \%$

Другим распространённым подходом повышения стабильности параметров ИС является метод снижения влияния шумов с применением стабилизаторов напряжения. В зависимости от точности значения требуемого напряжения применяются два подхода: в первом случае значение опорного напряжения получается посредством делителя напряжения с высоким уровнем питания, при этом обеспечивается небольшая точность - $\pm 10\%$; во втором случае применяются стабильные схемы ИОН, точность которых достигает 99% (рис. 4):

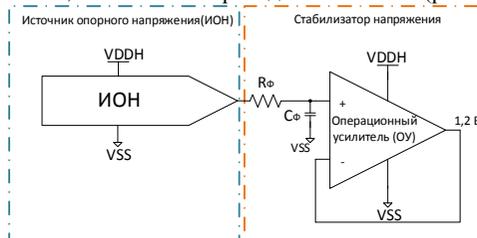


Рис.4. Схема совместного применения ИОН и стабилизатора напряжения

Основным недостатком этого метода является выходное перенапряжение при отключении нагрузки. Результаты схемотехнического моделирования стабилизатора напряжения показали, что перенапряжение иногда достигает сотен милливольт. Последнее представляет собой реальную опасность для бесперебойной

работы МОП-транзисторов, так как значение напряжения, допустимое между затвором и любым из остальных выводов (рис. 5), в современных технологических процессах ограничено до +10% от номинального значения напряжения питания.

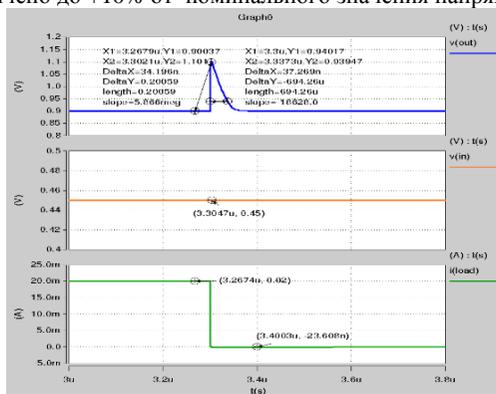


Рис.5. Результаты схемотехнического моделирования стабилизатора напряжения при отключении нагрузки

Проектирование источника постоянного тока в современных ИС основано на совместном применении схем ИОН, операционного усилителя (ОУ) с транзистором на выходном каскаде последнего, являющимся источником опорного тока (рис. 6).

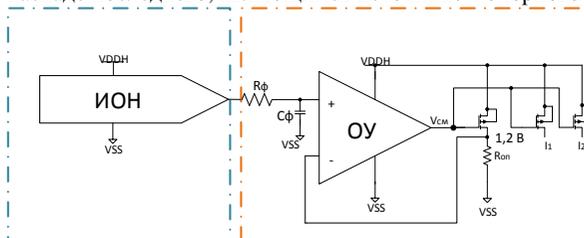


Рис.6. Схема постоянного тока

В представленной схеме основным показателем стабильности значения тока является резистор $R_{ном}$. Результаты схемотехнического моделирования схемы, разработанной для технологического процесса SAED14nm FinFet, показывают, что точность последнего может достигать 75%.

Недопустимые значения неточности, получаемой при применении известных подходов, подтверждают необходимость разработки новых принципов повышения стабильности источников напряжения и тока в ИС для технологий 14 нм и ниже.

Во второй главе представлены разработанные методы и способы решения проблем, изложенных в первой главе.

Способ подавления шумов в шинах питания при совместном использовании развязывающих конденсаторов с конструкцией МОП и МОМ. С целью повышения эффективности метода подавления шумов в шинах питания с применением развязывающих конденсаторов был предложен способ совместного применения конденсаторов типов МОП и МОМ (рис. 7).



Рис.7. Совместное применение конденсаторов МОП и MOM в качестве развязывающих конденсаторов

Сущность предлагаемого способа можно представить с помощью следующих расчетов. К примеру, необходимо спроектировать конденсатор, минимальное значение емкости которого равно 100фФ , а значение применяемого напряжения колеблется в интервале $0,3...0,6\text{В}$. Как показано в первой главе, минимальная емкость конденсатора МОП при напряжении $0,3\text{В}$ равняется 70фФ . Следовательно, для обеспечения необходимого значения емкости размер МОП транзистора необходимо увеличить в 1,5 раза. Суть предлагаемого способа заключается в том, что в результате низкого напряжения уменьшение емкости применяемого конденсатора МОП на 30фФ компенсируется использованием конденсатора MOM (рис. 8).

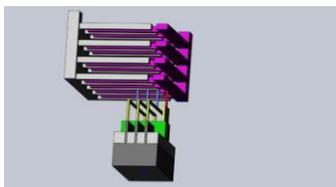


Рис.8. Вертикальное расположение конденсаторов MOM и МОП

Метод уменьшения перенапряжения вследствие отключения нагрузки в стабилизаторах напряжения при совместном применении фиктивной нагрузки и высокочастотных фильтров. При переходе нагрузки с рабочего режима на нерабочий значение перенапряжения выходного напряжения стабилизатора является результатом того, что из-за резкого увеличения сопротивления на выходном каскаде ОУ с отрицательной обратной связью возникает недопустимо большое падение напряжения, которое длится до тех пор, пока обратная связь не скорректирует значение выходного тока, и выходное напряжение не приведет к изначальному значению. Для решения задачи был разработан новый метод, суть которого заключается в установке фиктивной нагрузки на выходе стабилизатора напряжения (рис. 9). При отключении нагрузки переключением сигнала `load_en` с "1" на "0" искусственная нагрузка активируется вследствие роста выходного напряжения высокочастотного фильтра (ФВЧ). При этом создается путь для тока $I_{\text{нагр}}$. За счет данного механизма значение подключенной на выходе ОУ нагрузки уменьшается и, как следствие, понижается падение напряжения на ней. Для оценки эффективности метода посредством программного обеспечения (ПО) Galaxy Custom Designer и ПО HSPICE компании ЗАО "Синопис" были выполнены схемотехническое проектирование и моделирование для технологического процесса SAED14nm FinFet. Результаты (рис. 10) показали, что предлагаемый метод улучшает качество стабилизатора

напряжения примерно в 8 раз, уменьшая амплитуду всплеска значения выходного напряжения. В результате добавления фиктивной нагрузки изменение значения статического тока схемы практически равно нулю (табл. 2).

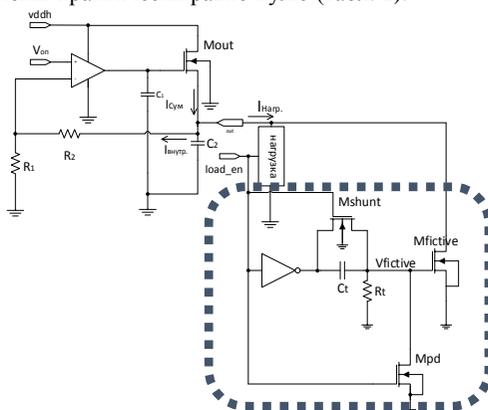


Рис.9. Предлагаемая схема уменьшения выходного перенапряжения стабилизатора при совместном применении фиктивной нагрузки и ФВЧ

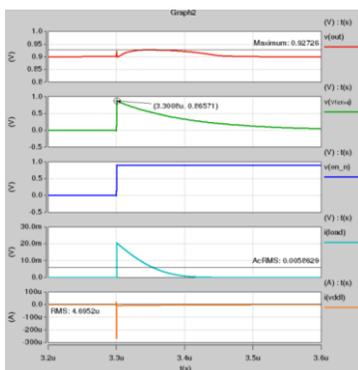


Рис.10. Результаты схемотехнического моделирования схемы, разработанной с применением предложенного метода

Таблица 2

Результаты внедрения метода уменьшения возникающего перенапряжения вследствие отключения нагрузки с применением фиктивной нагрузки и ФВЧ

Наименование параметра	Без применения метода	С применения метода
Перенапряжения, мВ	200	27
Потребляемый статический ток, мА	50	50,5
Средний ток, потребляемый при соединении фиктивной нагрузки, мА	-	6
Площадь стабилизатора в ИС, м ²	30*10 ⁻⁹	33*10 ⁻⁹

Таким образом, метод применим для проектирования современных КМОП ИС, учитывая его почти нулевое влияние на энергопотребление, а также то обстоятельство, что занимаемая площадь в ИС увеличивается незначительно - $3 \cdot 10^{-9} \text{ м}^2$. На практике примерно в 8 раз уменьшается перенапряжение вследствие отключения рабочей схемы, достигающее 200мВ.

Метод снижения перенапряжения в стабилизаторах напряжения, возникающего вследствие отключения фактической нагрузки при использовании фиктивной нагрузки с цифровым управлением. Предложена новая схема уменьшения перенапряжения на выходе, вызванного отключением фактической нагрузки стабилизаторов напряжения в аналого-цифровых интегральных схемах, в которой фиктивная нагрузка, управляемая аналоговым напряжением, заменена цифровой управляемой нагрузкой (рис. 11).

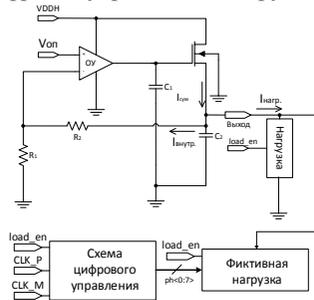


Рис.11. Предложенная схема снижения перенапряжения стабилизатора напряжения

С переключением входного сигнала load_en с "1" на "0" разработанная схема цифрового управления (рис.12) устанавливает все сигналы rh<0:7> логическое значение "1", в результате чего включаются все ветви фиктивной нагрузки. Затем выходные сигналы clk<0:7> с каждым тактом входных сигналов clk_p и clk_m последовательно получают логическое значение "0", в результате чего ветви фиктивной нагрузки последовательно отключаются, уменьшая выходной ток стабилизатора напряжения, в конечном счете приравнявая его к нулю.

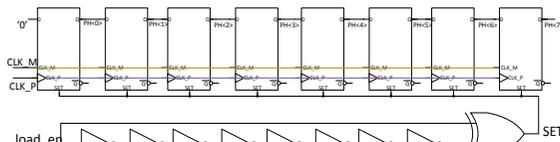


Рис.12. Схема генерации сигналов rh<7:0>

Поскольку схема, генерирующий сигнал set (рис. 12), присваивает сигналам rh<7:0> значение "1" в случае любого переключения load_en, выходы регистра получают значение "1" не только при отключении, но также и при включении фактической нагрузки, что противоречит предложенному методу. Для решения этой проблемы в ветвях фиктивной нагрузки были добавлены N-МОП транзисторы, управляемые инверсным сигналом сигнала load_en.

Предложена результирующая схема сокращения перенапряжения в стабилизаторах напряжения, возникающего вследствие отключения фактической нагрузки, путем постепенного уменьшения тока посредством фиктивной нагрузки с цифровым управлением (рис. 13).

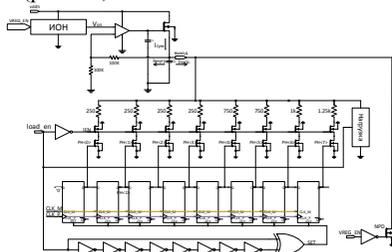


Рис.13. Схема реализации предлагаемого метода

Результаты схемотехнического моделирования схемы, спроектированной для технологического процесса SAED14nm FinFet (рис. 14), показали, что данный метод способен решить указанную задачу и повысить стабильность источников внутрикристаллического напряжения, снижая выходное перенапряжение до 28мВ (табл. 3).

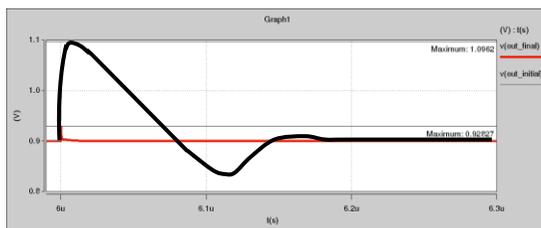


Рис.14. Результаты схемотехнического моделирования схемы, разработанной с применением предложенного метода

При применении данного метода нет необходимости учитывать отклонения технологического процесса, поскольку цифровая система малой точности не создает проблем, связанных с отклонением значения емкости конденсаторов, и, как следствие, не возникают отклонения параметров в схеме ФВЧ, а изменение значения тока фиктивной нагрузки перестает быть решающим фактором.

Таблица 3

Сравнение предложенных методов

Наименование параметра	Метод с применением ФВЧ	Метод с применением схемы с цифровым управлением
Перенапряжения, мВ	27	28
Потребляемый статический ток, мкА	0,5	1,1
Площадь, занимаемая дополнительной схемой в ИС, м ²	3*10 ⁻⁹	0,8*10 ⁻⁹

Схема повышения стабильности источников тока в узлах приёмопередатчика в КМОП ИС.

Поскольку стабильность предлагаемых источников тока не превышает 75%, следовательно, в качестве варианта решения проблемы может стать разработка нового способа, основанного на замене нестабильного внутреннего резистора внешним прецизионным резистором. Однако применение этого способа предполагает добавление одного узла ввода-вывода ИС, что приведет как к увеличению себестоимости ИС, так и к проблемам, связанным с обеспечением защиты от электростатических разрядов. Следовательно, рекомендуется использовать способ увеличения стабильности источников тока с применением внешнего прецизионного резистора в распространенных в настоящее время схемах приемопередатчиков. Из-за высокой скорости обмена информацией в таких системах линия, соединяющая передатчик одной системы с приемником другой системы, является длинной и требует решения задачи согласования. В современных ИС выходные сопротивления передатчиков и входные сопротивления приемников согласовываются не отдельными внешними резисторами, а посредством одного резистора, причем в каждом приемопередаточном узле имеются внутрикристаллические схемы калибровки. В настоящее время широкое распространение получили два основных механизма согласования: в первом случае все приемники и все передатчики согласовываются последовательно один раз до начала передачи и приема информации, а во втором - согласование осуществляется периодически. Применение решения в схемах с предварительным согласованием выполняется довольно простым способом: после завершения процесса согласования сигнал `cal_out` принимает логическое значение "0", и внешний прецизионный резистор, который в процессе согласования сопротивления был подключен к схеме калибровки, отсоединяется от нее и подключается к схеме источника тока. Стабильность такого источника тока близка к стабильности ИОН и равна примерно 1,3%.

Применение решения в схемах с периодическим согласованием более проблематично, учитывая периодическое переключение сигнала `cal_en_out`. Для применения решения использования внешнего прецизионного резистора в таких системах была разработана новая схема, работающая следующим образом: на начальном этапе внутренний нестабильный резистор подключается к схеме источника тока, параллельно этому начинается процесс подключения источника тока, стабилизации значения его выходного напряжения и согласования сопротивления узлов приемопередатчика.

Поскольку в процессе согласования передача информации не осуществляется, следовательно, и не требуется высокой стабильности источника тока. После завершения процесса согласования, в схеме источника тока (рис. 15) внутренний резистор заменяется внешним прецизионным резистором до начала следующего процесса согласования. После получения сигнала, уведомляющего о начале следующего процесса согласования, активируется аналого-цифровой преобразователь (АЦП), оцифровывающий напряжение затвора транзисторов, являющихся источниками тока, которое было сформировано в цепи отрицательной обратной связи. После завершения преобразования цифровой код устанавливается в регистре, и схема АЦП отключается. Затем код, установленный в регистре, подается на вход цифро-аналогового преобразователя (ЦАП). Затворы всех

транзисторов, являющихся источниками тока, за исключением затвора транзистора, являющегося источником опорного тока, подключаются к выходу ЦАП. В результате значения токов, обеспечиваемых этими транзисторами, остаются стабильными до завершения процесса согласования. Транзистор, являющийся источником опорного тока, остается подключенным к выходу ОУ; внешний резистор, подключенный к его стоку, заменяется внутренним резистором, имеющим типовое значение сопротивления, равное сопротивлению внешнего прецизионного резистора. После завершения процесса согласования схема калибровки присваивает сигналу cal_out значение "0", после чего внешнее прецизионное сопротивление снова подключается к схеме источника тока. Благодаря десятиразрядным системам АЦП и ЦАП, величина возможных отклонений тока не превышает 1%, в результате чего, учитывая также 1,3% отклонения ИОН, показатель стабильности предлагаемого источника тока достигает 97,7%. После окончания процесса согласования, когда внешнее прецизионное сопротивление подключается к схеме источника тока, ошибка системы АЦП-ЦАП исключается, и стабильность источника тока достигает 98,7%.

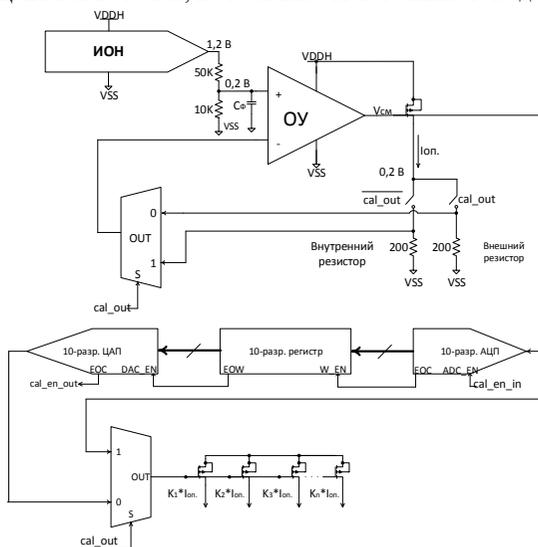


Рис.15. Разработанная схема повышения стабильности источников тока в узлах приемопередатчика с периодическим согласованием сопротивления

Для оценки воздействия эффекта модуляции канала выходного транзистора, являющегося источником опорного тока, на стабильность источника тока было проведено схемотехническое моделирование. Результаты показали, что при применении транзистора с длиной канала 0,8 мкм отклонение тока составляет 1% (рис. 16). Принимая это отклонение как величину, характеризующую системную ошибку, а также учитывая полученные ранее данные об отклонениях, значения показателя стабильности предлагаемого источника тока будут равны 96,7% и 97,7% в процессе согласования и после его завершения соответственно (табл. 4).

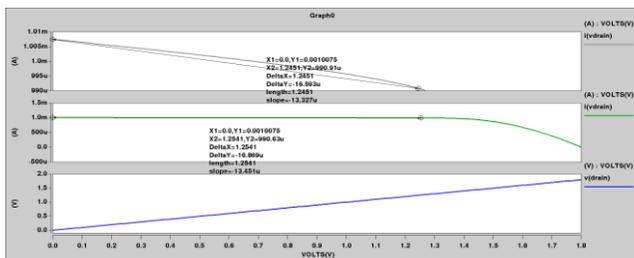


Рис.16. Результаты моделирования эффекта модуляции канала в транзисторе с длиной канала 0,8 мкм для технологического процесса SAED14nm FinFet

Таблица 4

Результаты разработки источника тока классическим и предлагаемым способами

Наименование параметра	С использованием классического метода	С использованием предлагаемой схемы
Значение стабильности опорного тока	75%	97,7%
Стабильность тока, протекающего через транзисторы	74%	96,7%
Площадь, занимаемая дополнительной схемой в ИС	0	$2,6 \cdot 10^{-9} \text{ м}^2$

В третьей главе представлено разработанное ПС PowerIC, предназначенное для реализации предложенных методов, схемотехнических решений и для повышения их производительности. Система делает процесс проектирования ИС более простым и менее трудоемким. ПС состоит из четырех подсистем (рис.17). Описание подсистем приведено ниже. Она функционирует в операционную систему Windows.

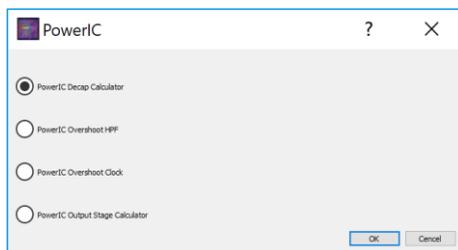


Рис.17. Окно выбора программных подсистем Power IC

Осуществление расчета емкости развязывающих конденсаторов с применением ПС PowerIC посредством подсистемы Decap Calculator. В окне выбора подсистемы выбирается подсистема PowerIC Decap Calculator, после чего открывается окно ввода данных. Затем со стороны проектировщика выполняется ввод данных. После нажатия кнопки Run программой рассчитываются и отображаются следующие данные (рис.18):

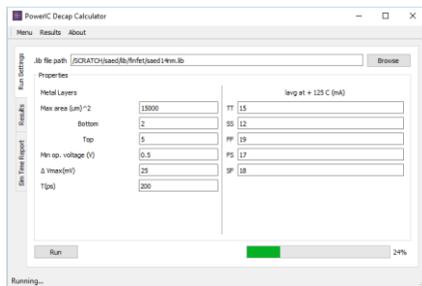


Рис.18. Окно ввода данных подсистемы PowerIC Decap

1. Необходимое значение емкости развязывающего конденсатора.
2. Значение емкости, получаемой в случае применения на заданной площади только МОП конденсатора.
3. Значение емкости, получаемой в случае совместного применения конденсаторов МОП и МОМ на заданной площади.
4. Необходимая площадь, занимаемая конденсатором на интегральной схеме, для получения требуемого значения емкости.

Расчет емкости развязывающих конденсаторов с применением подсистемы Overshoot HPF IC PowerIC. Из окна выбора подсистем выбирается PowerIC Overshoot HPF. Для расчета фиктивной нагрузки с применением подсистемы Overshoot HPF IC PowerIC открывается окно ввода данных (рис.19).

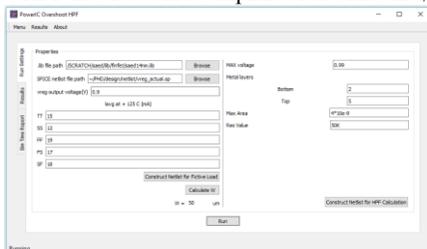


Рис.19. Окно ввода данных подсистемы PowerIC Overshoot HPF

После ввода данных и нажатия кнопки Run программой рассчитываются и отображаются следующие данные:

1. Значение ширины канала МОП транзистора, служащего искусственной нагрузкой.
2. Количество металлических слоев в заданной площади, необходимое для обеспечения требуемой емкости конденсатора, использованного в ФВЧ.
3. Максимальное значение выходного напряжения стабилизатора в случае применения фиктивной нагрузки с заданным значением площади, занимаемой в ИС.
4. Требуемое значение площади интегральной схемы, при котором внедрение спроектированной схемы фиктивной нагрузки обеспечит выходное напряжение стабилизатора, не превышающее максимально допустимое.

Осуществление расчета фиктивной нагрузки с применением подсистемы Overshoot Clock ПС PowerIC. Из окна выбора подсистем выбирается PowerIC Overshoot Clock. Для расчета фиктивной нагрузки с применением подсистемы Overshoot Clock_ПС PowerIC открывается окно ввода данных (рис.20). После ввода данных и нажатия кнопки Run программой рассчитываются и отображаются следующие данные:

1. Количество требуемых ветвей фиктивной нагрузки с цифровым управлением.
2. Требуемое значение сопротивления каждой ветви.
3. Максимальное значение выходного напряжения стабилизатора при подключении рассчитанной фиктивной нагрузки.

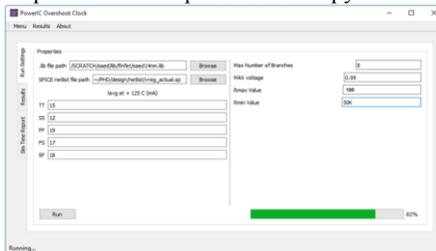


Рис.20. Окно ввода данных подсистемы Power IC Overshoot Clock

Расчет параметров выходного каскада источника тока с применением подсистемы Output Stage Calculator ПС PowerIC. Для расчета параметров выходного каскада источника тока с применением подсистемы Output Stage Calculator ПО Power IC в соответствующие поля окна ввода вводится ряд параметров (рис.21).

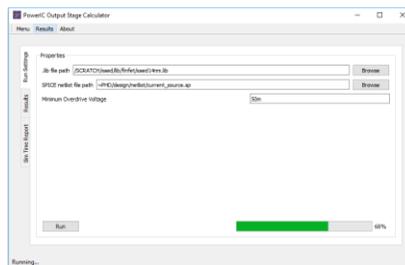


Рис.21. Окно ввода данных подсистемы Power IC Power IC Output Stage Calculator

После ввода данных и нажатия кнопки Run программой рассчитываются и отображаются следующие данные:

1. Длина и ширина канала транзистора, служащего в качестве источника опорного тока.
2. Максимальное отклонение значения тока, возникающее вследствие эффекта модуляции канала.
3. Минимально полученное значение напряжения исток-сток транзисторов, использованных в схеме "зеркало тока".

ОСНОВНЫЕ ВЫВОДЫ ПО ДИССЕРТАЦИОННОЙ РАБОТЕ

1. Предложены принципы повышения стабильности источников напряжения тока в интегральных схемах, проектируемых по технологическим нормам 14 нм и ниже [1-8].
2. Создан способ формирования внутренних развязывающих конденсаторов интегральных схем, согласно которому путем сочетания структур обычных МОП и металлических МОМ конденсаторов существенно улучшаются их основные параметры: примерно в 1,5 раза уменьшается занимаемая на полупроводниковом кристалле площадь, влияние технологического разброса, колебаний температуры окружающей среды и напряжения питания [2].
3. Разработан метод снижения перенапряжений, возникающих в результате отключения нагрузки в аналоговых интегральных стабилизаторах напряжения. Благодаря применению МОП транзистора в качестве фиктивной нагрузки, перенапряжение уменьшается в 7 раз при росте площади, занимаемой на полупроводниковом кристалле, всего на $3 \cdot 10^{-9} \text{ м}^2$ [4].
4. Предложен метод снижения перенапряжений, возникающих в стабилизаторах напряжения аналого-цифровых интегральных схем, согласно которому путем применения нагрузки с цифровым управлением значение перенапряжения уменьшается с 200 мВ до 28 мВ при незначительном росте занимаемой на полупроводниковом кристалле площади - $0,8 \cdot 10^{-9} \text{ м}^2$ [5].
5. Разработана схема источника тока, в которой благодаря совместного использования внешнего прецизионного резистора и источника опорного напряжения стабильность тока узлов приемопередатчика увеличивается, как минимум, на 20% при росте площади, занимаемой на полупроводниковом кристалле, всего на $2,6 \cdot 10^{-9} \text{ м}^2$ [3, 6, 8].
6. Принципы, способы, методы и схемотехнические решения, предложенные в диссертации, были реализованы в программном инструментарии PowerIC, предназначенном для повышения стабильности источников напряжения и тока в интегральных схемах. ПС PowerIC внедрено в ЗАО "СИНОПСИС АРМЕНИЯ" и используется при проектировании аналоговых и аналого-цифровых интегральных схем с целью повышения их статической и динамической стабильности. Тестирование программы при проектировании узлов ввода-вывода интегральных схем показало ее высокую эффективность: площадь, занимаемая развязывающими конденсаторами на полупроводниковом кристалле уменьшилась в 1,5 раза. В то же время перенапряжения, обусловленные отключением нагрузки в стабилизаторах напряжения, были уменьшены до 8 раз, точность источников тока увеличилась более чем на 20% при росте площади, занимаемой на полупроводниковом кристалле, всего на $3,5 \dots 5 \cdot 10^{-9} \text{ м}^2$.

Основные результаты диссертации опубликованы в следующих работах:

1. Մխիթարյան Ա. Հատուկ նշանակությամբ ինտեգրալ սխեմաներում կապագերծող կոնդենսատորների միջոցով սնման դողերի աղմուկների ճնշման եղանակ //Հայաստանի ազգային պոլիտեխնիկական համալսարանի Լրաբեր. Գիտական հոդվածների ժողովածու. Մաս 1. - Երևան, 2018. - էջ 191 – 197:
2. The Single Event Upset Forecasting in Digital and Analog Integrated Circuits in SAED 14nm FinFet Technology /V. Melikyan, A. Petrosyan, A. Mkhitarian, et al //MES 2018 All-Russia Science & Technology Conference. - Moscow, Russia, 2018. - P. 76-81.
3. Low Power, Low Offset, Area Efficient Comparator Design in Nanoscale CMOS Technology /V. Melikyan, A. Mkhitarian, A. Hayrapetyan, et al //2018 IEEE East-West Design & Test Symposium (EWDTS). - Kazan, Russia, 2018. - P. 75-79.
4. High Overshoot Correction Method in Voltage Regulators /V. Melikyan, A. Mkhitarian, A. Hayrapetyan, et al //2018 IEEE 38th International Conference on Electronics and Nanotechnology (ELNANO). - Kyiv, Ukraine, 2018. - P. 130-133.
5. The Overshoot Reducing Method in Voltage Regulators in SAED 14nm FinFet Technology /V. Melikyan, A. Mkhitarian, G. Petrosyan, et al //2019 IEEE 39th International Conference on Electronics and Nanotechnology (ELNANO). - Kyiv, Ukraine, 2019. - P. 106-109.
6. Մխիթարյան Ա. Կոմպլեմենտար մետաղ-օքսիդ-կիսահաղորդիչ ինտեգրալ սխեմաների ընդունիչ-հաղորդիչ հանգույցներում հոսանքի աղբյուրների կայունության բարձրացման մեթոդ //Հայաստանի գիտությունների ազգային ակադեմիայի և Հայաստանի ազգային պոլիտեխնիկական համալսարանի տեղեկագիր: - Տեխնիկական գիտություններ, 71 (2): - Երևան, 2018: - էջ 171-180:
7. SDF Report Generation Methodology for Digital Delay Lines without Simulations / V. Melikyan, Z. Avetisyan, A. Hovsepian, A. Mkhitarian, et al //MES 2018 All-Russia Science & Technology Conference. - Moscow, Russia, 2018. - P. 63-68.
8. Transmitter Output Impedance Calibration Method / V. Melikyan, B. Baghramyan, A. Mkhitarian, et al //2018 IEEE East-West Design & Test Symposium (EWDTS). - Kazan, Russia, 2018. - P. 51-58.

ԱՄՓՈՓԱԳԻՐ

Ինտեգրալ սխեմաները (ԻՄ) լայն կիրառում են գտել տարբեր նշանակության համակարգերում՝ համակարգչային, դյուրակիր, ռազմական տեխնիկայում, տիեզերական կայաններում և այլն: Միաժամանակ առաջացել են էներգասպառման նվազեցման հետ կապված խնդիրներ՝ հաշվի առնելով դյուրակիր սարքերում դրանց լայն կիրառությունը: Կիսահաղորդչային տեխնոլոգիաների արդիականացման և դրա հետևանքով ԻՄ-երի մասշտաբավորման արդյունքում ներկայումս արտադրվող ԻՄ-երում տրանզիստորների չափերը հասել են ընդհուպ մինչև 7նմ-ի: Մի կողմից փոքր ֆիզիկական չափերը՝ արդյունքում նաև մետաղ-օքսիդ-կիսահաղորդչային (ՄՕԿ) տրանզիստորների փականի օքսիդի հաստության նվազեցումը, մյուս կողմից՝ էներգասպառման նվազեցմանը ներկայացված տեխնիկական պահանջները, հիմք են հանդիսացել սնուցման լարման փոքրացման՝ հասցնելով մինչև մի քանի հարյուր միլիվոլտի: Այս ամենի արդյունքում գրանցված հաջողություններին զուգահեռ առաջ են եկել նաև այնպիսի բացասական երևույթներ, ինչպիսիք են կիրառված ցածր լարումների հետևանքով կապագերծող կենդենսատորների՝ միավոր մակերեսում ունակության նվազումը, ԻՄ-երի անխափան աշխատանքի վրա սնման դողերում եղած աղմուկների ազդեցության բարձրացումը, տրանզիստորների ծակման լարումների փոքրացումը և այլն: Միաժամանակ տեխնոլոգիական անկատարության, մասշտաբավորման հետևանքով տրանզիստորի հոսքուղու մոդուլացիայի երևույթի ազդեցության աճի հետևանքով նվազել է ներբյուրեղային հոսանքի աղբյուրների կայունությունը:

ԻՄ-երի նախագծմամբ զբաղվող առաջատար ընկերությունները վերջին տարիներին իրականացրել են մի շարք մշակումներ, որոնք նպատակաուղղված են եղել ԻՄ-երի կայունության բարձրացմանը՝ ի հաշիվ սնման դողերում աղմուկների նվազեցմանը, և որպես արդյունք՝ լարման աղբյուրների կայունության բարձրացման աճին: Մշակվել են տեխնոլոգիական զարգացումներին համապատասխան նոր մեթոդներ, որոնք նպաստում են ներբյուրեղային հոսանքի աղբյուրների ավելի բարձր կայունության ապահովմանը: Վերջիններս էականորեն բարձրացրել են լարման և հոսանքի աղբյուրների կայունությունը, սակայն դեռևս կան խնդիրներ, որոնց լուծման համար պահանջվում են նոր մոտեցումներ:

Ատենախոսությունը նվիրված է ժամանակակից ԻՄ-երում կիրառվող հոսանքի և լարման աղբյուրների կայունության բարձրացման արդի հիմնահարցերի լուծմանը:

Առաջարկվել են ԻՄ-երի լարման և հոսանքի աղբյուրների կայունության բարձրացման սկզբունքներ, որոնք թույլ են տալիս բավարարել ժամանակակից

14 նանոմետրանոց և ավելի փոքր չափերի տեխնոլոգիական գործընթացներով նախագծված սխեմաներին առաջադրվող պահանջներին:

Մշակվել է ԻՍ-երի կապագերծող կոնդենսատորների ձևավորման եղանակ, որում ավանդական ՄՕԿ և մետաղական շերտերով ՄՕՄ կառուցվածքների համատեղման շնորհիվ էապես բարելավվել են դրանց հիմնական պարամետրերը՝ մոտ 1,5 անգամ փոքրացել է կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսը, և միաժամանակ նվազել է ունակության արժեքի կախվածությունը տեխնոլոգիական գործընթացից, շրջակա միջավայրի ջերմաստիճանի և սնման լարման տատանումներից:

Ստեղծվել է անալոգային ինտեգրալային լարման կայունարարներում բեռի անջատման հետևանքով առաջացող գերլարումների նվազեցման մեթոդ, որում որպես արհեստական բեռ՝ ՄՕԿ տրանզիստորի ընդգրկման շնորհիվ ապահովվել է անկայունությունը բնութագրող այդ պարամետրի՝ մինչև 7 անգամ նվազեցում՝ կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի՝ $3 \cdot 10^{-9} \text{ մ}^2$ -ն չգերազանցող արժեքով մեծացման հաշվին:

Առաջարկվել է խառը ազդանշանային ինտեգրալային համակարգերում օգտագործվող լարման կայունարարներում լարման թռիչքների փոքրացման մեթոդ, որում թվային ղեկավարմամբ բեռի կիրառման շնորհիվ հաջողվել է դրա արժեքը 200 մՎ-ից հասցնել 28 մՎ-ի՝ կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի չնչին՝ $0,8 \cdot 10^{-9} \text{ մ}^2$ -ն չգերազանցող մեծացման հաշվին:

Մշակվել է ԻՍ-երում կիրառվող հոսանքի աղբյուրի սխեմա, որում արտաքին ճշգրիտ ռեգիստորի և հենակային լարման աղբյուրի համատեղ կիրառմամբ ընդունիչ-հաղորդիչ հանգույցների հոսանքի արժեքի կայունությունը մեծացել է առնվազն 20%-ով՝ կիսահաղորդչային բյուրեղի մակերեսի ընդամենը $2,6 \cdot 10^{-9} \text{ մ}^2$ -ով մեծացման հաշվին:

Ատենախոսության մեջ առաջարկված եղանակները, մեթոդները և սխեմատեխնիկական լուծումները իրագործվել են ԻՍ-երի լարման և հոսանքի աղբյուրների կայունության բարձրացման մշակված PowerIC ծրագրային միջոցում: Այն ներդրված է «ՄԻՆՈՓՄԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ-ում և օգտագործվում է անալոգային և խառը ազդանշանային ԻՍ-երի նախագծման ժամանակ, դրանց ստատիկ և դինամիկ պարամետրերի կայունության բարձրացման նպատակով: Ծրագրային միջոցի փորձարկումը ԻՍ-երի մի շարք հատուկ մուտք-եքի հանգույցներում ցույց է տվել վերջինիս բարձր արդյունավետությունը՝ մոտ 1,5 անգամ փոքրացել է կիսահաղորդչային բյուրեղի վրա կապագերծող կոնդենսատորների զբաղեցրած մակերեսը, լարման կայունարարներում բեռի անջատմամբ պայմանավորված գերլարումները նվազել են մինչև 8 անգամ, հոսանքի աղբյուրների ճշտությունը բարձրացել է ավելի, քան 20%-ով՝ կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի ընդամենը $3,5 \div 5 \cdot 10^{-9} \text{ մ}^2$ -ով մեծացման պարագայում:

ARTUR KHACHIK MKHITARYAN

DEVELOPMENT OF MEANS OF STABILITY INCREASE OF VOLTAGE AND CURRENT SOURCES IN INTEGRATED CIRCUITS

SUMMARY

Integrated Circuits (IC) are widely used in various systems, such as computers, portable devices, military and aerospace stations etc. At the same time, the problems with reduction of energy consumption occurred, taking into account their wide use in portable devices. As a result of modernization of semiconductor technologies as well as scaling of ICs, dimensions of transistors in currently produced ICs are reached up to 7 nm. On the one hand, smaller physical dimensions, as well as the decrease of thickness of oxide of metal-oxide-semiconductor (MOS) transistor and on the other hand, technical requirements for energy consumption reduction have caused a lower supply voltage values up to several hundred millivolts. In parallel of achieved successful results, negative effects have also been encountered, such as reduction of the capacitance on the unit area, increase of the influence of power supply noises on reliability of ICs, decrease of the breakdown voltage of transistors etc. At the same time, variation of the technology, as well as increase of influence of the channel length modulation effect as a result of the scaling, caused decrease of the stability of on-die current sources.

Taking into account issues mentioned above, leading IC design companies have been implemented several actions that have been targeted to increase of the stability of ICs based on reduction of the noises on power stripes and resulting in increase of stability of the voltage sources. New techniques that are relevant to the technological development have been developed, to provide a higher degree of stability of on-die current sources. The latter has essentially raised the stability of voltage and current sources, but there are still problems that require new approaches.

The dissertation is devoted to solutions of current problems of increasing stability of the current sources and voltage sources inside ICs.

In the framework of this work, principles of increasing the stability of voltage and current sources in ICs have been proposed to meet the requirements for contemporary 14 nanometers and smaller technological processes.

A method of forming decoupling capacitors of ICs have been developed, in which the combination of conventional MOS capacitors and MOM capacitors, which are based on the metal layers, has significantly improved their main parameters: the occupied area in semiconductor decreased by 1,5 times, meanwhile dependency of the capacitance on fluctuations of surrounding ambient temperature and the supply voltage value was decreased.

There is also a method of reducing the voltage overshoots, which describes stability of the voltage regulator and occurs due to the switching-off process of load in the analog integrated voltage regulators, has been developed, where the use of MOS transistor as a fictive load ensured the decrease of this parameter by 7 times, at the expense of increasing the occupied area on the semiconductor surface by less than $3 \cdot 10^{-9} m^2$ value.

Meanwhile, it is proposed overshoot reduction method in voltage regulators in mixed-signal integrated systems, in which based on the use of digitally-controlled load it

was ensured decrease of its value from $200mV$ to $28mV$, at the expense of increasing occupied area on the semiconductor surface by less than $0,8*10^{-9}m^2$ value.

Then current source circuit used in ICs were developed, whereby using the combination of an external precision resistor and a reference voltage source, stability of the current sources in transceiver systems have been increased at least by 20%, at expense of increasing occupied area on the semiconductor surface by just $2,6*10^{-9}m^2$ value.

The methods, options, and schematic solutions offered in the dissertation have been implemented in PowerIC software developed to enhance stability of voltage sources and current sources of the ICs. It is applied in SYNOPSIS ARMENIA CISC and is used for designing analog and mixed signals ICs in order to improve their static and dynamic characteristics. Testing of the software in a number of special input-output units of ICs have been demonstrated its high efficiency: area occupied by the decoupling capacitors have been decreased by 1,5 times, overshoot caused by the switching-off process of the load in voltage regulators have been decreased by 8 times, accuracy of the current sources have increased by more than 20%, at expense of increasing the occupied area on semiconductor surface by just $3,5\div 5*10^{-9}m^2$.

