

ՀԱՅԱՍՏԱՆԻ ՀԱՆՐԱՊԵՏՈՒԹՅԱՆ ԿՐԹՈՒԹՅԱՆ ԵՎ ԳԻՏՈՒԹՅԱՆ  
ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ

ՀԱՅԱՍՏԱՆԻ ԱԶԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱԿԱՆ ՀԱՄԱԼՍԱՐԱՆ

## **Հայրապետյան Անդրանիկ Կամոյի**

**ՄՈՒՏՔ/ԵԼՔ ՀԱՆԳՈՒՅՑՆԵՐՈՒՄ ԱՂՄԿԱԿԱՅՈՒՆՈՒԹՅԱՆ  
ԲԱՐՁՐԱՑՄԱՆ ՄԻՋՈՑՆԵՐԻ ՄՇԱԿՈՒՄԸ**

Ե.27.01 «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա» մասնագիտությամբ  
տեխնիկական գիտությունների թեկնածուի գիտական աստիճանի  
հայցման ատենախոսության

**ՄԵՂՍԱԳԻՐ**

Երևան 2019

---

---

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РЕСПУБЛИКИ АРМЕНИЯ

НАЦИОНАЛЬНЫЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ АРМЕНИИ

**Այրապետյան Աндраник Камоевич**

**РАЗРАБОТКА СРЕДСТВ ПОВЫШЕНИЯ ПОМЕХОУСТОЙЧИВОСТИ В  
УЗЛАХ ВВОДА/ВЫВОДА**

**АВТОРЕФЕРАТ**

диссертации на соискание ученой степени кандидата  
технических наук по специальности 05.27.01-  
“Электроника, микро- и нанoeлектроника”

Ереван 2019

Ատենախոսության թեման հաստատվել է Երևանի պետական համալսարանում:

Գիտական ղեկավար՝ տ.գ.դ. Վ.Շ. Մելիքյան

Պաշտոնական ընդդիմախոսներ՝ տ.գ.դ. Մ.Մ. Խուրավերդյան  
տ.գ.դ. Մ.Վ. Մարկոսյան

Առաջատար կազմակերպություն՝ ՀՀ ԳԱԱ Ռադիոֆիզիկայի և  
Էլեկտրոնիկայի ինստիտուտ

Ատենախոսության պաշտպանությունը տեղի կունենա 2019թ. հունիսի 4-ին, ժամը 14<sup>00</sup>-ին, ՀԱՊՀ-ում գործող «Ռադիոտեխնիկայի և էլեկտրոնիկայի» 046 Մասնագիտական խորհրդի նիստում (հասցեն՝ 0009, Երևան, Տերյան փ., 105, 17 մասնաշենք):

Ատենախոսությանը կարելի է ծանոթանալ ՀԱՊՀ-ի գրադարանում:

Սեղմագիրն առաքված 2019թ. ապրիլի 23-ին:

046 Մասնագիտական խորհրդի  
գիտական քարտուղար, տ.գ.թ.



Մ.Յ. Այվազյան

---

Тема диссертации утверждена в Ереванском государственном университете

Научный руководитель: д.т.н. В.Ш. Меликян

Официальные оппоненты: д.т.н. С.Х. Худавердян  
д.т.н. М.В. Маркосян

Ведущая организация: Институт радиопизики и электроники  
НАН РА

Защита диссертации состоится 4-го июня 2019 г. в 14<sup>00</sup> ч. на заседании Специализированного совета 046 — "Радиотехники и электроники", действующего при Национальном политехническом университете Армении (НПУА), по адресу: 0009, г. Ереван, ул. Теряна, 105, корпус 17.

С диссертацией можно ознакомиться в библиотеке НПУА.

Автореферат разослан 23 апреля 2019 г.

Ученый секретарь  
Специализированного совета 046,  
к.т.н.



Մ.Շ. Այվազյան

## ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

**Актуальность темы.** В связи с развитием современных технологий в области производства интегральных схем (ИС) канал металл-оксид-полупроводниковых (МОП) транзисторов подвергается масштабированию, что позволяет проектировать ИС с большими функциональными возможностями, без увеличения размеров полупроводникового кристалла (ПШК). При этом возможности устройств расширяются без увеличения себестоимости, а затраты на производство устройств с прежними функциями уменьшаются. Кроме того, масштабирование транзисторов позволяет увеличить быстродействие узлов. Это способствует повышению частоты сигнала, передаваемого посредством узлов ввода/вывода (В/В), и увеличению объема данных.

Однако наряду с вышеперечисленными преимуществами, масштабирование транзисторов вызывает ряд проблем, которые усложняют процесс проектирования ИС. Это обусловлено рядом обстоятельств. При масштабировании канала влияние многих явлений на параметры узлов увеличивается. В итоге моделирование ранее несущественных явлений становится особенно важным. Одним из таких явлений является старение, увеличение влияния которого обусловлено тем, что напряжение питания узлов уменьшается непропорционально масштабированию транзисторов. Другая сложность заключается в увеличении уровня интегрирования ИС при масштабировании, что приводит к усложнению построения качественных сетей питания.

Вышеперечисленные проблемы способствуют повышению уровня помех в узлах В/В и имеют негативное влияние на их помехоустойчивость, в результате чего уменьшается отношение сигнал/шум (ОСШ). В частности, усложнение разработки качественных сетей питания в результате возрастания сопротивления от вывода транзистора к питанию приводит к увеличению падения напряжения на них.

С одной сети питаются элементы с различными рабочими частотами. Переключаясь в разные времена, они употребляют некоторое количество тока. В результате в сетях питания возникают падения напряжений, которые являются помехами для узлов, питающихся от них. Вследствие увеличения скорости передачи данных рабочие частоты узлов также повышаются, что приводит к возрастанию уровня помех сетей питания. Последние имеют большое влияние на характеристики сигнала, передаваемого в узлах В/В, вызывая, в частности, фазовые дрожания, уменьшение горизонтального и вертикального раскрытия глазковой диаграммы. В результате усложняется процесс передачи и приема данных без искажений. Возможны даже потеря данных или неправильное их чтение. По этой причине моделирование помех сетей питания и обработка методов понижения их влияния имеют важное значение. Задача становится более существенной с учётом строгих требований, определенных современными стандартами передачи данных.

В результате старения транзисторов ухудшается качество узлов В/В. Как следствие, в передаваемом сигнале возникают искажения, в частности, отклонение коэффициента заполнения, что приводит к увеличению фазовых дрожаний. В результате передаваемый сигнал становится более чувствительным к помехам. Требования к годности современных узлов В/В устанавливают срок в 10 лет, что

становится более существенным, учитывая тенденции роста их применения в автоиндустрии. Поэтому вопросы моделирования старения узлов В/В и обработки методов компенсации его влияния весьма актуальны.

Ведущие организации и исследовательские группы продолжают заниматься работами в этой сфере и разработкой решений существующих проблем. Однако вследствие увеличения скоростей передачи данных, масштабирования технологий и возрастающих тенденций использования узлов В/В интегральных схем в автомобильной промышленности разработанные решения не соответствуют повышенным требованиям. По этой причине разработка новых методов и решений в этом направлении сохраняет большую актуальность.

Диссертация посвящена исследованиям средств и разработке мер повышения помехоустойчивости узлов В/В.

**Объект исследования.** Зависимость характеристик передаваемого сигнала от помех. Деградация параметров и ухудшение помехоустойчивости узлов В/В с течением времени. Методы и пути понижения воздействий помех и повышения помехоустойчивости узлов В/В.

**Цель работы.** Разработка эффективных средств и методов, понижающих воздействие помех и повышающих помехоустойчивость узлов В/В.

**Методы исследования.** В ходе исследования промоделированы помехи в сетях питания и старение транзисторов для оценки их воздействия на узлы В/В, использованы методы и принципы проектирования ИС, основные положения теории электрических цепей и полупроводниковых схем.

#### **Научная новизна:**

- Предложен метод повышения помехоустойчивости регуляторов напряжения используемых в узлах В/В, который посредством регулирования размера выходного транзистора, позволяет повысить коэффициент подавления нестабильности питания на 80% за счёт увеличения площади всего на 24%.
- Разработан метод повышения помехоустойчивости передатчика узлов В/В, который позволяет посредством увеличения напряжения питания и регулирования тока уменьшить фазовые дрожания, вызванные помехами сетей питания, приблизительно в три раза, не изменяя амплитуду выходного сигнала, за счёт увеличения потребляемой энергии на 58% и занимаемой площади на 34%.
- Предложен метод уменьшения эффекта старения на узле усиления сигналов в схемах В/В, который позволяет посредством изменения входного сигнала в режиме ожидания увеличить запас фазовых дрожаний и помехоустойчивость на 31% за счет увеличения занимаемой площади всего на 26%.

**Практическая ценность работы.** Разработанные методы и схемотехнические решения были реализованы в программно-инструментальном средстве “IO Noise Immunity”, что способствовало увеличению помехоустойчивости узлов В/В ИС. Данное средство было внедрено в ЗАО “Синописис Армения” и используется для оценки и улучшения помехоустойчивости узлов В/В. Эксперименты показали, что программно-инструментальное средство “IO Noise Immunity” позволяет в 7...12 раз сократить время схемотехнического проектирования, способствуя понижению

фазовых дрожаний, вызванных помехами в сетях питания, приблизительно в три раза и компенсации падения помехоустойчивости за счёт увеличения энергопотребления и занимаемой площади передатчика соответственно на 58% и 38%.

**На защиту выносятся следующие научные положения:**

- метод повышения помехоустойчивости регуляторов напряжения, используемых в узлах В/В, посредством саморегулирования размера выходного транзистора;
- метод повышения помехоустойчивости передатчика узлов В/В посредством повышения напряжения питания и самокалибровки амплитуды выходного сигнала;
- способ уменьшения эффекта старения на узле усиления сигналов в схемах В/В путём изменения входного сигнала в режиме ожидания;
- программно-инструментальное средство “IO Noise Immunity” для увеличения помехоустойчивости узлов В/В.

**Достоверность научных положений.** Научные результаты подтверждены математическими, теоретическими обоснованиями, представленными в диссертации, и реализацией моделирования высокой точности.

**Внедрение.** Программно-инструментальное средство “IO Noise Immunity” внедрено в ЗАО “Синописис Армения” и используется для оценки и повышения помехоустойчивости при проектировании узлов В/В.

**Публикации.** Основные положения диссертации представлены в девяти научных работах, список которых приведен в конце автореферата.

**Структура и объем работы.** Диссертация состоит из введения, трех глав, основных выводов, списка литературы, включающего 94 наименования, и 4 приложений. В первом приложении представлен акт внедрения, во втором - отрывок QT описания программно-инструментального средства, в третьем - отрывок описания схемы передатчика, в четвертом - список рисунков, таблиц и сокращений. Основной объем диссертации составляет 112 страниц, а вместе с приложениями - 134 страницы. Диссертация написана на армянском языке.

## **ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ**

**Во введении** обоснована актуальность темы диссертации, сформулированы цель и основные задачи исследования, представлены разработанные методы, научная новизна, практическое значение и основные научные положения, выносимые на защиту.

**В первой главе** представлены структура и основные параметры узлов В/В, а также требования современных стандартов передачи данных, предъявляемые, в частности, к временным и частотным параметрам.

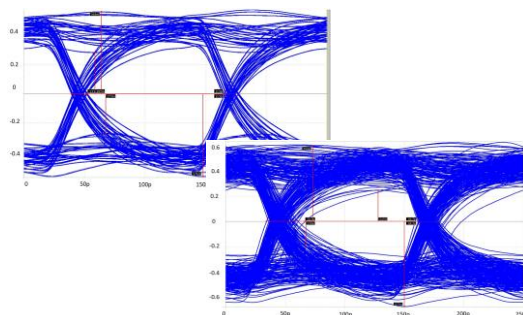
В современных ИС плотность элементов постепенно увеличивается, что приводит к усложнению реализации сетей питания. В связи с этим конечное сопротивление с вывода питания ИС до истоков транзисторов возрастает, и увеличивается падение напряжения. Так как множество элементов, работающих на разных частотах и переключающихся в разное время, снабжаются с одного и того

же источника питания, в зависимости от значения токов возникают падения напряжения питания разной амплитуды и частоты:

$$V_{\text{пад}} = I * R + L \frac{dI}{dt}, \quad (1)$$

где  $V_{\text{пад}}$  - величина падения напряжения питания;  $I$  - текущий ток в сетях питания;  $R$  – сопротивление и  $L$  - индуктивность сетей питания.

Указанные падения напряжения являются помехами для узлов, подключенных к сетям питания. В высокочастотных узлах В/В исследование этих помех имеет важное значение, поскольку они могут привести к серьезным отклонениям параметров или даже функциональным сбоям. Помехи были смоделированы с помощью синусоидальных сигналов разных частот и фазов. Результаты исследований показывают, что при помехах с максимальной амплитудой в 50 мВ величина фазовых дрожаний в выходном сигнале передатчика возрастает с 13,2 до 32,5 пс (рис. 1).



*Рис. 1. Глазковая диаграмма выходного сигнала передатчика при отсутствии помех и с помехами с максимальной амплитудой в 50 мВ*

Увеличение фазовых дрожаний в передаваемом сигнале усложняет задачу приемника при чтении и восстановлении данных. К увеличению фазовых дрожаний могут привести отклонения параметров передатчика в результате старения. Старение в ИС обусловлено нестабильностью температуры смещения (НТС) и инжекцией горячих носителей (ИГН). Выделяются два типа НТС: положительная (ПНТС) и отрицательная (ОНТС). ПНТС влияет на n-МОП, а ОНТС - на p-МОП транзисторы. Как правило, воздействие ОНТС больше, чем воздействие ПНТС. Инжекция горячих носителей в большей мере влияет на n-МОП транзисторы, но p-МОП транзисторы тоже подвергаются воздействию ИГН.

Все перечисленные явления приводят к увеличению порогового напряжения транзистора. Изменение порогового значения можно моделировать путём добавления дополнительной ёмкости между каналом и оксидом транзистора. Количество накопленного заряда возрастает по мере воздействия НТС и ИГН. Накопленный заряд от воздействия НТС имеет восстанавливающую часть:

$$Q_{\text{ст}}(t) = Q_{\text{ИГН}}(t) + Q_{\text{НТС}}(t) - Q_{\text{НТС,вс}}(t), \quad (2)$$

где  $Q_{ст}(t)$  - общая величина накопленного заряда;  $Q_{ИГН}(t)$  и  $Q_{НТС}(t)$  - величины накопленного заряда соответственно в результате ИГН и НТС;  $Q_{НТС,вс}(t)$  - восстанавливающаяся часть накопленного заряда в результате НТС.

Вышеуказанные значения определяются на основе модели транзистора, а изменение порогового напряжения рассчитывается следующим образом:

$$\Delta V_{пр}(t) = \frac{Q_{ст}(t)}{C_{ст}}, \quad (3)$$

где  $\Delta V_{пр}(t)$  – величина изменения порогового напряжения;  $C_{ст}$  – величина добавленной ёмкости.

В результате повышения порогового напряжения задержка распространения сигнала увеличивается. В случае неравномерного изменения задержки распространения сигнала при переключении 1-0 и 0-1 коэффициент заполнения отклоняется от номинального значения на 50%. Наихудшим случаем с этой точки зрения является старение транзисторов в статическом состоянии, так как только часть транзисторов деградирует от старения, поскольку другие находятся в закрытом состоянии и имеют нулевые напряжения затвор-исток.

До отправления сигналов принято усиливать их с помощью буферов, так как выходной каскад должен быть достаточно большим (рис. 2). Это обусловлено тем, что у выхода передатчика есть большие ёмкости, которые образуются от канала передачи данных, выводов ИС и т.д.

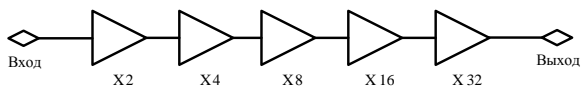


Рис. 2. Буферы для усиления передаваемых сигналов

Отклонение коэффициента заполнения возрастает в соответствии с количеством буферов. Это происходит из-за того, что все буферы отклоняют коэффициент заполнения в одну сторону в результате увеличения задержки распространения.

Исследования показывают, что при старении в течение десяти лет в узле усиления сигнала с пятью буферами коэффициент заполнения отклоняется на  $\pm 2,5\%$  от изначальной величины (рис. 3).

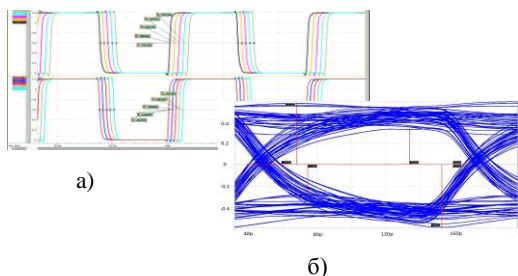


Рис. 3. а - выходные сигналы буферов до и после старения; б - глазковая диаграмма выходного сигнала передатчика после старения

До старения коэффициент заполнения имел практически одинаковую величину у выхода каждого буфера. При хорошем налаживании он должен составлять 50% с допустимой погрешностью  $\pm 1\%$ .

На рис. 3а представлены выходные сигналы буферов, где нижние сигналы являются результатами до старения, а верхние - после старения. Коэффициент заполнения изменился с 49,9% до 47,5%. Отклонение коэффициента заполнения вновь вызывает фазовые дрожания в выходном сигнале передатчика (рис. 3б), что, в свою очередь, влияет на помехоустойчивость узлов В/В. В результате старения фазовые дрожания выходного сигнала передатчика увеличились от 13,2 до 19,5 пс.

**Во второй главе** представлены разработанные методы и решения проблем, описанных в первой главе.

**Метод повышения помехоустойчивости регуляторов напряжения.** В отличие от существующих схем, предлагаемый регулятор напряжения в случае изменения тока нагрузки регулируется не только отрицательной обратной связью, но и соединением или отсоединением дополнительных параллельно соединенных транзисторов (рис. 4), что позволяет улучшить коэффициент подавления нестабильности питания (КПНП) при понижении тока нагрузки. В результате при среднем токе нагрузки 10 мА с р-МОП выходным транзистором КПНП регулятора напряжения улучшился с 22,8 до 27,9 дБ, с п-МОП выходным транзистором - с 25,1 до 30,2 дБ (рис. 5). Это значит, что подавление помех улучшилось на  $\sim 80\%$  за счёт увеличения площади схемы регулятора напряжения всего на 24%, что значительно меньше по сравнению с площадью конденсаторов, которые добавляются для улучшения КПНП.

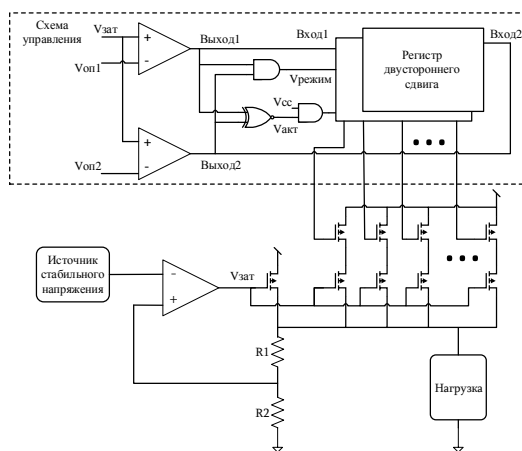


Рис. 4. Схема предложенного регулятора напряжения

Размер выходного транзистора выбирается в соответствии с током нагрузки. При уменьшении тока нагрузки схема управления отключает дополнительные



параллельные транзисторы, тем самым понижая ёмкостные связи между сетями питания и выходом регулятора напряжения, что приводит к повышению КПНП и помехоустойчивости системы:

$$\text{КПНП} = A_{oc} / A_{п}, \quad (4)$$

где  $A_{oc}$  - коэффициент усиления отрицательной обратной связи, а  $A_{п}$  - коэффициент усиления от сетей питания к выходу регулятора напряжения.

На основе (4) можно сказать, что понижение ёмкостных связей между сетями питания и выходом регулятора напряжения способствует уменьшению  $A_{п}$ . Предложенный метод может использоваться в регуляторах напряжения как с п-МОП, так и с р-МОП выходными транзисторами.

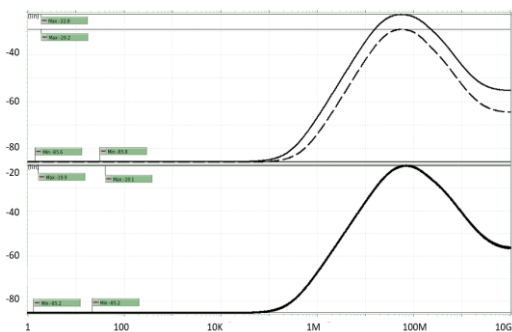


Рис. 5. Результаты КПНП с нагрузкой 10 мА

Опорное напряжение образовывается с помощью источника стабильного напряжения.

Схема управления состоит из компараторов, логических элементов и регистра с двусторонним сдвигом. Входы компараторов соединены с  $V_{op1}$  и  $V_{op2}$ , которые являются опорными напряжениями для ограничения значения напряжения выходного транзистора. Ко второму входу компараторов применяется напряжение затвора выходного транзистора.

Регистр с двусторонним сдвигом имеет два режима работы: ожидания и сдвига. Режимы работы представлены в табл. 1.

Таблица 1

Режимы работы регистра с двусторонним сдвигом

Выход 1	Выход 2	$V_{режим}$	$V_{акт}$	Функция
0	0	0	1	Добавить '0' к Входу 1
0	1	0	0	-
1	0	0	0	Ожидание
1	1	1	1	Добавить '1' к Входу 2

Результаты моделирования для наилучшего варианта представлены в табл. 2.

Таблица 2

Сравнение существующих регуляторов напряжения с разработанными образцами

Параметр	Регуляторы напряжения			
	с р-МОП выходным транзистором		с n-МОП выходным транзистором	
	разработанный метод	существующий регулятор напряжения	разработанный метод	существующий регулятор напряжения
Максимальный КПНП, дБ	85,8	85,6	83,5	82,4
Минимальный КПНП, дБ	27,9	22,8	30,2	25,1
Занимаемая площадь, мкм <sup>2</sup>	2980	2410	3310	2740

**Метод уменьшения фазовых дрожаний, вызванных помехами в сетях питания.** Предлагаемый метод повышения помехоустойчивости передатчика узлов В/В позволяет посредством увеличения напряжения питания и регулирования тока уменьшить фазовые дрожания, вызванные помехами сетей питания, приблизительно в три раза, при этом не изменяя амплитуду выходного сигнала, за счёт увеличения потребляемой энергии на 58% и занимаемой площади на 34% (рис. 6). Метод обеспечивает довольно большое увеличение помехоустойчивости при меньшей занимаемой площади по сравнению с существующими методами. Недостатком метода является увеличение потребляемой мощности вследствие повышения напряжения и соответственно токов. Однако, так как в современных узлах В/В передатчик изначально питается от регулятора напряжения, который использует питание с высоким напряжением, потребляемая мощность повысится только за счёт увеличения тока и не будет настолько высока.

Узел регулирования выходного сигнала при повышении напряжения питания проводит часть тока в заземление в случае образования логической “1”. При образовании логического “0” привлекается ток от питания. Таким образом, увеличиваются напряжение и ток образования выходного сигнала, оставляя неизменной его амплитуду. Это способствует увеличению ОСШ:

$$\text{ОСШ} = P_{\text{сиг}} / P_{\text{помх}} , \quad (5)$$

где  $P_{\text{сиг}}$  - мощность сигнала, а  $P_{\text{помх}}$  - мощность помех. Также ОСШ можно выразить в децибелах.

$$\text{ОСШ}_{\text{дБ}} = 20 \lg \frac{P_{\text{сиг}}}{P_{\text{помх}}} . \quad (6)$$

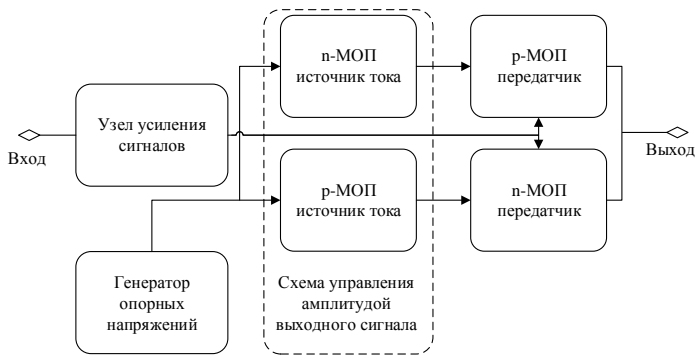


Рис. 6. Архитектура разработанного передатчика

Сохранение амплитуды выходного сигнала имеет важное значение для соответствия стандартам передачи данных, таких как USB, PCI-e и т.д. Номинальное значение амплитуды выходного сигнала передатчика для перечисленных стандартов - 1 В, нижнее ограничение - 0,8 В, а верхнее ограничение - 1,2 В.

Предлагаемый передатчик состоит из узла усиления сигнала, p-МОП и n-МОП передатчиков, схемы определения выходной амплитуды и источника опорных напряжений. Схема передатчика представлена на рис. 7. Узел усиления сигналов состоит из последовательно соединенных буферов.

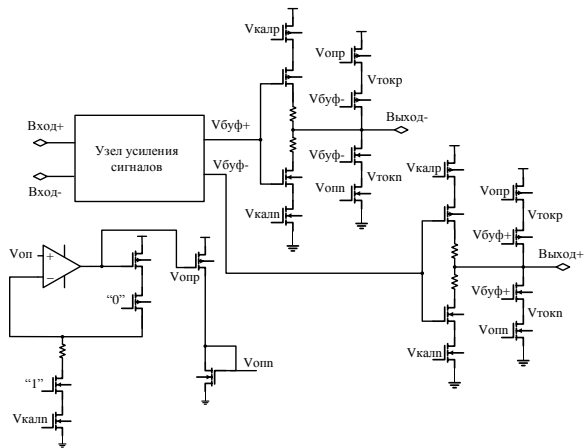


Рис. 7. Схема разработанного передатчика

При передаче положительного компонента выходного дифференциального сигнала, в результате которого помехи от сетей питания передаются на выход, они также передаются на отрицательную компоненту дифференциального сигнала

через транзисторы узла управления выходной амплитудой. Поскольку сигнал является дифференциальным, передаваемые помехи нейтрализуются.

При увеличении выходного напряжения на 200 мВ фазовые дрожания уменьшаются с 32,5 до 19,6 пс, ширина раскрытия глаза увеличивается с 94,7 до 106 пс, а высота - с 426 до 479 мВ (рис. 8). Амплитуда сигнала сохранена в соответствии со стандартами передачи данных USB и PCIe.

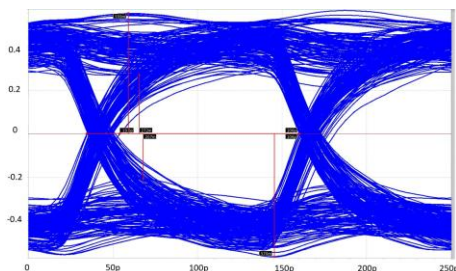


Рис. 8. Глазковая диаграмма выходного сигнала разработанного передатчика

Зависимость фазовых дрожаний, вызванных помехами сетей питания (ФДВПСП), от напряжения питания представлена на рис. 9.

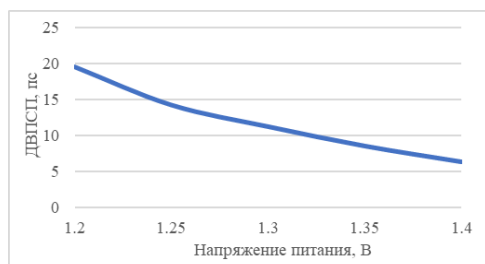


Рис. 9. Зависимость ФДВПСП от напряжения питания

Результаты моделирования представлены в табл. 3.

Таблица 3

*Сравнение существующего передатчика с разработанным образцом*

Параметр	Существующий передатчик	Предложенный передатчик
ФДВПСП, пс	19,3	6,4
Площадь передатчика, мкм <sup>2</sup>	1396	1871
Потребляемая мощность, мВт	21,84	34,46

**Метод компенсации понижения помехоустойчивости в узлах В/В, вызванного старением транзисторов.**

Предлагаемый метод обеспечивает компенсацию отклонений из-за старения около 97%. Это достаточно высокое значение по сравнению с существующими методами при незначительном увеличении занимаемой площади. Компенсация отклонений из-за старения реализована посредством обеспечения равномерного старения транзисторов схемы усиления передаваемых сигналов узлов В/В.

Передачик, разработанный рекомендуемым методом, состоит из узлов передачи данных, усиления сигналов, частотного разделителя и мультиплексора (рис. 10).

Разделитель частоты принимает сигнал, генерируемый кварцевым генератором, частота которого составляет не более 200 МГц. Частота сигнала уменьшается и передается мультиплексору. Второй вход мультиплексора принимает пакет передаваемых данных. Мультиплексор управляется  $V_{\text{акт}}$ -сигналом. В случае логической “1” набор данных передается на выход. При логическом “0” передатчик находится в режиме ожидания, мультиплексор передает на выход сигнал частотного разделителя, а выходной каскад передатчика отключается для предотвращения изменений выходного сигнала. При необходимости, выход передатчика можно присоединить к питанию или заземлению.

Разработанный метод понижает отклонение коэффициента заполнения передаваемого сигнала из-за старения транзисторов с 2,5% до 0,1% (рис. 11) и уменьшает фазовые дрожания с 19,5 до 13,4 пс (рис. 12), почти достигая результатов до старения: 13,2 пс.

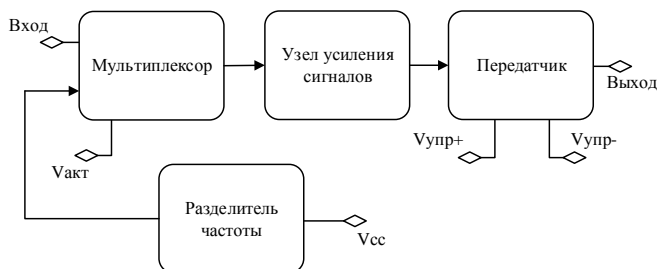


Рис. 10. Структура передатчика, разработанного рекомендуемым методом

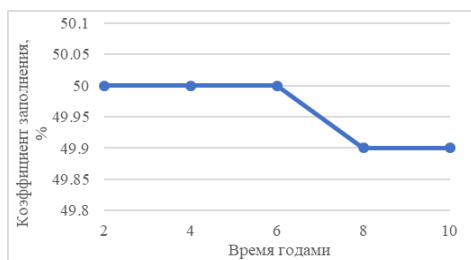


Рис. 11. Коэффициент заполнения в течение десяти лет

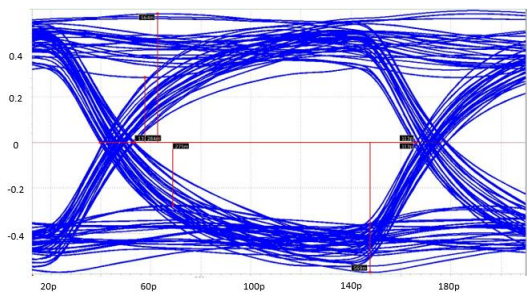


Рис. 12. Выходной сигнал передатчика после старения

Сравнение результатов существующего передатчика с разработанным образцом представлено в табл. 4.

Таблица 4

Сравнение существующего передатчика с разработанным образцом

Параметр	Существующий передатчик	Предложенный передатчик
Коэффициент заполнения, %	47,5	49,9
Фазовые дрожания, пс	19,5	13,4
Площадь узла усиления сигналов, мкм <sup>2</sup>	58	72

**В третьей главе** представлено разработанное программно-инструментальное средство “Ю Noise Immunity”, которое позволяет повысить помехоустойчивость узлов В/В. Разработанные методы, изложенные во второй главе, были внедрены в него. Программно-инструментальное средство имеет удобный интерфейс и просто в употреблении (рис. 13).

Главное окно программно-инструментального средства предназначено для выбора условий имитации и его реализации. Помимо главного окна, имеются также разделы “Results” и “Methods” (рис. 14), в которых есть отдельные секции:

1. Simulation conditions - выбор условий имитации.
2. Measurements - выбор измеряемых параметров.
3. Case selection - выбор типа технологического процесса.
4. Setup - предоставление моделей.
5. Results – представление результатов:
  - a) Transient – временной анализ,
  - b) DC - анализ по постоянному току,
  - c) AC - анализ по переменному току.

6. Method – внедрение методов:

- a) Vreg modification - первый метод,
- b) Supply voltage management - второй метод,
- c) Aging compensation - третий метод.

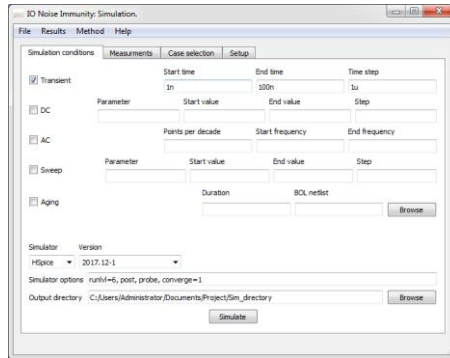
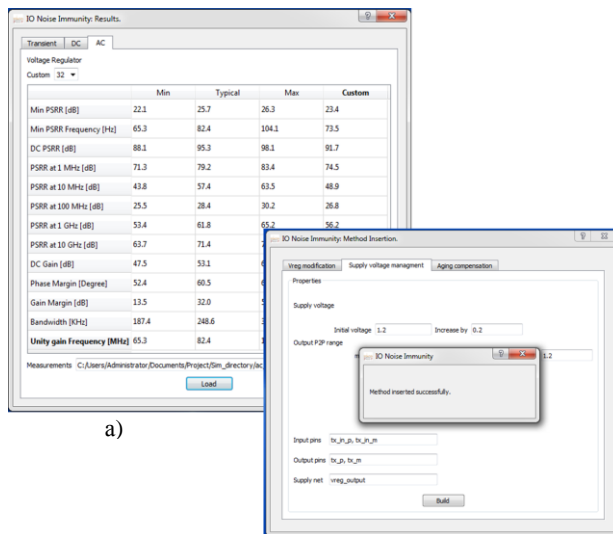


Рис. 13. Интерфейс программно-инструментального средства “IO noise immunity”



a)

b)

Рис. 14. а - раздел “Results” для представления результатов б - раздел “Method” для внедрения методов

Исследования показывают, что с помощью программно-инструментального средства “IO Noise Immunity” можно сократить время проектирования узлов В/В от

семи до двенадцати раз. Результаты проектирования с использованием программно-инструментального средства и вручную представлены в табл. 5.

Таблица 5

*Результаты проектирования*

Параметр	Существующий передатчик	Предложенный передатчик	Результаты проектирования с помощью разработанного программно-инструментального средства
ФДВПСП, пс	19,3	6,4	6,9
Ширина раскрытия глаза, пс	95	106	105
Высота раскрытия глаза, пс	426	479	465
Фазовые дрожания после старения, пс	19,5	13,4	13,5
Потребляемая мощность при передаче данных, мВт	21,84	34,46	34,52
Потребляемая мощность при режиме ожидания, мВт	1,68	32,6	60,48
Площадь передатчика, мкм <sup>2</sup>	1396	1885	1932

**ОСНОВНЫЕ ВЫВОДЫ ПО ДИССЕРТАЦИОННОЙ РАБОТЕ**

1. Разработаны принципы повышения помехоустойчивости узлов ввода/вывода, соответствующие современным стандартам и значительно понижающие фазовые дрожания, вызванные помехами в



- сетях питания, за счет допустимого увеличения занимаемой площади на полупроводниковом кристалле [1-9].
2. Предложен метод повышения помехоустойчивости регуляторов напряжения используемых в узлах ввода/вывода, который посредством регулирования размера выходного транзистора, позволяет повысить коэффициент подавления нестабильности питания на 80% за счёт увеличения площади всего на 24% [2,6,7,9].
  3. Разработан метод повышения помехоустойчивости передатчика узлов ввода/вывода, который позволяет посредством увеличения напряжения питания и регулирования тока уменьшить фазовые дрожания, вызванные помехами сетей питания, приблизительно в три раза, не изменяя амплитуду выходного сигнала, за счёт увеличения потребляемой энергии на 58% и занимаемой площади на 34%. [1,3,4,8].
  4. Предложен метод уменьшения эффекта старения на узле усиления сигналов в схемах ввода/вывода, который позволяет посредством изменения входного сигнала в режиме ожидания увеличить запас фазовых дрожаний и помехоустойчивость на 31% за счет увеличения занимаемой площади всего на 26%. [5].
  5. Разработанные методы и схемотехнические решения были реализованы в программно-инструментальном средстве “Ю Noise Immunity”, способствующем увеличению помехоустойчивости узлов ввода/вывода. Оно было внедрено в ЗАО “Синописис Армения” и используется для оценки и улучшения помехоустойчивости узлов ввода/вывода. Эксперименты показали, что программно-инструментальное средство “Ю Noise Immunity” позволяет сократить время схемотехнического проектирования в 7...12 раз, способствуя понижению фазовых дрожаний, вызванных помехами в сетях питания, приблизительно в три раза, а также компенсации падения помехоустойчивости за счёт увеличения энергопотребления и площади передатчика соответственно на 58% и 38% [1-9].

**Основные результаты диссертации** опубликованы в следующих работах:

1. Transmitter Output Impedance Calibration Method / **V.Sh. Melikyan, A.K. Hayrapetyan, B.E. Baghramyanyan, A.S. Trdatyan, et al** // Proceedings of IEEE East-West Design & Test Symposium (EWDTS). – Kazan, Russia, 2018. - P. 51-58.
2. The Single Event Upset Forecasting in Digital and Analog Integrated Circuits in SAED 14nm FinFet Technology / **V.Sh. Melikyan, A.A. Petrosyan, A.Kh. Mkhitaryan, A.K. Hayrapetyan, et al** // All-Russia Science & Technology Conference: Problems of Advanced Micro- and Nanoelectronic Systems Development (MES). – Moscow, 2018. – V.8. – P. 76-81.
3. **Hayrapetyan A.K.** Power supply noise rejection improvement in high-speed transmitter // Semiconductor Micro- and Nanoelectronics Proceedings of the Eleventh International Conference. – Yerevan, 2017. – P. 184-187.

4. **Հայրապետյան Ա.Գ.** Սնման դողերի աղմուկներից առաջացող թրթռոցների նվազեցումը հաղորդիչ հանգույցում // Հայաստանի ճարտարագիտական ակադեմիայի Լրաբեր. Գիտատեխնիկական հոդվածների ժողովածու. - Երևան, 2018. – Հ. 15, №. 4. - էջ 631-634:
5. **Hayrapetyan A.K.** Aging impact minimization on a transmitter jitter // Proceedings of National Polytechnic University of Armenia: Information Technologies, Electronics, Radio Engineering. – Yerevan, 2018. – N2. - P. 103-110.
6. Low Power, Low Offset, Area Efficient Comparator Design in Nanoscale CMOS Technology / **V.Sh. Melikyan, V.P. Grigoryants, A.K. Mkhitarian, G.A. Petrosyan, A.K. Hayrapetyan, et al** // Proceedings of IEEE East-West Design & Test Symposium (EWDTS). – Kazan, Russia, 2018. - P. 75-79.
7. High Overshoot Correction Method in Voltage Regulators / **V.Sh. Melikyan, A.K. Mkhitarian, A.K. Hayrapetyan, Z.M. Avetisyan, et al** // IEEE 38th International Conference on Electronics and Nanotechnology (ELNANO). – Kyiv, 2018. - P. 130-133.
8. **Hayrapetyan A.K., Cheremisinova L.D., Cheremisinov D.I., Melikyan V.Sh.** Self-Heating and Thermal Noise Minimization of the Serial-Link Transmitter // Proceedings of the Republic of Armenia National Academy of Sciences and National Polytechnic university of Armenia: Series of Technical Sciences. - Yerevan, 2018. – V. 71, N 2. - P. 188–194.
9. **Հայրապետյան Ա.Գ.** Լարման կայունարարում աղմկակայունության բարձրացման եղանակ // Հայաստանի ազգային պոլիտեխնիկական համալսարանի Լրաբեր. Գիտական հոդվածների ժողովածու. - Երևան, 2018. - Մաս 1. - էջ 185–190:

## ԱՄՓՈՓԱԳԻՐ

Տվյալների փոխանցման ժամանակակից ստանդարտների համաձայն՝ ազդանշանի հաղորդման արագությունը կազմում է մոտ 10Գբ/վ: Նման պայմաններում դրանց ժամանակային բնութագրերի վրա դրվում են խիստ պահանջներ, որոնց բավարարումը բարդանում է Մուտք/Ելք (Մ/Ե) հանգույցներում առկա աղմուկների հետևանքով: Վերջիններիս մակարդակը բարձրանում է ազդանշանի հաղորդման արագության մեծացման դեպքում:

Տվյալների փոխանցման արագությունների աճին նպաստում է ինտեգրալ սխեմաների (ԻՄ) նախագծման տեխնոլոգիաների զարգացումը, որի արդյունքում տրանզիստորի հոսքուղին ենթարկվում է մասշտաբավորման: Դա թույլ է տալիս մեծացնել միևնույն մակերեսով կիսահաղորդչային բյուրեղում ստացվող տրանզիստորների քանակը, և ստեղծում է ԻՄ-երի ֆունկցիոնալության ընդլայնման հնարավորություն: Այնուամենայնիվ, տրանզիստորի հոսքուղու մասշտաբավորումը առաջացնում է ԻՄ-երի նախագծման գործընթացի լրացուցիչ բարդություններ: Մասնավորապես, ինտեգրման աճի պատճառով բարդանում է սնման դողերի կառուցումը, որի հետևանքով դրանց դիմադրությունն աճում է: Այդ պատճառով տրամաբանական տարրերի փոխանցատման ժամանակ առաջացող հոսանքի փոփոխությունների հետևանքով սնման դողերում ձևավորվող լարման անկումները մեծանում են: Բնտեգրալ սխեմաներում միլիոնների հասնող տրամաբանական տարրերի առկայության պարագայում ընդունված է ձևավորվող լարման անկումների համախումբը դիտարկել որպես աղմուկ:

Սնման դողերի աղմուկները մեծ ազդեցություն են ունենում փոխանցվող ազդանշանի բնութագրերի վրա, որի հետևանքով կարող է տեղի ունենալ տվյալների սխալ ընթերցում կամ կորուստ: Այդ պատճառով մեծ արդիականություն ունեն սնման դողերի աղմուկների ճնշմանն ուղղված հետազոտությունները:

Տրանզիստորների մասշտաբավորման հետևանքով արագանում է դրանց ծեղացման գործընթացը՝ վերջինիս նպաստող երևույթների ազդեցության մեծացման հետևանքով: Դա պայմանավորված է այն հանգամանքով, որ սնման լարման մակարդակը տրանզիստորների հոսքուղուն համարժեք չափով չի ենթարկվում մասշտաբավորման: Տրանզիստորների ծեղացման հետևանքով Մ/Ե հանգույցները որակապես տուժում են, որի հետևանքով նվազում է դրանց աղմուկակայունությունը: Մյուս կողմից՝ ավտոմոբիլային արդյունաբերության մեջ ԻՄ-երի կիրառության աճող միտումների հետևանքով դրանց կյանքի տևողության վրա դրվող պահանջները խստանում են: Ուստի խիստ կարևոր է Մ/Ե հանգույցների վրա ծեղացման ազդեցության նվազեցմանն ուղղված միջոցների մշակումը: Առաջատար կազմակերպությունների և գիտական խմբերի կողմից շարունակական աշխատանք է կատարվում վերոնշյալ

խնդիրների լուծմանն ուղղված միջոցների մշակմանն ուղղությամբ: Այնուամենայնիվ, առկա լուծումները անընդհատ խստացվող պահանջները լիովին չեն բավարարում: Այդ պատճառով նոր միջոցների մշակումը շարունակում է մնալ արդիական և չափազանց պահանջարկված:

Ատենախոսությունը նվիրված է Մ/Ե հանգույցներում աղմկակայունության բարձրացման և պահպանման ուղիների հետազոտմանը և նոր միջոցների ու լուծումների մշակմանը:

Մշակվել են Մուտք/Ելք հանգույցների աղմկակայունության բարձրացման սկզբունքներ, որոնք բավարարում են ժամանակակից պահանջները՝ էապես նվազեցնելով սնման դողերի աղմուկներից առաջացող թրթռոցները՝ թույլատրելի սահմաններում կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի մեծացման հաշվին:

Առաջարկվել է Մուտք/Ելք հանգույցներում կիրառվող լարման կայունարարների աղմկակայունության բարձրացման միջոց, որը, էլքային տրանզիստորի երկրաչափական չափերի կարգաբերման շնորհիվ, ապահովում է սնման դողերի աղմուկների ճնշման գործակցի 80%-ով մեծացում՝ զբաղեցրած մակերեսի ընդամենը 24%-ով աճի պարագայում:

Մշակվել է Մուտք/Ելք հանգույցի հաղորդչի աղմկակայունության բարձրացման միջոց, որը, սնման լարման բարձրացման և հոսանքի կարգաբերման շնորհիվ, մոտ 3 անգամ նվազեցնում է սնման դողերի աղմուկներից առաջացող թրթռոցները՝ միաժամանակ ապահովելով էլքային ազդանշանի հաստատուն ամպլիտուդ, էներգասպառման 58%-ով աճ և զբաղեցրած մակերեսի 34%-ով մեծացում:

Ստացվել է Մուտք/Ելք հանգույցի նախահաղորդչի ծերացման ազդեցության նվազեցման միջոց, որը, սպասման ռեժիմում մուտքային ազդանշանի փոփոխման շնորհիվ, ապահովում է թրթռոցների պաշարի և աղմկակայունության 31%-ով բարձրացում՝ նախահաղորդչի զբաղեցրած մակերեսի ընդամենը 26%-ով աճի հաշվին:

Առաջարկվող մեթոդները և սխեմատեխնիկական լուծումներն իրագործվել են Մուտք/Ելք հանգույցների աղմկակայունության բարձրացման IO Noise Immunity ծրագրային միջոցում, որը ներդրվել է <<Միտփսիս Արմենիա>> ՓԲԸ-ում և կիրառվում է Մուտք/Ելք հանգույցների աղմկակայունության բարձրացման նպատակով: Փորձարկումները ցույց են տվել, որ IO Noise Immunity ծրագրային միջոցը թույլ է տալիս 7...12 անգամ նվազեցնել սխեմատեխնիկական նախագծման գործընթացի տևողությունը, ապահովել փոխանցվող ազդանշանի՝ սնման դողերի աղմուկներից առաջացող թրթռոցների մոտավորապես 3 անգամ փոքրացում, ինչպես նաև չեզոքացնել նախահաղորդչի ծերացման հետևանքով առաջացող աղմկակայունության անկումը՝ էներգասպառման 58%-ով աճի և զբաղեցրած մակերեսի 38%-ով մեծացման հաշվին:

## ANDRANIK KAMO HAYRAPETYAN

### DEVELOPMENT OF MEANS OF NOISE IMMUNITY IMPROVEMENT IN TRANSMITTER AND RECEIVER CIRCUITS

#### SUMMARY

According to nowadays communication standards, the data transfer speed is about 10Gbps. Under such conditions, timing margins are subject to strict requirements, and the satisfaction of them becomes harder due to noise impact on transmitter/receiver (Tx/Rx) systems. The noise level rises with the signal transmission speed increase.

The development of integrated circuit (IC) design technology scales down the transistor channel length, hence contributing to data transmission speeds increase. The scaling allows to increase the number of transistors on the semiconductor crystal of the same size and enhance the functionality of ICs. However the scaling of transistor channel creates bottlenecks in IC design process. Especially, due to large integration of devices the design of power grid gets complicated and the overall resistance of them get increased. In ICs the number of logic gates is counted by millions, in such conditions the voltage drops in power grid lines are considered as supply noise.

The supply noise has a serious impact on the characteristics of transmitting signal, which may cause incorrect receiving or data loss. For this reason, there is a big demand of researches dedicated to supply noise rejection.

Due to the transistors scaling, the impact of effects which contribute to their degradation is increased, hence accelerating the aging process. Since the supply voltage level isn't scaled in the same manner as the transistor channel. The aging process of transistors results to parameter degradation of Tx/Rx circuits, hence reducing their noise immunity. On the other hand, due to increasing demand for ICs in the automotive industry, their lifetime requirements get restricted. Therefore, the development of methods contributing to aging effect reduction on Tx/Rx circuits is essential. Leading organizations and research groups are working on the development of methods, which will solve the above mentioned issues. Nevertheless, the existing solutions do not fully satisfy the toughening requirements. That's why the development of new techniques currently still actual and extremely demanded.

The dissertation is devoted to investigation and development of solutions and means contributing to noise immunity enhancement.

The noise immunity enhancement principals for Tx/Rx circuits are developed, which satisfy current requirements by significantly reducing power supply induced jitter (PSIJ) at a cost of increased area on the semiconductor wafer in a reasonable limits.

The noise immunity enhancement technique is proposed for voltage regulators, which are used in Tx/Rx circuits. It calibrates the output transistor size, hence increasing the power supply rejection ratio by 80%, at the cost of additional 24% area occupation.

The noise immunity enhancement technique is developed for transmitter of Tx/Rx circuit, which decreases PSIJ by 3 times, without impact on the peak to peak value of output differential signal of transmitter by increasing supply voltage and controlling the output current, at the cost of 58% increase of power consumption and additional 34% area occupation.

The aging impact compensation technique is designed for pre-driver of transmitter, which changes the input signal in the idle mode, hence increases the jitter margin and noise immunity by 31%, at the cost of additional 26% area occupation.

The proposed techniques and schematic solutions are implemented in “IO Noise Immunity” software tool, which is used in “Synopsys Armenia” CJSC for noise immunity enhancement of Tx/Rx circuits. The investigations show that the time spent on the schematic design process could be decreased by 7-12 times, PSIJ could be lowered by about 3 times and noise immunity degradation could be compensated, at the cost of 58% power consumption increase and additional 38% area occupation.

A handwritten signature in blue ink, appearing to be 'Armen', is located on the right side of the page.