

ՀԱՅԱՍՏԱՆԻ ՀԱՆՐԱՊԵՏՈՒԹՅԱՆ ԿՐԹՈՒԹՅԱՆ ԵՎ ԳԻՏՈՒԹՅԱՆ  
ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ

ՀԱՅԱՍՏԱՆԻ ԱԶԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱՆ ՀԱՄԱԼՍԱՐԱՆ

## **Կասարջյան Հովհաննես Գևորգի**

**ԱՆԱԼՈԳԱՅԻՆ ԻՆՏԵԳՐԱԼ ՍԻՆԵՄԱՆԵՐԻ ԱՎՏՈՄԱՏԱՑՎԱԾ  
ՖԻԶԻԿԱԿԱՆ ՆԱԽԱԳԾՄԱՆ ՄԻՋՈՑՆԵՐԻ ՄՇԱԿՈՒՄԸ ԵՎ  
ՀԵՏԱԶՈՏՈՒՄԸ**

Ե.13.02 «Ավտոմատացման համակարգեր» մասնագիտությամբ  
տեխնիկական գիտությունների թեկնածուի գիտական աստիճանի  
հայցման ատենախոսության

**ՍԵՂՄԱԳԻՐ**

Երևան 2016

---

---

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РЕСПУБЛИКИ АРМЕНИЯ  
НАЦИОНАЛЬНЫЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ АРМЕНИИ

**Կասարջյան Օգանես Գեորգովիչ**

**ИССЛЕДОВАНИЕ И РАЗРАБОТКА СРЕДСТВ  
АВТОМАТИЗИРОВАННОГО ФИЗИЧЕСКОГО  
ПРОЕКТИРОВАНИЯ АНАЛОГОВЫХ ИНТЕГРАЛЬНЫХ СХЕМ**

**АВТОРЕФЕРАТ**

диссертации на соискание ученой степени кандидата технических наук  
по специальности 05.13.02–  
“Системы автоматизации”

Երևան 2016

---

---

Ատենախոսության թեման հաստատվել է Եվրոպական կրթական տարածաշրջանային ակադեմիայում:

Գիտական ղեկավար՝

տ.գ.դ. Վ.Շ. Մելիքյան

Պաշտոնական ընդդիմախոսներ՝

տ.գ.դ. Ռ.Ռ. Վարդանյան

տ.գ.թ. Խ.Գ. Շառոյան

Առաջատար կազմակերպություն՝

Երևանի կապի միջոցների  
գիտահետազոտական ինստիտուտ

Ատենախոսության պաշտպանությունը տեղի կունենա 2016թ. հունիսի 8-ին, ժամը 12<sup>00</sup> - ին, ՀԱՊՀ-ում գործող «Կառավարման, ավտոմատացման և էլեկտրոնիկայի» 032 Մասնագիտական խորհրդի նիստում (հասցեն՝ 0009, Երևան, Տերյան փ., 105, 17 մասնաշենք):

Ատենախոսությանը կարելի է ծանոթանալ ՀԱՊՀ-ի գրադարանում:  
Սեղմագիրն առաքված է 2016 թ. մայիսի 4-ին:

032 Մասնագիտական խորհրդի  
գիտական քարտուղար, տ.գ.դ.



Վ. Գ. Ավետիսյան

---

---

Тема диссертации утверждена в Европейской региональной образовательной академии

Научный руководитель:

д.т.н. В.Ш. Меликян

Официальные оппоненты:

д.т.н. Р.Р. Варданян

к.т.н. Х.Г. Шароян

Ведущая организация:  
исследовательский

Ереванский научно-  
институт средств связи

Защита диссертации состоится 8-го июня 2016г. в 12<sup>00</sup> ч. на заседании Специализированного совета 032 - “Управления, автоматизации и электроники”, действующего при Национальном политехническом университете Армении (НПУА), по адресу: 0009, г. Ереван, ул. Теряна, 105, корпус 17.

С диссертацией можно ознакомиться в библиотеке НПУА.  
Автореферат разослан 4-го мая 2016г.

Ученый секретарь  
Специализированного совета 032



---

---

## ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

**Актуальность темы.** С развитием цифровых схем прогнозируется многократный рост потребности в проектировании аналоговых интегральных схем (ИС) в последующие годы. По сравнению с проектированием цифровых ИС, осуществляемым при использовании автоматических инструментов за счет минимальных усилий, аналоговое проектирование остается все еще сложной, трудоемкой задачей, связанной с большой тратой времени. В настоящее время аналоговое проектирование в большинстве случаев осуществляется вручную и опирается на знания и опыт проектировщика. Для начинающего специалиста проектирование высокоточной аналоговой ИС - весьма сложная задача. Для повышения эффективности и сокращения времени проектирования необходима разработка инструментов автоматизированного проектирования аналоговых ИС. Сложности, связанные с автоматизацией, следующие:

- в отличие от цифровых ИС, аналоговые ИС сверхчувствительны к шумам. Любой сдвиг напряжения, обусловленный шумом, может вызвать ошибку результата. Различают два типа шумов – случайные шумы и шумы окружения. Случайные шумы возникают при работе резисторов и активных элементов цепи. Шумы окружения возникают при большом количестве цифровых блоков, окружающих аналоговый блок. Множество переключений цифровых блоков создают большие динамические токи, воздействующие на чувствительные аналоговые узлы;
- интегрирование цифровых и аналоговых блоков осуществляется на одной платформе. Основная проблема в том, что аналоговые узлы

сверхчувствительны к шумам, а цифровые узлы слишком шумные. Для решения этой проблемы проектировщики должны либо изолировать, либо защитить аналоговые узлы от цифровых. Автоматизированная система может быть не только полезной для обнаружения потенциальных сложностей такого типа, но и подсказать быстрое решение.

Изменение технологического процесса и выдвигаемые при этом жесткие требования приводят к необходимости использования новых подходов при физическом проектировании аналоговых и радиочастотных схем. При высокоточном физическом проектировании важную роль играют такие факторы физического проектирования, как соответствие и соразмерность элементов, паразитные элементы, плотность токов в переходных соединениях и эффекты платформы. Для достижения высокой точности необходимо моделирование этих факторов в автоматизированных инструментах физического проектирования, что в действительности достаточно сложно. Эта сложность приводит к тому, что физическое проектирование аналоговых ИС в большинстве случаев осуществляется вручную.

Физическое проектирование является одним из важнейших этапов проектирования аналоговых КМОП (комплементарные металл-оксидные полупроводники) ИС.

Высококачественный физический проект должен быть малочувствительным к шумам и изменениям процесса. Оптимизация физического проектирования нуждается в новых программных инструментах, которые на большой скорости генерируют несколько типов физических проектов и методом симуляции выявляют оптимальный проект.

Диссертация посвящена разработке инструмента программного обеспечения автоматизации физического проектирования аналоговых ИС с учетом рассмотренных выше сложностей проектирования. Этот инструмент требует малого времени для ввода данных и постановки задачи и за короткое время выдает точные и готовые к применению результаты. Он достаточно гибкий и может быть использован для физического проектирования ИС любых типов.

**Объект исследования.** Влияние вторичных эффектов физического проектирования аналоговых ИС на их выходные параметры; проблемы, возникающие при автоматизированном проектировании, и способы минимизации вторичных эффектов.

**Целью работы** является исследование правил проектирования, возникающих в процессе физического проектирования аналоговых ИС, и их применение в инструменте автоматизированного проектирования, изучение методов минимизации вторичных эффектов при проектировании аналоговых ИС и их применение в инструменте автоматизированного проектирования, что приводит к увеличению скорости проектирования и повышению точности проекта.

**Методы исследования.** При работе над диссертацией были использованы теории полупроводниковых приборов и электрических цепей, способы моделирования и физического проектирования аналоговых ИС, методы автоматизированного проектирования, в частности, физического проектирования аналоговых ИС.

**Научная новизна работы.**

1. Предложены новые принципы физического проектирования аналоговых ИС, которые обеспечивают соответствующее практическим требованиям

- энергопотребление, малую занимаемую площадь на полупроводниковом кристалле, необходимую точность результатов и малое время проектирования.
2. Разработан новый метод согласования элементов физического проектирования.  
Предложенный нами метод был апробирован на физическом проекте дифференциального усилителя. В результате разница в согласовании резисторов уменьшилась на 20 ... 30% по сравнению с существующими методами согласования при неизменной площади.
  3. Предложена топологическая реализация минимизации эффекта близости кармана (ЭБК) путем замены существующих в проекте P-МОП транзисторов на N-МОП транзисторы. Спроектированы два физических проекта токового зеркала для технологического процесса SAED32/28 нм: один - с P-МОП транзисторами, второй – только на N-МОП транзисторах. Благодаря применению вышеуказанного метода эффект близости кармана был уменьшен в 10 ... 100 раз.
  4. Создан пакет инструментов автоматизированного физического проектирования аналоговых ИС, который может использоваться для автоматизированной трассировки аналоговых ИС любого типа. Он обеспечивает необходимую точность в соответствии с ограничениями, вводимыми проектировщиком. Испытание программного ресурса в фазочастотных системах автоподстройки (ФСА) показало его высокую эффективность. Время трассировки сократилось в 35 раз.

**Практическая ценность работы.** Разработанные принципы, способы и методы уменьшения влияния вторичных эффектов при физическом проектировании аналоговых ИС были реализованы в программно-инструментальной среде AAR Designer и Constraint Designer, которая имеет “дружественный” пользовательский интерфейс, приспособленную для моделирования структуру, строку исполнения скриптов и, по сравнению с ручным проектированием, в 20 ... 40 раз сокращает время проектирования. Испытание разработанного программного ресурса AAR Designer и Constraint Designer при проектировании ФСА свидетельствует о его высокой эффективности, так как инструмент автоматизированного физического проектирования ускорил создание проекта в 35 раз, при этом не нарушены правила физического проектирования и удовлетворены все требования проекта.

**Достоверность научных положений** подтверждена математическим обоснованием приведенных научных результатов и сопоставлением результатов практических испытаний.

**Внедрение.** Программные ресурсы автоматизированного физического проектирования аналоговых ИС AAR Designer и Constraint Designer внедрены в ЗАО “Синописис Армения”. Они используются для автоматизированного физического проектирования аналоговых ИС. При использовании программного ресурса AAR Designer были спроектированы и протестированы ряд ИС, в том числе системы ФСА. Пакет программных ресурсов AAR Designer и Constraint Designer включен в список ресурсов программного обеспечения компании.

**Основные положения, выносимые на защиту:**

1. Новое решение для согласования элементов физического проектирования аналоговых ИС, которое обеспечивает стабильный к температурному градиенту физический проект.
2. Решение минимизации ЭБК с использованием только N-МОП транзисторов.

3. Инструмент программного обеспечения Constraint Designer для определения и сохранения ограничений автоматизированного проектирования аналоговых ИС.
4. Инструмент автоматизированного физического трассирования аналоговых ИС AAR Designer.

**Апробация работы.** Основные научные и практические результаты диссертации докладывались на ежегодной конференции НПУА (Ереван, Армения, 2015 г.).

**Публикации.** Основные положения диссертации представлены в шести научных публикациях, список которых приводится в конце автореферата.

**Структура и объем работы.** Диссертация состоит из введения, трех глав, основных выводов, списка литературы из 112 наименований и четырех приложений. Основной объем диссертации составляет 132 страницы, включая 103 рисунка и 8 таблиц. Общий объем работы вместе с приложениями – 159 страниц. Диссертация написана на армянском языке.

## ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

**Во введении** обоснована актуальность темы, сформулированы цель и основные задачи исследования, изложены изучаемые объекты и модели, представлены научная новизна, практическое значение и основные положения, выносимые на защиту.

**В первой главе** обоснована необходимость разработки средств автоматизированного физического проектирования аналоговых ИС. Исследуется влияние вторичных эффектов на параметры физического проектирования. Представлены основные положения автоматизированного проектирования аналоговых ИС.

Параллельно с миниатюризацией технологий существенно увеличивается влияние топологической реализации на производительность элементов, проявляется ряд эффектов. Методы топологического проектирования и физические размеры элементов являются важными факторами, влияющими на характеристики элементов.

Физический проект может исправно работать с точки зрения функциональных требований, однако если он не удовлетворяет условиям ограничений, то проект не будет принят заказчиком. Таким образом, физический проект должен быть разработан с учетом всех требований: площадь, рассеиваемая мощность, максимальный ток и т.д.

С увеличением числа элементов возникла необходимость автоматизированного или полностью автоматического проектирования. Вначале были автоматизированы размещение физического проекта и выделение направляющих.

Во многих инструментах физического проектирования интегрирован инструмент интерактивной трассировки. В этом инструменте выполняется автоматическое размещение перемычек, автоматическая смена металлического слоя, отдаление проводов. Инструмент автоматически применяет правила DRC, т.е. не дает проектировщику возможности ручного трассирования с нарушениями правил DRC. На рис. 1 представлен пример интерактивного трассирования в среде Custom Designer, разработанной компанией ЗАО “Синопсис Армения”.

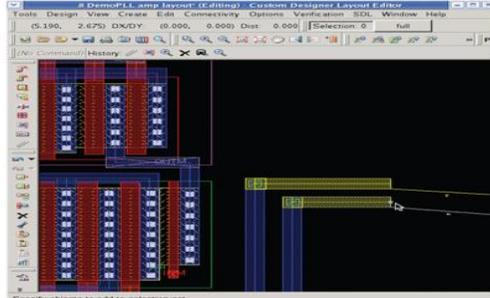


Рис. 1. Интерактивная трассировка дифференциальной пары с учетом правил физического проектирования

При физическом проектировании аналоговых ИС важную роль играют макроскопические отклонения узлов, которые характеризуются стандартным отклонением несоответствий. Для прямоугольного резистора стандартное отклонение несоответствий определяется уравнением

$$s = \frac{1}{W} \sqrt{\frac{R+k_R}{2}}, \quad (1)$$

где  $k_R$  - коэффициент несоответствий сопротивления (Ом\*мкм<sup>2</sup>);  $W$  - ширина резистора с сопротивлением  $R$ . С помощью инструмента Matlab получена 3D модель стандартного отклонения несоответствий (рис. 2). Из модели видно, что имеет место значительное увеличение несоответствий с уменьшением  $W$ .

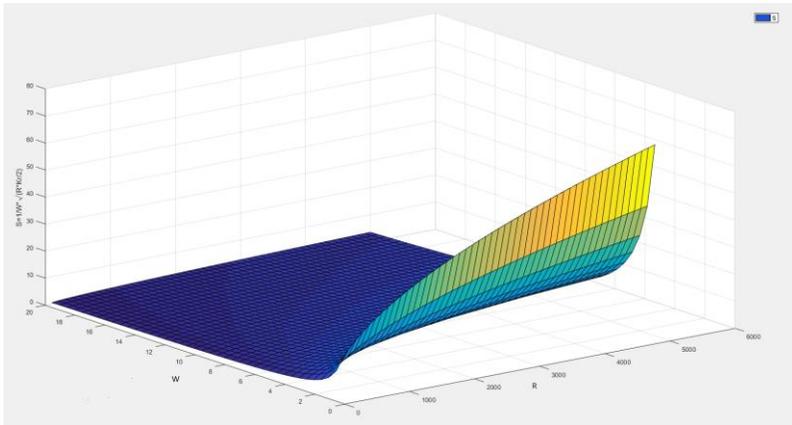


Рис. 2. 3D модель стандартного отклонения несоответствий

Коэффициент  $k_R$  зависит от материала резистора. Для полупроводниковых резисторов имеем

$$k_R = \eta R_S d_g^2, \quad (2)$$

где  $R_S$  - квадратичное сопротивление;  $d_g$  - средний диаметр узла;  $\eta$  - постоянная со значением 2. С помощью инструмента Matlab получена 3D модель коэффициента

$k_R$  (рис. 3). Из модели видно, что имеет место значительное увеличение коэффициента несоответствия сопротивления с увеличением диаметра узла.

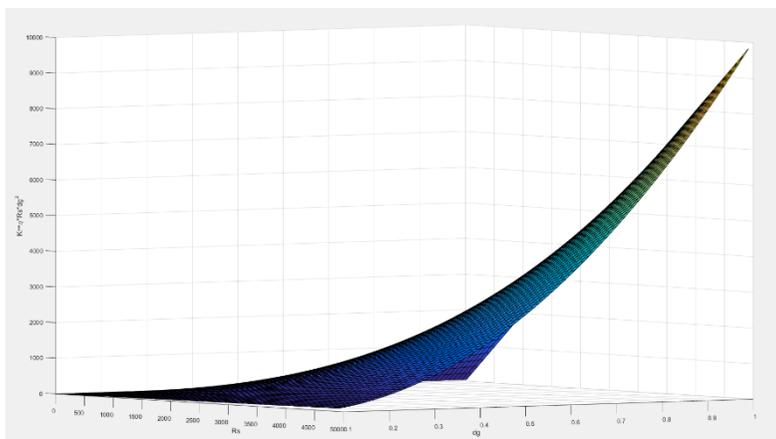


Рис. 3. 3D модель коэффициента несоответствия сопротивления

**Во второй главе** разработана и изучена система методов минимизации вторичных эффектов физического проектирования аналоговых ИС.

Посттопологическая проверка показывает, что при малых значениях расстояния "карман – диффузия" ( $W_{расст}$ ) возникает так называемый "эффект близости кармана", который может изменить пороговое значение напряжения транзисторов. Из выходных данных схемы токового зеркала, осуществленной на базе транзистора P-МОП, становится ясно, что эффект близости кармана сильно влияет на величины выходного тока и порогового напряжения транзистора. Для уменьшения этого влияния предлагается спроектировать зеркало тока только на базе N-МОП транзисторов.

Схема на базе N-МОП транзисторов приведена на рис. 4, а топологическое исполнение – на рис. 5.

Сначала диффузия транзистора M1 была отдалена от краев кармана на 20 мкм (ЭБК отсутствует) затем измерена величина выходного тока и порогового напряжения транзистора. После этого  $W_{расст}$  придавалось значение 0,065 мкм (технологически допустимое минимальное значение), которое увеличивалось с шагом 0,01 мкм. Для каждого шага рассматривалось влияние ЭБК на параметры транзистора M0. Опыт показал, что при  $W_{расст} = 0,2$  мкм изменение величины выходного тока и порогового напряжения транзистора M0 незначительно. При дальнейшем увеличении расстояния разница значений по отношению к таковым для 0,2 мкм стремится к нулю.

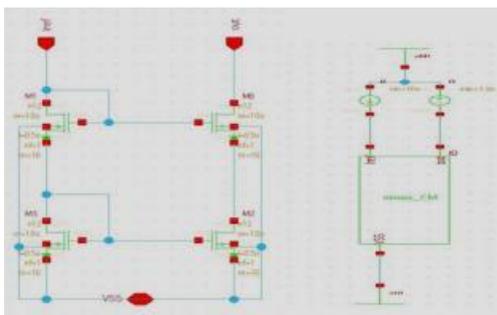


Рис. 4. Схема токового зеркала и тестирующего блока на базе N-МОП транзисторов в технологии SAED32/28 нм

Таким образом, во избежание ЭБК в технологическом процессе SAED32/28 нм расстояние “карман – диффузия” должно быть 0,2 мкм.

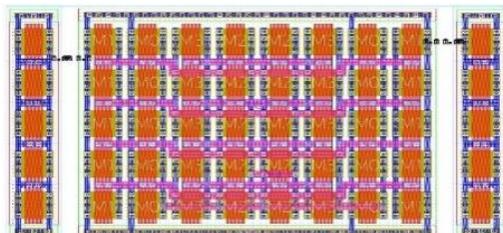


Рис. 5. Топологическое исполнение токового зеркала для технологического процесса SAED32/28 нм

Показано изменение расстояния "карман-диффузия" - ( $W_{расст}$ ) в интервале 0,065 ... 0,4 мкм с шагом 0,01 мкм и дана оценка изменения величины выходного тока и порогового напряжения транзистора M0. В табл. 1 приведены изменения величины выходного тока и порогового напряжения при различных расстояниях  $W_{расст}$  для токовых зеркал, осуществленных по технологиям P-МОП и N-МОП.

Таблица 1

Зависимость изменения величины выходного тока и порогового напряжения транзистора M0 от расстояния  $W_{расст}$  для технологий P-МОП и N-МОП

$W_{расст}$ (мкм)	Сдвиг порогового напряжения (%)		Изменение выходного тока (%)	
	P-МОП	N-МОП	P-МОП	N-МОП
0,065	10	1	52,3	0,23
0,17	8	0,1	44,4	0,03
0,28	3	0,01	17,3	0,0005
0,4	1,5	0,01	11,5	0,0004

Таким образом, для технологического процесса SAED32/28 нм ЭБК может изменить пороговое напряжение максимально на 1%, а ток транзистора – примерно на 0,23%.

Электрические свойства узлов аналоговых ИС сильно зависят от температуры.

Для минимизации вторичных эффектов, обусловленных температурным градиентом, разработан новый метод согласования резисторов и конденсаторов.

Исследовано влияние температурного градиента на электрические характеристики узлов ИС. Несоответствие  $s_8$ , обусловленное температурным эффектом, определяется уравнением

$$s_8 = TC_1 d_{cc} \nabla T_{cc} , \quad (3)$$

где  $TC_1$  - температурный коэффициент сопротивления;  $d_{cc}$  – расстояние резистора от центра системы;  $\nabla T_{cc}$  – температурный градиент.

Исследовано влияние источника тепла на параметры согласованных резисторов (рис. 6).

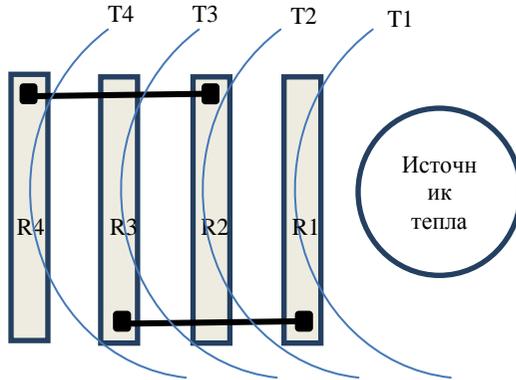


Рис. 6. Распределение сегментов согласованных резисторов по схеме ХУХУ

Секции резисторов расположены на изотермах, которые имеют одинаковое  $d_{cc}$  расстояние друг от друга. Следовательно, температурная разница между ними равна  $\Delta T$ :

$$T_4 - T_3 = T_3 - T_2 = T_2 - T_1 = \Delta T. \quad (4)$$

Предположим, у источника тепла температура  $T_{ист}$ , тогда

$$T_1 = T_{ист} - \Delta T, T_2 = T_{ист} - 2\Delta T, T_3 = T_{ист} - 3\Delta T, T_4 = T_{ист} - 4\Delta T. \quad (5)$$

Согласованные резисторы разделены на секции так, что резистор RA расположен на изотермах T4 и T2, а резистор RB – на изотермах T3 и T1 (рис. 6).

Для металлического резистора имеем

$$R = R_0 * (1 + \alpha(T - T_0)), \quad (6)$$

где  $R_0$  - сопротивление резистора при температуре  $T_0$ ;  $\alpha$  - температурный коэффициент сопротивления. Для RA и RB получим

$$RA = R_2 + R_4 = R_0 * (1 + \alpha(T_2 - T_0)) + R_0 * (1 + \alpha(T_4 - T_0)), \quad (7)$$

$$RB = R_1 + R_3 = R_0 * (1 + \alpha(T_1 - T_0)) + R_0 * (1 + \alpha(T_3 - T_0)). \quad (8)$$

Тогда

$$RB - RA = 2R_0\alpha\Delta T. \quad (9)$$

Из (9) видно что есть разница между сопротивлениями, полученными этим методом согласованных резисторов, что может привести к нежелательным результатам.

Для обнуления разницы сопротивлений согласованных резисторов, обусловленной температурным градиентом, нами предложен новый метод согласования (рис. 7).

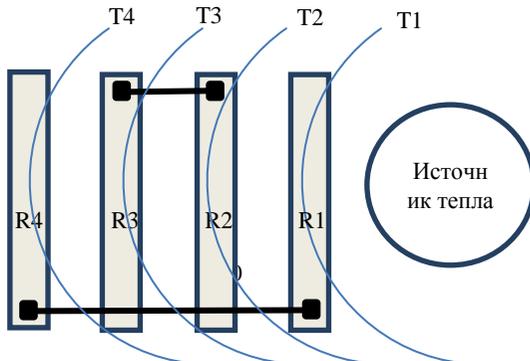


Рис. 7. Распределение сегментов согласованных резисторов по схеме ХУУХ

Суть метода в том, что согласованные резисторы разделены на секции так, что резистор RA расположен на изотермах T3 и T2, а резистор RB – на изотермах T4 и T1 (рис. 7).

В этом случае для согласованных резисторов разница сопротивлений, обусловленная температурным градиентом, приравнивается к нулю:

$$RB - RA = 0. \quad (10)$$

В экспериментальных исследованиях был спроектирован дифференциальный усилитель и получены его основные характеристические параметры (рис. 8).

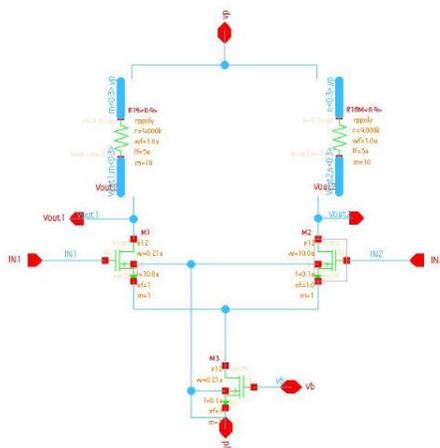


Рис. 8. Схема дифференциального усилителя

После оптимизации схемы были осуществлены три физических проекта, основанные на различных подходах: а) без согласования, б) с согласованием резисторов ХУХУ, в) предложенное согласование ХУУХ (рис. 9).

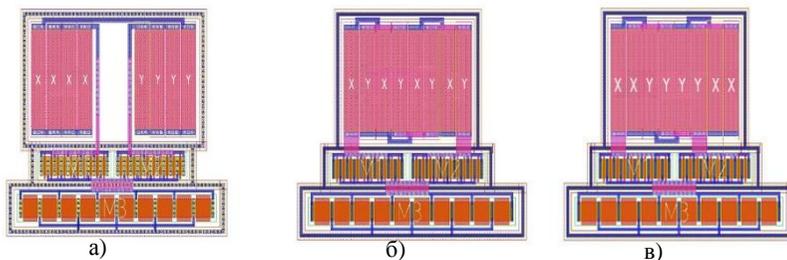


Рис. 9. Физический проект дифференциального усилителя:  
а - без согласования, б - согласование ХУХУ, в - согласование ХУУХ

Результаты экспериментальных исследований представлены в табл. 2.

Таблица 2

Основные параметры	Тип согласования		
	-	XYXY	XYXX
Напряжение питания ( $B$ )	1,8		
Коэффициент усиления ( $\partial B$ )	26,2	35,7	40,2
Входное смещение ( $mB$ )	15	3	1,8
$\Delta R$ ( $\Omega$ ) (разница сопротивлений $R1$ и $R2$ )	10,7	2,4	1,5

Алгоритм уменьшения несоответствий узлов в автоматизированной среде, спроектированной нами, приведен на рис. 10.

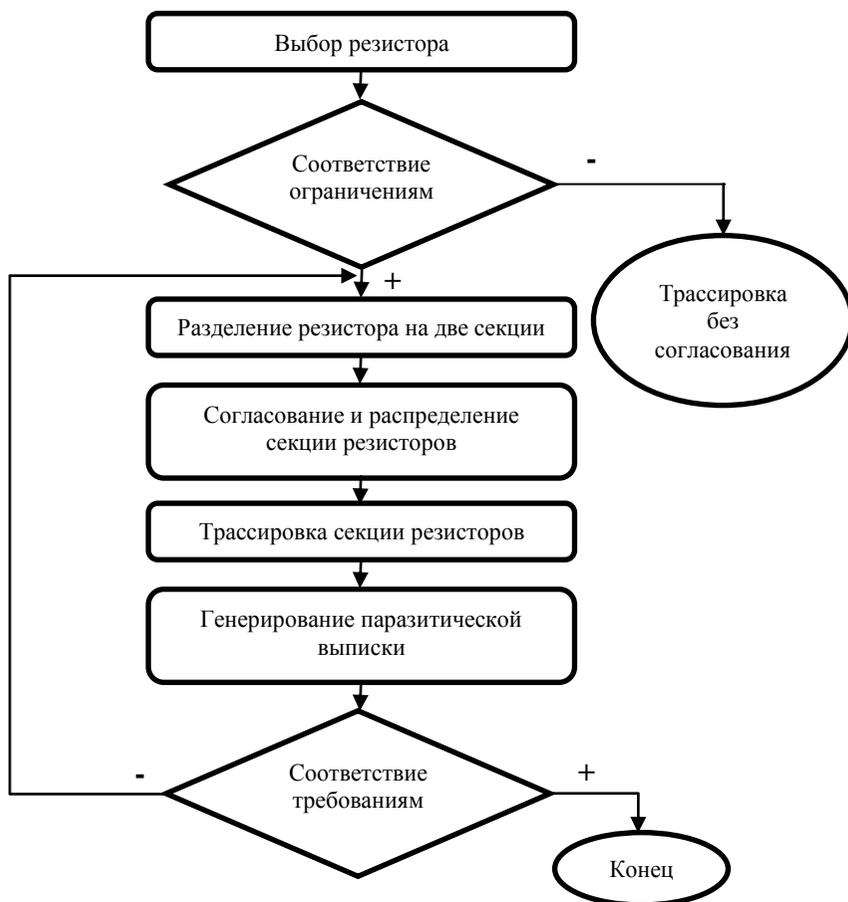


Рис. 10. Алгоритм уменьшения несоответствий

МОП проекты также чувствительны к тиристорным эффектам, что связано с их малыми размерами. Поскольку степень легирования пластины мала, то устройство будет более чувствительным. Пластина P+ уменьшает чувствительность к тиристорному эффекту, однако для полноценного решения проблемы необходимо использовать защитное кольцо.

Рассмотрим влияние защитных колец на параметры фазочастотного детектора (ФЧД). ФЧД на выходе генерирует сигнал, пропорциональный разности фаз и/или частот наличного входного сигнала. Один из входов фиксирован и, в основном, в качестве источника имеет кварцевый генератор.

При физическом проектировании ФЧД были использованы следующие подходы:

- для минимизации паразитных RC элементов по возможности укорачивались соединительные линии;
- так как время прохождения сигналов для входа и выхода должно быть одинаковым для обоих выходов, то симметрия соответствующих блоков обеих ветвей была сохранена;
- для уменьшения фазового сдвига выходных сигналов обе ветви ФЧД имеют одинаковую длину (включая элемент задержки).

Физический проект рассмотренного ФЧД представлен на рис. 11.

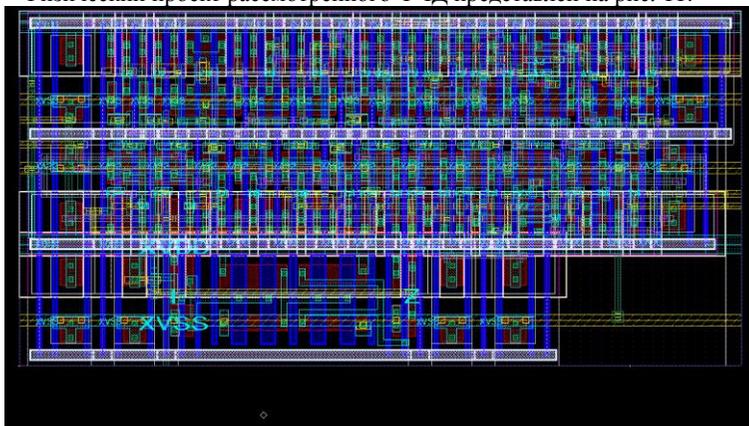


Рис. 11. Физический проект ФЧД

В табл. 3 представлено влияние использованных в ФЧД защитных колец на фазовую ошибку, биение и площадь в окончательном проекте ФСА.

Таблица 3

Физический проект	Фазовая ошибка	Биение	Площадь
Окончательный проект ФСА	735 <i>нс</i>	13 <i>нс</i>	6200 <i>мкм</i> <sup>2</sup>
Применение	-15%	-20%	1,9%

защитных колец			
----------------	--	--	--

Таким образом, применение защитных колец уменьшает фазовую ошибку ФСА на 15%, биение - на 20%, но при этом площадь физического проекта увеличивается на 1,9%.

**В третьей главе** представлены в предыдущих главах методы и подходы были вложены в программные ресурсы AAR (Automated Analog Rout) Designer и Constraint Designer. Эти ресурсы реализованы на языках программирования и скрипирования C++, Python, QT и предназначены для операционной системы Linux. Пакет программно ресурса предназначен для трассировки аналоговых ИС с ограничениями, определяемыми проектировщиком с использованием способов минимизации вторичных эффектов проектирования, предложенных в Главе 2.

Применение программного ресурса AAR Designer и Constraint Designer сокращает время проектирования в 20 ... 40 раз в сравнении с ручным проектированием.

Процесс проектирования с помощью инструментов AAR Designer и Constraint Designer представлен на рис. 12.



Последовательность основных шагов проектирования аналоговых ИС в разработанной инструментальной среде следующая:

- проектировщик цепи выполняет схематический проект;
- проектировщик вводит ограничения, используя инструмент Constraint Designer;
- проект с наличными ограничениями передается физическому проектировщику;
- проектировщик выполняет физическое трассирование с помощью инструмента AAR Designer;
- производится имитация физического проекта;
- с помощью Constraint Designer в ограничения вводятся дополнения или изменения;
- инструмент AAR Designer производит окончательное трассирование и проверку DRC и LVS.

После загрузки графического отображения AAR Designer открывается панель инструмента, изображенная на рис. 13.

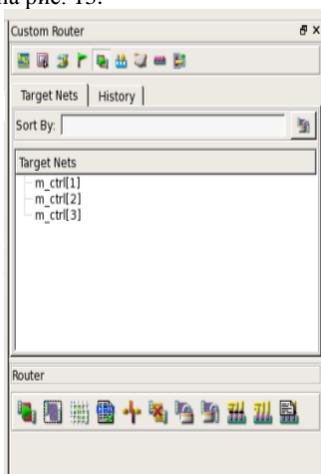


Рис. 13. Основная панель инструмента AAR Designer

Эффективность предложенных программных ресурсов AAR Designer и Constraint Designer тестировалась на примере физического проекта ФСА. Был взят ранее установленный проект ФСА, к которому были применены соответствующие ограничения, и осуществлены ручная и автоматическая трассировки с помощью инструмента AAR Designer. Для оценки эффективности инструмента AAR Designer был проведён сравнительный анализ этих физических проектов. Физический проект ФСА, полученной с помощью инструмента AAR Designer, приведен на рис. 14.

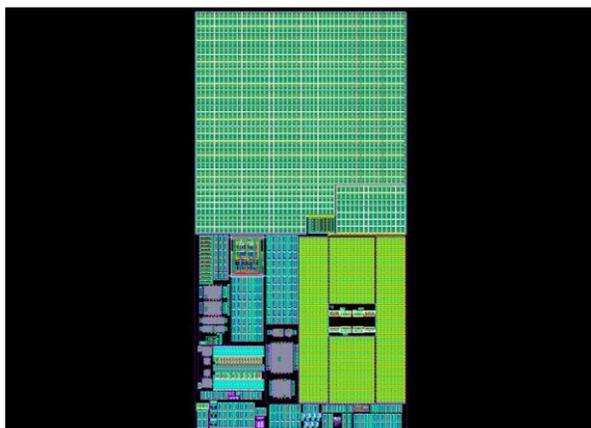


Рис. 14. Физический проект ФСА

В табл. 4 представлены результаты сравнения автоматизированного и ручного физического проектирования.

Таблица 4

Сравнение автоматизированного и ручного проектирования

Характеристики	Схематически	Ручная трассировка	Трассировка AAR Designer	Единицы измерения
Повышение выходной част.	1200	1200	1200	МГц
Повышение входной част.	25	25	25	МГц
Фазовая ошибка	700	734	720	нс
Вибрация	12	14	13	нс
Ток цифрового питания	0,3	0,3	0,3	мА
Ток аналогового питания	0,12	0,12	0,12	мА
Полоса пропускания	1	1	1	МГц
Время подтверждения	1,9	2,7	2,9	мкс
Коэффициент наполнения входного сигнала	40	50	50	%
Коэффициент наполнения выходного сигнала	45	50	50	%
Площадь	-	82900	93700	мм <sup>2</sup>

## ОСНОВНЫЕ ВЫВОДЫ ДИССЕРТАЦИОННОЙ РАБОТЫ

1. Разработан новый метод согласования резисторов и конденсаторов, который благодаря равномерному распределению внешних воздействий на сектор элементов физического проектирования обеспечивает существенное увеличение согласования резисторов и конденсаторов. Предложенный метод был апробирован на физическом проекте дифференциального усилителя. В результате разница в согласовании резисторов уменьшилась на 35% по сравнению с традиционными методами согласования [4, 6].
2. Предложена топологическая реализация минимизации эффекта близости кармана путем замены существующих в проекте P-МОП транзисторов на N-МОП транзисторы. Спроектированы два физических колец проекта токового зеркала для технологического процесса SAED32/28 нм: один - с P-МОП транзисторами, второй – только на N-МОП транзисторах. Благодаря применению вышеуказанного метода эффект близости кармана был уменьшен в 10 ... 100 раз [1, 2].
3. Исследовано использование защитных колец в физических проектах ФСА. Оценено влияние колец на выходные характеристики ФСА. Результаты имитации показывают, что использование защитных колец в ФСА приводит к уменьшению фазовой ошибки на 15% и вибрации – на 20% при возрастании площади всего на 1,9% [3].
4. Исследовано влияние температурного градиента на выходные характеристики физического проектирования. Предложен метод снижения влияния температурного градиента, вследствие чего стало возможным физическое проектирование ФЧД, стабильного к температурному градиенту [5].
5. В программной среде C++ разработан инструмент Constraint Designer для ввода ограничений автоматического проектирования аналоговых ИС, который опирается на базу данных Open Access. Это дает возможность производить действия сохранения, изменения, удаления и др. с существующими в проекте ограничениями.
6. Способы и методы автоматизированного проектирования аналоговых ИС были реализованы в программно-инструментальной среде AAR Designer, которая имеет простой и удобный пользовательский интерфейс и максимально приспособленную для тестирования структуру. Благодаря применению быстродействующих алгоритмов время проектирования сокращается в 20 ... 40 раз.
7. Испытание программного ресурса AAR Designer в системах ФСА показало его высокую эффективность. Время трассировки сократилось в 35 раз. Благодаря согласованию элементов, использованию защитных колец и предложенных методов минимизации ЭБК была соблюдена заданная точность за счет увеличения занимаемой на полупроводниковом кристалле площади всего на 10,3%.

**Основные результаты диссертации** опубликованы в следующих работах:

1. Կասարջյան Հ.Գ. 32/28 նմ տեխնոլոգիական գործընթացում գրպանիկի մոտիկության երևույթի ազդեցությունը P – ՄՕԿ տրանզիստորի պարամետրերի վրա //ՀՃԱ Լրաբեր.- 2015.- Հ. 12, N 2.- էջ 359-363:

2. Կասարջյան Հ.Գ. 32/28 նմ տեխնոլոգիական գործընթացում գրպանիկի մոտիկության երևույթի ազդեցության նվազեցման եղանակ //ՀՀ ԳԱԱ և ՀԱՊՀ Տեղեկագիր.- 2015.- Հատոր LXVIII, No 4.- էջ 491-496:

3. Կասարջյան Հ.Գ. Փուլահանախական դետեկտորում պաշտպանիչ օղակների կիրառման ազդեցությունը փուլահանախական ինքնահամալարման համակարգերի ֆիզիկական նախագծի ելքային պարամետրերի վրա //ՀՃԱ Լրաբեր.- 2015.- Հ. 12, N 4.- էջ 744-747:

4. Մելիքյան Վ.Շ., Կասարջյան Հ.Գ. Անալոգային ինտեգրալ սխեմաների ռեգիստորային և կոնդեսատորային պատահական անհամապատասխանությունների նվազեցման եղանակ //ՀՃԱ Լրաբեր.- 2015.- Հ. 12, N 1.- էջ 125-129:

5. Կասարջյան Հ.Գ. Ջերմաստիճանային գրադիենտի նկատմամբ կայուն գերճշգրիտ լիցքային պոմպի ֆիզիկական նախագծում //ՀՃԱ Լրաբեր.- 2016.- Հ. 13, N 1.- էջ 135-137:

6. Կասարջյան Հ.Գ. Անալոգային ինտեգրալ սխեմաների ֆիզիկական նախագծման ժամանակ ՄՕԿ տրանզիստորների համապատասխանեցման մեթոդները և դրա անհրաժեշտությունը // ՀԱՊՀ Լրաբեր. Գիտական հոդվածների ժողովածու. - Երևան, 2016.- Մաս 1. - էջ 274-278:

## ԱՄՓՈՓԱԳԻՐ

Կանխատեսվում է, որ անալոգային ինտեգրալ սխեմաների (ԻՍ) նախագծման կարիքը շատ և շատ անգամ աճելու է հաջորդ տարիների ընթացքում: Եթե համեմատովի թվային ԻՍ-երի նախագծման հետ, որը հնարավոր է իրագործել նվազագույն ջանքերի միջոցով, օգտագործելով ավտոմատ գործիքներ, ապա անալոգային նախագծումը շարունակում է մնալ բարդ և ժամանակատար աշխատանք: Մինչ այժմ անալոգային նախագծերի մեծ մասն իրականացվում է անալոգային նախագծողների կողմից՝ ձեռքով, հիմնվելով նրանց գիտելիքների և փորձի վրա: Սկսնակ աշխատողի համար բարձր ճշգրտության անալոգային ԻՍ-ի նախագծումը բավականաչափ դժվար է: Արդյունավետության բարելավման և նախագծման ժամանակի նվազեցման համար անհրաժեշտ է անալոգային ԻՍ-երի ավտոմատացված նախագծման գործիքների մշակում:

Տեխնոլոգիական գործընթացի փոփոխումը և էլեկտրական ագրեսիվ պահանջները առաջ են բերում անալոգային և ռադիոհաձայնական սխեմաների ֆիզիկական նախագծման նոր մոտեցումների անհրաժեշտություն: Բարձր ճշգրտության ֆիզիկական նախագծերում մեծ դեր են խաղում ֆիզիկական նախագծման երևույթները, որոնցից են՝ տարրերի համապատասխանեցումը և համաչափությունը, մակաբույծ տարրերը, միջմիացումներում հոսանքի խտությունը և հարթակի երևույթները: Բարձր ճշգրտության համար անհրաժեշտ է այս երևույթները մոդելավորել ֆիզիկական նախագծման ավտոմատացված գործիքներում, ինչն իրականում շատ բարդ է: Այս բարդությունը հանգեցնում է նրան, որ անալոգային ԻՍ-երի ֆիզիկական նախագծումը շատ դեպքերում կատարվում է ձեռքով՝ մասնագետների կողմից:

Ֆիզիկական նախագծումը կոմպլեմենտար մետաղ-օքսիդ-կիսահաղորդիչ (ՎՄՕԿ) անալոգային ԻՍ-երի նախագծման կարևորագույն փուլերից մեկն է: Բարձր որակի ֆիզիկական նախագիծը պետք է ցածր զգայունություն ունենա աղմուկների և գործընթացի փոփոխությունների նկատմամբ: Ֆիզիկական նախագծի լավարկման համար անհրաժեշտ են նոր ծրագրային գործիքներ, որոնք արագորեն կգեներացնեն մի քանի տիպի ֆիզիկական նախագծեր և մոդելավորման միջոցով կընտրեն դրանցից լավագույնը:

Ատենախոսությունը նվիրված է ծրագրային ապահովման գործիքի մշակմանը, որը նախատեսված է անալոգային ԻՍ-երի ֆիզիկական նախագծման լավարկման համար՝ հաշվի առնելով վերը դիտարկված նախագծման բարդությունները: Այն պահանջում է շատ քիչ ժամանակ, որպեսզի տրվեն մուտքային տվյալները և խնդրի դրվածքը: Գործիքը կարճ ժամանակում տալիս է ճշգրիտ և միանգամից կիրառելի արդյունքներ, այն բավականին ձկուն է և կարելի է օգտագործել ամեն տիպի ԻՍ-երի ֆիզիկական նախագծման ժամանակ:

Մշակվել է ռեգիստրների և կոնդեսատորների համապատասխանեցման նոր մեթոդ, որը ֆիզիկական նախագծում տարրերի հատվածների վրա արտաքին ազդեցությունների հավասարաչափ բաշխման շնորհիվ, ապահովում է ռեգիստրների և կոնդեսատորների համապատասխանեցման զգալի աճ: Առաջարկված մեթոդը փորձարկվել է դիֆերենցիալ ուժեղարարի ֆիզիկական նախագծի վրա, և համապատասխանեցման մեջ դրված

դիմադրությունների տարբերությունը նվազել է 35%-ով համեմատած դասական համապատասխանեցման մեթոդների հետ:

Առաջարկվել է գրպանիկի մոտիկության երևույթի (ՊՄԵ) նվազեցման տոպոլոգիական իրականացում փոխարինելով նախագծում առկա P-ՄՕԿ տրանզիստորները N-ՄՕԿ տրանզիստորներով: Նախագծվել է SAED32/28 նմ տեխնոլոգիական գործընթացի համար հոսանքի հայելու երկու ֆիզիկական նախագիծ, առաջինը P-ՄՕԿ տրանզիստորներով, երկրորդը զուտ N-ՄՕԿ տրանզիստորներով: Վերը նշված մեթոդի կիրառման շնորհիվ գրպանիկի մոտիկության երևույթի ազդեցությունը նվազել է 10 ... 100 անգամ:

Հետազոտվել է պաշտպանիչ օղակների կիրառությունը փուլահաճախական ինքնահամալարման համակարգերի (ՓԻՀ) ֆիզիկական նախագծերում: Գնահատվել է պաշտպանիչ օղակների ազդեցությունը ՓԻՀ-երի էլքային բնութագրերի վրա: Նախագծվել է երկու ՓԻՀ-ի ֆիզիկական նախագիծ, որոնցից մեկում կիրառվել են պաշտպանիչ օղակներ, իսկ մյուսում ոչ: Նմանակումների արդյունքում պարզ է դառնում, որ պաշտպանիչ օղակների կիրառման շնորհիվ ՓԻՀ համակարկերում ստացվում է փուլային սխալի 15%, և թրթռոցի 20% նվազում, իսկ մակերեսը աճում է ընդամենը 1,9%:

Հետազոտվել է ջերմաստիճանային գրադիենտի ազդեցությունը ֆիզիկական նախագծի էլքային պարամետրերի վրա, առաջարկվել է ջերմաստիճանային գրադիենտի ազդեցության նվազեցման եղանակ, որի շնորհիվ հնարավոր է դարձել իրականացնել ջերմաստիճանային գրադիենտի նկատմամբ կայուն լիքքային պոմպի ֆիզիկական նախագիծ:

C++ ծրագրավորման միջավայրում մշակվել է անալոգային ԻՍ-երի ավտոմատացված նախագծման համար նախատեսված սահմանափակումների ներմուծման Constraint Designer գործիքը՝ հիմնված Open Access տվյալների հենքի վրա, որի շնորհիվ կարելի է կատարել ֆիզիկական նախագծում առկա սահմանափակումների հետ գործողություններ՝ պահում, փոփոխություն, չեղարկում և այլն:

Մշակվել է անալոգային ԻՍ-երի ավտոմատացված ծրագծման համար նախատեսված AAR Designer ծրագրային գործիքային միջավայրը, որում ներդրված են անալոգային ԻՍ-երի ֆիզիկական նախագծման ժամանակ երկրորդական երևույթների ազդեցության թուլացման առաջարկված սկզբունքները: Մշակված AAR Designer գործիքն ապահովում է նախագծման գործնական պահանջներին բավարարող էներգասպառում, կիսահաղորդչային բյուրեղի վրա զբաղեցրած փոքր մակերես և արդյունքների անհրաժեշտ ձևություն, այն օժտված է օգտագործողի համար նախատեսված պարզ միջավայրով, ունի թեստավորմանը հնարավորինս հարմարեցված կառուցվածք: Շնորհիվ գործիքում կիրառված արագագործ ալգորիթմների, նախագծման գործընթացի տևողությունը կրճատվում է միջինը 20 ... 40 անգամ:

Մշակված AAR Designer ծրագրային միջոցի փորձարկումը ՓԻՀ համակարգերում վկայում է դրա բարձր արդյունավետության մասին ծրագծման ժամանակը նվազել է մոտ 35 անգամ: Շնորհիվ տարրերի համապատասխանեցման, պաշտպանիչ օղակների կիրառման և ՊՄԵ-ի նվազեցման առաջարկված մեթոդների կիրառման, ապահովվել է նախագծի անհրաժեշտ ձգրտությունը, կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի ընդամենը 10,3% աճի հաշվին:

## HOVHANNES GEVORG KASARJYAN

### DEVELOPMENT AND INVESTIGATION OF AUTOMATED PHYSICAL DESIGN TOOLS OF ANALOG INTEGRATED CIRCUITS

#### SUMMARY

The design of analog integrated circuits (IC) is supposed to be much more required in the nearest future. Compared with the design of digital ICs which is possible to implement by minimal efforts using automatic tools, the analog design still remains a complicated and time-consuming work. Up to now, most analog designs have been carried out by analog designers manually based on their knowledge and experience. For a beginner, it is rather difficult to design a highly accurate analog IC. It is necessary to develop tools for automated design of analog ICs to improve the efficiency and reduce the design period.

The change in the technological process and great power needs require new approaches to the physical design of analog and radiofrequency circuits. In high-accuracy physical designs, the phenomena of physical design play a great role. These phenomena are: the element conformity and proportionality, parasitic elements, the current density in interconnections and the well phenomena. For high accuracy, it is necessary to model these phenomena in automated tools of physical design which, actually is very difficult and, in consequence, in many cases the physical design of analog circuits is carried out by the specialists manually.

The physical design is one of the most important phases of the complementary metal–oxide–semiconductor (CMOS) analog IC design. A high-quality physical design should have low sensitivity to noises and process changes. To improve the physical design, new software tools are required which will rapidly generate several types of physical designs and select the best of them by simulations.

The dissertation is devoted to the software tool development intended for the improvement of the analog IC physical design, taking into account the difficulties of design considered above. It requires very little time to introduce the input data and the problem statement. The tool produces accurate and instantaneous applicable results in a short time, it is rather flexible and can be used at the physical design of any type of ICs.

A new method for matching the resistors and capacitors has been developed, ensuring a significant increase in the conformity of resistors and capacitors due to the uniform distribution of external impacts on the element sections in the physical design. The proposed method has been tested on the physical design of a differential amplifier, and the difference of the matched resistances has decreased by 35% as compared to the classical methods of matching.

A topological realization of decreasing the well approximation phenomenon (WAP) by replacing the existing in the design P-MOS transistors by N-MOS transistors. Two physical designs of current mirror required for the

SAED32/28 nm technological process have been developed - the first one with P-MOS transistors and the second one - with only N-MOS transistors. Due to the application of the abovementioned method, the WAP impact has decreased 10 ... 100 times.

The application of the protective units in the phase-locked loop (PLL) physical designs has been investigated and the impact of protective units on the PLL output characteristics has been estimated. A physical design for two PLLs has been developed. In one of them, guard rings have been used, while in the other - not. As a result of imitations, it becomes clear that due to the application of guard rings, a phase error of 15% in the PLL systems, and a decrease of 20% in vibrations are obtained, while the surface increases only by 1,9%.

The influence of temperature gradient on the output characteristics of the physical design has been investigated, proposed a method for decreasing of the temperature gradient. Due to the mentioned method it became possible developing a physical design of the charge pump stable to the temperature gradient.

In the programming environment C++, the Constraint Designer tool for the input of the envisaged limitations for automated design of analog ICs has been developed based on the Open Access data due to which operations with limitations existing in the physical design can be carried out: storage, change, cancelling, etc.

A new tool for automated design of analog ICs is developed, called AAR Designer. All suggested methods for reducing layout-dependent effects are implemented in the designed software. Designed AAR Designer tool ensures low power consumption, small area on the chip and the accuracy of results it has an easy and simple interface intended for the user and a structure best adapted to testing. Due to the fast algorithms applied in the tool, the duration of the design time is reduced by 20 ... 40 times on the average.

The testing of developed AAR Designer software in the PLL systems speaks about its high efficiency - the design time has been reduced by 35 times. Due to the element matching, application of guard rings, and the application of the proposed methods for WAP reduction, the required accuracy of the design have been ensured at the expense of only 10,3% growth of the surface occupied on the semiconductor crystal.